



УКРАЇНА

(19) **UA** (11) **117711** (13) **C2**
(51) МПК (2018.01)
G05F 1/08 (2006.01)
H01L 27/00
G05F 1/56 (2006.01)
G05F 3/02 (2006.01)

МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА ВИНАХІД

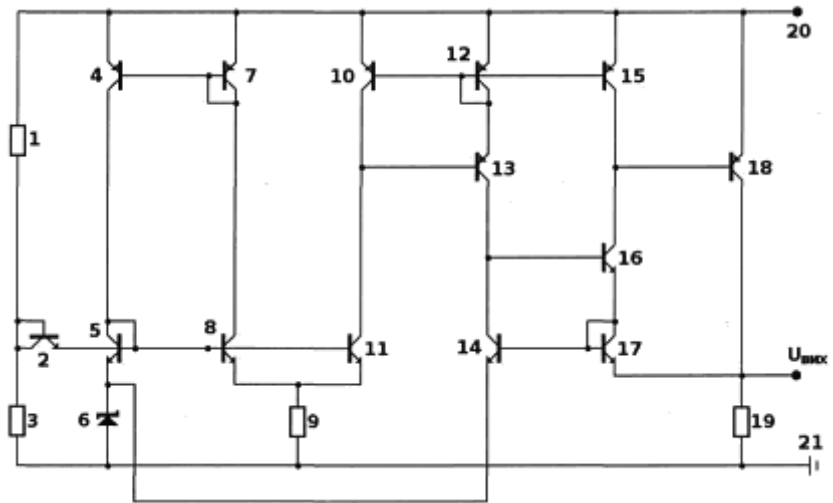
<p>(21) Номер заявки: а 2017 00780</p> <p>(22) Дата подання заявки: 27.01.2017</p> <p>(24) Дата, з якої є чинними права на винахід: 10.09.2018</p> <p>(41) Публікація відомостей про заяву: 10.08.2018, Бюл.№ 15</p> <p>(46) Публікація відомостей про видачу патенту: 10.09.2018, Бюл.№ 17</p>	<p>(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Гарнага Володимир Анатолійович (UA), Обертюх Максим Романович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця 21021 (UA)</p> <p>(56) Перелік документів, взятих до уваги експертизою: RU 2514930 C1, 10.05.2014 US 6005374 A, 21.12.1999 US 6392489 B1, 21.05.2000 SU 1647647 A1, 07.05.1991 RU 2409830 C1, 20.01.2011</p>
--	---

(54) ДЖЕРЕЛО ОПОРНОЇ НАПРУГИ

(57) Реферат:

Винахід належить до галузі аналогової техніки і може бути використані при створенні джерел стабільної напруги постійного струму. Джерело опорної напруги містить стабілітрон, сполучений анодом з шиною нульового потенціалу, перший резистор сполучений першим входом з емітерами першого і шостого транзисторів і другим входом з шиною нульового потенціалу, емітери другого і десятого транзисторів сполучені з катодом стабілітрона, емітери четвертого, третього, сьомого, восьмого, одинадцятого і чотирнадцятого транзисторів сполучені з шиною живлення, база третього транзистора сполучена з базою четвертого транзистора і колекторами четвертого і першого транзисторів, колектор третього транзистора сполучений з базою першого, другого і шостого транзисторів і колектором другого транзистора і емітером п'ятого транзистора, другий резистор сполучений першим виходом з шиною живлення і другим виходом з першим виходом третього резистора і базою і колектором п'ятого транзистора, третій резистор сполучений другим входом з шиною нульового потенціалу, база сьомого транзистора сполучена з базою восьмого і одинадцятого транзисторів, колектором восьмого і емітером дев'ятого транзисторів, колектор сьомого транзистора сполучений з колектором шостого транзистора і базою дев'ятого транзистора, колектор дев'ятого транзистора сполучений з колектором десятого транзистора і базою дванадцятого транзистора, колектор одинадцятого транзистора сполучений з колектором дванадцятого транзистора і базою чотирнадцятого транзистора, емітер дванадцятого транзистора сполучений з колектором тринадцятого транзистора і базою тринадцятого і десятого транзисторів, емітер тринадцятого транзистора сполучений з колектором чотирнадцятого транзистора і першим входом четвертого резистора, другий вхід четвертого резистора сполучений з шиною нульового потенціалу. Технічним результатом, що досягається даним винаходом, є збільшення навантажувальної здатності, підвищення точності роботи схеми.

UA 117711 C2



Винахід належить до галузі аналогової техніки і може бути використаний при створенні джерел стабільної напруги постійного струму.

Відоме джерело живлення Вільямса "з подвійним кільцем" (Джонс М.Х. Электроника практический курс// М.Х. Джонс - Москва, Техносфера, 2006. - С. 229), яке містить шини живлення, шини нульового потенціалу, два транзистори, два стабілітрони і два резистори, причому перший стабілітрон сполучений катодом з шиною живлення і анодом з колектором першого транзистора і базою другого транзистора, другий стабілітрон сполучений катодом з базою першого транзистора і колектором другого транзистора і анодом з шиною нульового потенціалу, перший резистор сполучений першим виходом з емітером першого транзистора і другим виходом з шиною нульового потенціалу, другий резистор сполучений першим виходом з емітером другого транзистора і другим виходом з шиною живлення.

Недоліком цього технічного рішення є низька навантажувальна здатність.

Найближчим технічним рішенням є кільцевий стабілізатор опорної напруги (Горошков Б.И. Радиоэлектронные устройства: Справочник// Б.И. Горошков - Москва, Радио и связь, 1984. - С. 362), який містить шини живлення, шини нульового потенціалу, два транзистори, два стабілітрони і три резистори, причому перший стабілітрон сполучений катодом з шиною живлення, а анодом з колектором першого транзистора і базою другого транзистора, другий стабілітрон сполучений катодом з базою першого транзистора, колектором другого транзистора, першим виходом третього резистора і анодом з шиною нульового потенціалу, третій резистор сполучений другим виходом з шиною живлення, перший резистор сполучений першим виходом з емітером першого транзистора і другим виходом з шиною нульового потенціалу, другий резистор сполучений першим виходом з шиною живлення, а другим виходом з емітером другого транзистора.

Недоліком цього технічного рішення є низька навантажувальна здатність.

В основу винаходу поставлено задачу створення джерела опорної напруги, в якому за рахунок введення нових елементів і зв'язків між ними підвищується навантажувальна здатність, що сприяє підвищенню точності роботи схеми.

Поставлена задача вирішується тим, що в джерело опорної напруги, що містить шини живлення, шини нульового потенціалу два транзистори, три резистори і стабілітрон, причому стабілітрон сполучений анодом з шиною нульового потенціалу, перший резистор сполучений першим входом з емітером першого транзистора і другим входом з шиною нульового потенціалу, другий резистор сполучений першим виходом з шиною живлення, відрізняється тим, що введено дванадцять транзисторів, четвертий резистор, а саме перше струмове дзеркало на третьому і четвертому транзисторах, друге струмове дзеркало на сьомому, восьмому і дев'ятому транзисторах, запускаючий ланцюг на другому і третьому резисторах і п'ятому транзисторі, вихідний буфер на десятому, одинадцятому, дванадцятому, тринадцятому і чотирнадцятому транзисторах, причому емітер другого транзистора сполучений з катодом стабілітрона, емітери четвертого і третього транзисторів сполучені з шиною живлення, база третього транзистора сполучена з базою четвертого транзистора і колекторами четвертого і першого транзисторів, колектор третього транзистора сполучений з базою першого, другого, шостого транзисторів, колектором другого транзистора і емітером п'ятого транзистора, другий резистор сполучений другим виходом з першим виходом третього резистора, базою і колектором п'ятого транзистора, третій резистор сполучений другим входом з шиною нульового потенціалу, шостий транзистор сполучений емітером з першим входом першого резистора, емітери сьомого, восьмого, одинадцятого і чотирнадцятого транзисторів сполучені з шиною живлення, база сьомого транзистора сполучена з базою восьмого і одинадцятого транзисторів, колектором восьмого і емітером дев'ятого транзисторів, колектор сьомого транзистора сполучений з колектором шостого транзистора і базою дев'ятого транзистора, колектор дев'ятого транзистора сполучений з колектором десятого транзистора і базою дванадцятого транзистора, емітер десятого транзистора сполучений з катодом стабілітрона, колектор одинадцятого транзистора сполучений з колектором дванадцятого транзистора і базою чотирнадцятого транзистора, емітер дванадцятого транзистора сполучений з колектором тринадцятого транзистора і базою тринадцятого і десятого транзисторів, емітер тринадцятого транзистора сполучений з колектором чотирнадцятого транзистора і першим виходом четвертого резистора, другий вихід четвертого резистора сполучений з шиною нульового потенціалу.

Винахід пояснюється кресленням, на якому зображена схема джерела опорної напруги.

Джерело опорної напруги містить шини живлення 20, шини нульового потенціалу 21 стабілітрон 6 сполучений анодом з шиною нульового потенціалу 21, перший резистор 9 сполучений першим входом з емітерами першого 8 і шостого 11 транзисторів і другим входом з

шиною нульового потенціалу 21, емітери другого 5 і десятого 14 транзисторів сполучені з катодом стабілітрона 6, емітери четвертого 7 і третього 4 транзисторів сполучені з шиною живлення 20, база третього транзистора 4 сполучена з базою четвертого транзистора 7 і колекторами четвертого 7 і першого 8 транзисторів, колектор третього транзистора 4 сполучений з базою першого 8, другого 5 і шостого 11 транзисторів і колектором другого транзистора 5 і емітером п'ятого транзистора 2, другий резистор 1 сполучений першим виходом з шиною живлення 20 і другим виходом з першим виходом третього резистора 3 і базою і колектором п'ятого транзистора 2, третій резистор 3 сполучений другим входом з шиною нульового потенціалу 21, емітери сьомого 10, восьмого 12, одинадцятого 15 і чотирнадцятого 18 транзисторів сполучені з шиною живлення 20, база сьомого транзистора 10 сполучена з базою восьмого 12 і одинадцятого 15 транзисторів, колектором восьмого 12 і емітером дев'ятого 13 транзисторів, колектор сьомого транзистора 10 сполучений з колектором шостого транзистора 11 і базою дев'ятого транзистора 13, колектор дев'ятого транзистора 13 сполучений з колектором десятого транзистора 14 і базою дванадцятого транзистора 16, колектор одинадцятого транзистора 15 сполучений з колектором дванадцятого транзистора 16 і базою чотирнадцятого транзистора 18, емітер дванадцятого транзистора 16 сполучений з колектором тринадцятого транзистора 17 і базою тринадцятого 17 і десятого 14 транзисторів, емітер тринадцятого транзистора 17 сполучений з колектором чотирнадцятого транзистора 18 і першим входом четвертого резистора 19, другий вхід четвертого резистора 19 сполучений з шиною нульового потенціалу 21.

Працює пристрій таким чином: в працюючому стані на шині нульового потенціалу 21 нульовий потенціал, на шині живлення 20 напруга $U_{ж}$, четвертий 7, перший 8, третій 4, другий 5 і шостий 11, сьомий 10, восьмий 12, дев'ятий 13, десятий 14 транзистори відкриті та на стабілітроні 6 встановлюється напруга $U_{СТ}$, оскільки напруга на р-n переходах база-емітер першого 8, шостого 11 і другого 5 транзисторів рівні, напруга на першому резисторі 9 (R_9) дорівнює $U_{СТ}$, струм $I_{R9}=U_{СТ}/R_9$, струми які протікають через перший 8 і шостий 11 транзистори однакові і рівні $I_{R9}/2$, струм, що протікає через перший транзистор 8 через відбивач струму побудований на четвертому 7 і третьому 4 транзисторах передається на другий транзистор 5 і стабілітрон 6, струм, який протікає через шостий транзистор 11 через відбивач струму, побудований на сьомому 10, восьмому 12 і дев'ятому 13 транзисторах, передається на десятий транзистор 14 і стабілітрон 6, таким чином через стабілітрон 6 протікає струм, рівний I_{R9} , який стабілізує напругу на ньому. Напруга на базі десятого транзистора 14 стабілізована і складатиме $U_{СТ}+U_{BE.T14}$ де $U_{BE.T14}$ - напруга р-n на переході база-емітер десятого транзистора 14.

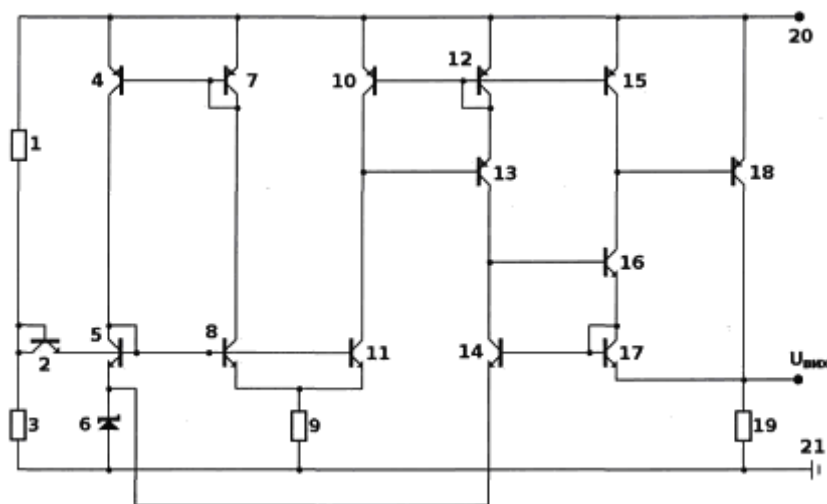
Вихідний буфер на десятому 14, одинадцятому 15, дванадцятому 16, тринадцятому 17 і чотирнадцятому 18 транзисторах служить для збільшення навантажувальної здатності схеми. Напруга база-емітер сьомого 10 і одинадцятого 15 транзисторів рівні, і через одинадцятий 15, дванадцятий 16, тринадцятий 17 транзистори і четвертий резистор 19 протікає струм $I_{R9}/2$, рівний струму через сьомий транзистор 10. Надмірний вихідний струм протікає через чотирнадцятий транзистор 18, надмірний струм через дванадцятий 16, тринадцятий 17 транзистори складатиме $I_{ВИХ}/\beta$, де β - коефіцієнт передачі базового струму чотирнадцятого транзистора 18, враховуючи стабільну напругу на базі десятого транзистора 14, зміна вихідної напруги дорівнюватиме зміні напруги U_{BE} тринадцятого транзистора 17 при протіканні цього надмірного струму $r_{ВИХ}=dU_{ВИХ}/dI_{ВИХ}=dU_{BE.T17}/dI_{BE.T17}=\beta r_{D.BE}$, де $r_{ВИХ}$ - вихідний опір схеми, $U_{BE.T17}$, $I_{BE.T17}$ - напруга і струм на р-n переході база-емітер тринадцятого транзистора 17, $r_{D.BE}$ - диференційний опір р-n переходу база-емітер.

Другий 1, третій 3 резистори і п'ятий транзистор 2 служать для початкового запуску схеми, в початковий момент часу вони формують на базі першого 8 і шостого 11 транзисторів відкриваючий потенціал, що приводить до відкриття першого 8, четвертого 7, третього 4, другого 5 і шостого 11, сьомого 10, восьмого 12, дев'ятого 13, десятого 14 транзисторів, коли напруга на стабілітроні 6 досягає $U_{СТ}$, п'ятий транзистор 2 закривається, і запускаючий ланцюжок більше не впливає на роботу пристрою.

ФОРМУЛА ВИНАХОДУ

Джерело опорної напруги, що містить шину живлення, шину нульового потенціалу два транзистори, три резистори і стабілітрон, причому стабілітрон сполучений анодом з шиною нульового потенціалу, перший резистор сполучений першим входом з емітером першого транзистора і другим входом з шиною нульового потенціалу, другий резистор сполучений першим виходом з шиною живлення, яке **відрізняється** тим, що введено дванадцять

транзисторів, четвертий резистор, а саме перше струмове дзеркало виконане на третьому і четвертому транзисторах, друге струмове дзеркало - на сьомому, восьмому і дев'ятому транзисторах, запускаючий ланцюг на другому і третьому резисторах і п'ятому транзисторі, вихідний буфер - на десятому, одинадцятому, дванадцятому, тринадцятому і чотирнадцятому транзисторах, причому емітер другого транзистора сполучений з катодом стабілітрона, емітери четвертого і третього транзисторів сполучені з шиною живлення, база третього транзистора сполучена з базою четвертого транзистора і колекторами четвертого і першого транзисторів, колектор третього транзистора сполучений з базою першого, другого, шостого транзисторів, колектором другого транзистора і емітером п'ятого транзистора, другий резистор сполучений другим виходом з першим виходом третього резистора, базою і колектором п'ятого транзистора, третій резистор сполучений другим входом з шиною нульового потенціалу, шостий транзистор сполучений емітером з першим входом першого резистора, емітери сьомого, восьмого, одинадцятого і чотирнадцятого транзисторів сполучені з шиною живлення, база сьомого транзистора сполучена з базою восьмого і одинадцятого транзисторів, колектором сьомого і емітером дев'ятого транзисторів, колектор сьомого транзистора сполучений з колектором шостого транзистора і базою дев'ятого транзистора, колектор дев'ятого транзистора сполучений з колектором десятого транзистора і базою дванадцятого транзистора, емітер десятого транзистора сполучений з катодом стабілітрона, колектор одинадцятого транзистора сполучений з колектором дванадцятого транзистора і базою чотирнадцятого транзистора, емітер дванадцятого транзистора сполучений з колектором тринадцятого транзистора і базою тринадцятого і десятого транзисторів, емітер тринадцятого транзистора сполучений з колектором чотирнадцятого транзистора і першим виходом четвертого резистора, другий вихід четвертого резистора сполучений з шиною нульового потенціалу.



Комп'ютерна верстка С. Чулій

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601