



УКРАЇНА

(19) **UA** (11) **35482** (13) **U**
(51) **МПК (2006)**
H03K 5/22
G05B 1/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

1

2

(21) u200803596

(22) 21.03.2008

(24) 25.09.2008

(46) 25.09.2008, Бюл.№ 18, 2008 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, UA, ГАРНА-
ГА ВОЛОДИМИР АНАТОЛІЙОВИЧ, UA, СТЕЙС-
КАП ВІКТОР ЯРОСЛАВОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ, UA

(57) Підсилювач постійного струму, який містить шини живлення з додатним та від'ємним потенціалами, шину нульового потенціалу, перше та друге джерела струму, причому вхідну шину з'єднано з базою першого р-п-р транзистора, який емітером підключений до емітера другого р-п-р транзистора та першого виводу першого джерела струму, яке другим виводом підключено до шини живлення з додатним потенціалом, колектор першого р-п-р транзистора підключено до колектора і бази третього, бази четвертого, бази і колектора п'ятого р-п-р транзисторів, колектор другого р-п-р транзистора підключено до колектора четвертого та бази шостого р-п-р транзисторів, базу та колектор сьомого р-п-р транзистора підключено до бази восьмого р-п-р транзистора, емітер дев'ятого р-п-р транзистора підключено до емітера сьомого р-п-р транзистора, колектор і базу дев'ятого та базу десятого р-п-р транзисторів об'єднано, емітери десятого р-п-р та восьмого р-п-р транзисторів об'єднані і підключені до вихідної шини, колектори десятого р-п-р та восьмого р-п-р транзисторів підключено відповідно до шин живлення з додатним та від'ємним потенціалами, емітери третього, четвертого, п'ятого р-п-р транзисторів підключено до шини живлення з від'ємним потенціалом, вхідну шину з'єднано з базою одинадцятого транзистора р-п-п, який емітером підключений до емітера дванадцятого р-п-п транзистора та першого виводу другого джерела струму, яке другим виводом підключено до шини живлення з від'ємним потенціалом, колектор одинадцятого р-п-п транзистора підключено до колектора і бази тринадцятого, бази чотирнад-

цятого, бази і колектора п'ятнадцятого р-п-п транзисторів, колектор дванадцятого р-п-п транзистора підключено до колектора чотирнадцятого та бази шістнадцятого р-п-п транзисторів, емітери тринадцятого, чотирнадцятого та п'ятнадцятого р-п-п транзисторів підключено до шини живлення з додатним потенціалом, бази другого р-п-п та дванадцятого р-п-п транзисторів підключено до шини нульового потенціалу, який відрізняється тим, що введено десять транзисторів, причому емітери сімнадцятого р-п-п та вісімнадцятого р-п-п транзисторів об'єднано, а колектори відповідно підключено до баз чотирнадцятого р-п-п та четвертого р-п-п транзисторів, база сімнадцятого р-п-п транзистора підключена до бази і колектора дев'ятнадцятого р-п-п транзистора та колектора шістнадцятого р-п-п транзистора, база вісімнадцятого р-п-п транзистора підключена до бази і колектора двадцятого р-п-п транзистора та колектора шостого р-п-п транзистора, емітери дев'ятнадцятого р-п-п та двадцятого р-п-п транзисторів об'єднано та підключено до шини нульового потенціалу, базу двадцять першого р-п-п транзистора підключено до бази і колектора двадцять другого та емітера двадцять третього р-п-п транзисторів, колектор двадцять першого та базу двадцять третього транзистора підключено до емітера шістнадцятого р-п-п транзистора, колектор двадцять третього транзистора р-п-п підключено до бази дев'ятого р-п-п транзистора, базу двадцять четвертого р-п-п транзистора підключено до бази і колектора двадцять п'ятого та емітера двадцять шостого р-п-п транзисторів, колектор двадцять четвертого та базу двадцять шостого р-п-п транзисторів підключено до емітера шостого р-п-п транзистора, колектор двадцять шостого транзистора р-п-п підключено до бази сьомого р-п-п транзистора, емітери двадцять першого, двадцять другого р-п-п та двадцять четвертого, двадцять п'ятого р-п-п транзисторів відповідно підключено до шин живлення з додатним та від'ємним потенціалом.

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-

цифрових перетворювачах і цифрових вимірювальних приладах.

(19) **UA** (11) **35482** (13) **U**

За аналог обрано інтегральний операційний підсилювач [Титце У., Шенк К., Полупроводникова схема техника: Справочное руководство Пер. с нем. -М.: Мир, 1982. - 512с, ил. Рис. 7.4 на сторінці 150], який містить вхідну і вихідну шину, перший та другий р-п-р транзистор. Базу першого та другого р-п-р транзисторів відповідно підключено до першої та другої шин нульового потенціалу, а емітери цих транзисторів під'єднано до першого виводу першого джерела струму. Колектор першого р-п-р транзистора з'єднано з базою і колектором третього р-п-р транзистора та базою четвертого р-п-р транзистора. Колектор другого р-п-р транзистора з'єднано з колектором четвертого р-п-р транзистора та базою п'ятого р-п-р транзистора. Емітери третього та четвертого р-п-р транзисторів відповідно з'єднано з першою та другою шинами нульового потенціалу, та першими выводами відповідно першого і другого резисторів, які другими выводами під'єднані до шини живлення з від'ємним потенціалом. Перше джерело струму другим выводом з'єднане з шиною живлення з додатнім потенціалом. П'ятий р-п-р транзистор колектором з'єднано з колектором шостого р-п-р транзистора і базою восьмого р-п-р транзистора та колектором та базою дев'ятого р-п-р, а емітер п'ятого р-п-р транзистора з'єднано з базою шостого р-п-р транзистора. Емітер шостого р-п-р транзистора з'єднано з шиною живлення з від'ємним потенціалом. Емітер дев'ятого р-п-р транзистора з'єднано з емітером десятого р-п-р транзистора, який колектором під'єднаний до бази сьомого р-п-р транзистора і першого виводу другого джерела струму, яке другим выводом під'єднано до шини живлення з додатнім потенціалом. Емітер сьомого р-п-р транзистора та емітер восьмого р-п-р транзистора об'єднані. Колектор сьомого р-п-р транзистора під'єднано до шини живлення з додатнім потенціалом. Колектор восьмого р-п-р транзистора під'єднано до шини живлення з від'ємним потенціалом.

Недоліком аналогу є низька швидкодія.

За прототип обрано підсилювач постійного струму [Патент на корисну модель №19370 Бюл. №12, 2006р.], який містить шини живлення з додатнім та від'ємним потенціалами, перше та друге джерело струму, причому вхідну шину з'єднано з базою першого транзистора р-п-р, який емітером підключений до емітера другого р-п-р транзистора та першого виводу першого джерела струму, яке другим выводом підключено до шини живлення з додатнім потенціалом, колектор першого р-п-р транзистора підключено до колектора і бази третього, бази четвертого, бази і колектора п'ятого та емітера шостого р-п-р транзисторів, колектор другого р-п-р транзистора підключено до колектора четвертого та бази шостого р-п-р транзисторів, колектор шостого р-п-р транзистора підключено до бази та колектора восьмого і бази десятого р-п-р транзисторів, емітер сьомого р-п-р транзистора підключено до емітера восьмого р-п-р транзистора, до бази і колектора якого підключено базу десятого р-п-р транзистора, колектор і базу сьомого та базу дев'ятого р-п-р транзисторів об'єднано, емітери дев'ятого р-п-р та десятого р-п-р об'єднані і підключені до вихідної шини, емітери третього, четвертого, п'ятого р-п-р транзисторів підключено

до шини живлення з від'ємним потенціалом, перший вивод другого джерела струму та колектор дев'ятого р-п-р транзистора підключено до шини живлення з додатнім потенціалом, колектор десятого р-п-р транзистора підключено до шини живлення з від'ємним потенціалом, причому емітери одинадцятого і дванадцятого р-п-р підключено до першого виводу другого джерела струму, яке другим выводом підключено до шини живлення з від'ємним потенціалом, базу одинадцятого р-п-р транзистора підключено до бази першого р-п-р транзистора, базу дванадцятого р-п-р транзистора підключено до бази другого р-п-р транзистора та до шини нульового потенціалу, колектор одинадцятого р-п-р транзистора підключено до колектора і бази тринадцятого, бази чотирнадцятого, бази і колектора п'ятнадцятого та емітера шістнадцятого р-п-р транзисторів, колектор дванадцятого р-п-р транзистора підключено до колектора чотирнадцятого та бази шістнадцятого р-п-р транзисторів, колектор шістнадцятого р-п-р транзистора підключено до колектора і бази сьомого р-п-р транзистора, емітери тринадцятого, чотирнадцятого, п'ятнадцятого р-п-р транзисторів підключено до шини живлення з додатнім потенціалом.

Недоліками прототипу є низький коефіцієнт підсилення по струму, що обмежує галузь застосування.

В основу корисної моделі поставлено задачу створення підсилювача постійного струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується коефіцієнт підсилення по струму, що сприяє поширенню галузі використання приладу, а також приводить до економії шляхом використання приладу в різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що підсилювач постійного струму, який містить шини живлення з додатнім та від'ємним потенціалами, шину нульового потенціалу, перше та друге джерело струму, причому вхідну шину з'єднано з базою першого транзистора р-п-р, який емітером підключений до емітера другого р-п-р транзистора та першого виводу першого джерела струму, яке другим выводом підключено до шини живлення з додатнім потенціалом, колектор першого р-п-р транзистора підключено до колектора і бази третього, бази четвертого, бази і колектора п'ятого р-п-р транзисторів, колектор другого р-п-р транзистора підключено до колектора четвертого та бази шостого р-п-р транзисторів, база та колектор сьомого р-п-р транзистора підключено до бази восьмого р-п-р транзистора, емітер дев'ятого р-п-р транзистора підключено до емітера сьомого р-п-р транзистора, колектор і базу дев'ятого та базу десятого р-п-р транзисторів об'єднано, емітери десятого р-п-р та восьмого р-п-р об'єднані і підключені до вихідної шини, колектори десятого р-п-р та восьмого р-п-р транзисторів підключено відповідно до шин живлення з додатнім та від'ємним потенціалами, емітери третього, четвертого, п'ятого р-п-р транзисторів підключено до шини живлення з від'ємним потенціалом, вхідну шину з'єднано з базою одинадцятого транзистора р-п-р, який емітером підключений до емітера дванадцятого р-п-р

транзистора та першого виводу другого джерела струму, яке другим виводом підключено до шини живлення з від'ємним потенціалом, колектор одинадцятого p-n-p транзистора підключено до колектора і бази тринадцятого, бази чотирнадцятого, бази і колектора п'ятнадцятого p-n-p транзисторів, колектор дванадцятого p-n-p транзистора підключено до колектора чотирнадцятого та бази шістнадцятого p-n-p транзисторів, емітери тринадцятого, чотирнадцятого та п'ятнадцятого p-n-p транзисторів підключено до шини живлення з додатнім потенціалом, бази другого p-n-p та дванадцятого p-n-p транзисторів підключено до шини нульового потенціалу, введено десять транзисторів причому емітери сімнадцятого p-n-p та вісімнадцятого p-n-p транзисторів об'єднано, а колектори відповідно підключено до баз чотирнадцятого p-n-p та четвертого p-n-p транзисторів, база сімнадцятого p-n-p транзистора підключена до бази і колектора дев'ятнадцятого p-n-p транзистора та колектора шістнадцятого p-n-p транзистора, база вісімнадцятого p-n-p транзистора підключена до бази і колектора двадцятого p-n-p транзистора, емітери дев'ятнадцятого p-n-p та двадцятого p-n-p транзисторів об'єднано та підключено до шини нульового потенціалу, базу двадцять першого p-n-p транзистора підключено до бази і колектора двадцять другого та емітера двадцять третього p-n-p транзисторів, колектор двадцять першого та базу двадцять третього транзистора підключено до емітера шістнадцятого p-n-p транзистора, колектор двадцять третього транзистора p-n-p підключено до бази дев'ятого p-n-p транзистора, базу двадцять четвертого p-n-p транзистора підключено до бази і колектора двадцять п'ятого та емітера двадцять шостого p-n-p транзисторів, колектор двадцять четвертого та базу двадцять шостого p-n-p транзисторів підключено до емітера шостого p-n-p транзистора, колектор двадцять шостого транзистора p-n-p підключено до бази сьомого p-n-p транзистора, емітери двадцять першого, двадцять другого p-n-p та двадцять четвертого, двадцять п'ятого p-n-p транзисторів відповідно підключено до шин живлення з додатним та від'ємним потенціалом.

На кресленні Фіг. представлено принципову схему підсилювача постійного струму, який містить шини живлення з додатнім 30 та від'ємним 31 потенціалами, шину нульового потенціалу, перше 2 та друге 3 джерело струму, причому вхідну шину з'єднано з базою першого 4 p-n-p транзистора, який емітером підключений до емітера другого 8 p-n-p транзистора та першого виводу першого 2 джерела струму, яке другим виводом підключено до шини живлення з додатнім потенціалом 30, колектор першого 4 p-n-p транзистора підключено до колектора і бази третього 7, бази четвертого 11, бази і колектора п'ятого 15 p-n-p транзисторів, колектор другого 8 p-n-p транзистора підключено до колектора четвертого 11 та бази шостого 20 p-n-p транзисторів, база та колектор сьомого 25 p-n-p транзистора підключено до бази восьмого 29 p-n-p транзистора, емітер дев'ятого 24 p-n-p транзистора підключено до емітера сьомого 25 p-n-p транзистора, колектор і базу дев'ятого 24 та базу десятого 28 p-n-p транзисторів об'єднано, емітери

десятого 28 p-n-p та восьмого 29 p-n-p об'єднані і підключені до вихідної шини 32, колектори десятого 28 p-n-p та восьмого 29 p-n-p транзисторів підключено відповідно до шин живлення з додатнім 30 та від'ємним 31 потенціалами, емітери третього 7, четвертого 11, п'ятого 15 p-n-p транзисторів підключено до шини живлення 31 з від'ємним потенціалом, вхідну шину 1 з'єднано з базою одинадцятого 5 транзистора p-n-p, який емітером підключений до емітера дванадцятого 9 p-n-p транзистора та першого виводу другого 3 джерела струму, яке другим виводом підключено до шини живлення 31 з від'ємним потенціалом, колектор одинадцятого 5 p-n-p транзистора підключено до колектора і бази тринадцятого 6, бази чотирнадцятого 10, бази і колектора п'ятнадцятого 12 p-n-p транзисторів, колектор дванадцятого 9 p-n-p транзистора підключено до колектора чотирнадцятого 10 та бази шістнадцятого 17 p-n-p транзисторів, емітери тринадцятого 6, чотирнадцятого 10 та п'ятнадцятого 12 p-n-p транзисторів підключено до шини живлення 30 з додатнім потенціалом, бази другого 8 p-n-p та дванадцятого 9 p-n-p транзисторів підключено до шини нульового потенціалу, причому емітери сімнадцятого 13 p-n-p та вісімнадцятого 14 p-n-p транзисторів об'єднано, а колектори відповідно підключено до баз чотирнадцятого 10 p-n-p та четвертого 11 p-n-p транзисторів, база сімнадцятого 13 p-n-p транзистора підключена до бази і колектора дев'ятнадцятого 18 p-n-p транзистора та колектора шістнадцятого 17 p-n-p транзистора, база вісімнадцятого 14 p-n-p транзистора підключена до бази і колектора двадцятого 19 p-n-p транзистора та колектора шостого 20 p-n-p транзистора, емітери дев'ятнадцятого 18 p-n-p та двадцятого 19 p-n-p транзисторів об'єднано та підключено до шини нульового потенціалу, базу двадцять першого 16 p-n-p транзистора підключено до бази і колектора двадцять другого 22 та емітера двадцять третього 23 p-n-p транзисторів, колектор двадцять першого 16 та базу двадцять третього 23 транзистора підключено до емітера шістнадцятого 17 p-n-p транзистора, колектор двадцять третього 23 транзистора p-n-p підключено до бази дев'ятого 24 p-n-p транзистора, базу двадцять четвертого 21 p-n-p транзистора підключено до бази і колектора двадцять п'ятого 27 та емітера двадцять шостого 26 p-n-p транзисторів, колектор двадцять четвертого 21 та базу двадцять шостого 26 p-n-p транзисторів підключено до емітера шостого 20 p-n-p транзистора, колектор двадцять шостого 26 p-n-p транзистора підключено до бази сьомого 25 p-n-p транзистора, емітери двадцять першого 16, двадцять другого 22 p-n-p та двадцять четвертого 21, двадцять п'ятого 27 p-n-p транзисторів відповідно підключено до шин живлення з додатнім 30 та від'ємним 31 потенціалом.

Пристрій працює таким чином.

Якщо вхідна напруга збільшується, то транзистори одинадцятій 5 p-n-p і другий 8 p-n-p привідкриваються, а транзистори перший 4 p-n-p і дванадцятій 9 p-n-p призакриваються. При цьому колекторний струм одинадцятого 5 p-n-p і другого 8 p-n-p транзисторів збільшується, викликаючи збільшення базового струму шостого 20 p-n-p і зменшення базового струму шістнадцятого 17 p-n-

р транзисторів. У такому випадку шостий 20 п-р-п транзистор привідкривається, а шістнадцятий 17 р-п-р транзистор прикривається, при цьому емітерний струм шостого 20 п-р-п транзистора збільшується, а емітерний струм шістнадцятого 17 р-п-р транзистора зменшується, що викликає привідкриття двадцять шостого 26 п-р-п і при закриття двадцять третього 23 р-п-р транзисторів. Потенціал точки об'єднання емітерів транзисторів дев'ятого 24 п-р-п і сьомого 25 р-п-р зменшується і наближається до напруги $-U_{ж}$. Оскільки потенціал вихідного каскаду на транзисторах десятого 28 п-р-п і восьмого 29 р-п-р повторює потенціал вихідного каскаду на транзисторах дев'ять 24 п-р-п і сім 25 р-п-р то і потенціал вихідної схеми таким чином зменшується і наближається до $-U_{ж}$.

Якщо вхідна напруга зменшується, то транзистори одинадцятий 5 п-р-п і другий 8 р-п-р прикриваються, а транзистори перший 4 р-п-п і дванадцятий 9 п-р-п привідкриваються. При цьому колекторний струм одинадцятого 5 п-р-п і другого 8 р-п-п транзисторів зменшується викликаючи зменшення базового струму шостого 20 п-р-п і збільшення базового струму шістнадцятого 17 р-п-р транзисторів. У такому випадку шостий 20 п-р-п транзистор прикривається, а шістнадцятий 17 р-п-п транзистор привідкривається, при цьому емітерний струм шостого 20 п-р-п транзистора зменшується, а емітерний струм шістнадцятого 17 р-п-п транзистора збільшується, що викликає прикриття двадцять шостого 26 п-р-п і привідкриття двадцять третього 23 р-п-р транзисторів. Потенціал точки об'єднання емітерів транзисторів дев'ято-

го 24 п-р-п і сьомого 25 р-п-р збільшується і наближається до напруги $+U_{ж}$. Оскільки потенціал вихідного каскаду на транзисторах десятого 28 п-р-п і восьмого 29 р-п-р повторює потенціал вихідного каскаду на транзисторах дев'ять 24 п-р-п і сім 25 р-п-р то і потенціал вихідної схеми таким чином збільшується і наближається до $+U_{ж}$.

Генератори струмів 2 і 3 задають робочі точки диференційних каскадів відповідно побудованих на транзисторах першому 4 р-п-п і другому 8 р-п-п та на одинадцятому 5 п-р-п і дванадцятому 9 р-п-п. Двонаправлений відбивач струму на транзисторах сімнадцять 13 п-р-п, вісімнадцять 14 р-п-п, і в діодному вмиканні дев'ятнадцять 18 п-р-п, двадцять 19 р-п-п слугує для завдання робочих точок підсилювальних каскадів на транзисторах шістнадцять 17 р-п-п і шостого 20 п-р-п за допомогою відбивачів струму побудованих на транзисторах р-п-п типу чотирнадцятого 10, в діодному включенні тринадцятого 6, п'ятнадцятого 12, а також на транзисторах типу п-р-п четвертого 11, в діодному включенні третього 7, і п'ятого 15. Відбивачі струму перший на транзисторах типу р-п-п двадцять першого 16, у діодному вмиканні двадцять другого 22, двадцять третього 23, а також другий на транзисторах п-р-п типу двадцять четвертого 21, в діодному вмиканні двадцять п'ять 27, двадцять шість 26 слугують для передачі емітерних струмів транзисторів шістнадцять 17 р-п-п і шостого 20 п-р-п на бази десятого 28 п-р-п і вісім 29 р-п-п. Шина 1 служить входом схеми, а шина 32 - виходом. На шини живлення 30 і 31 подається напруга живлення відповідно з від'ємним і додатним потенціалами.

