



ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **94085** (13) **U**
(51) МПК
Н03М 1/46 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

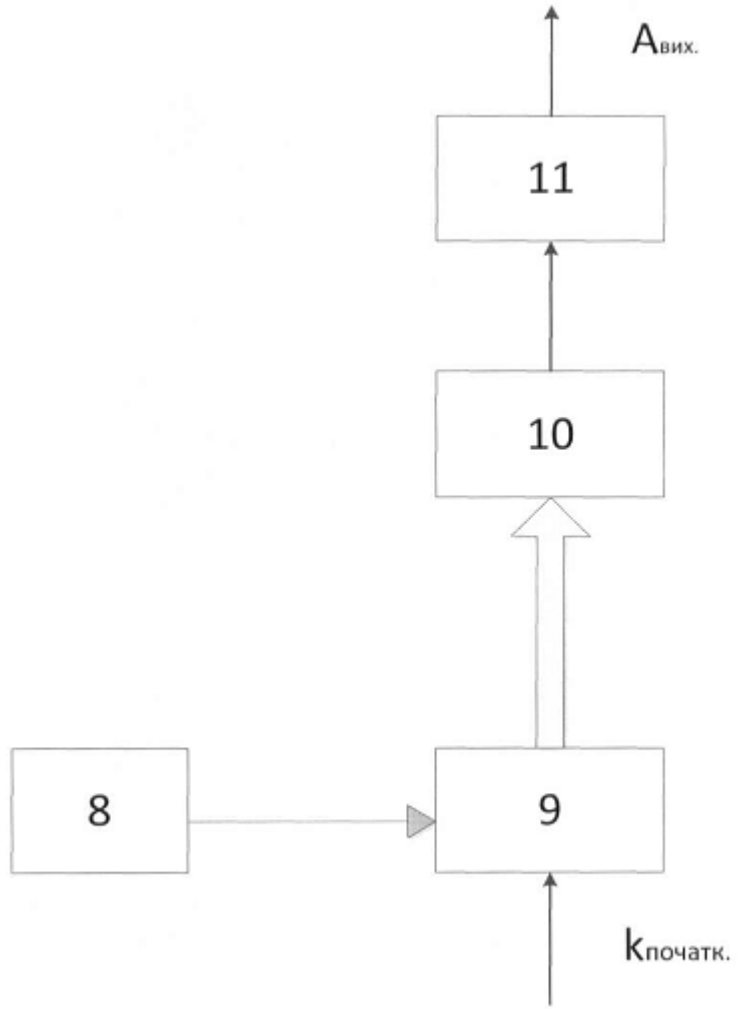
(21) Номер заявки: u 2014 05694	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Черняк Олександр Іванович (UA), Богомолов Сергій Віталійович (UA), Муращенко Олександр Геннадійович (UA)
(22) Дата подання заявки: 26.05.2014	
(24) Дата, з якої є чинними права на корисну модель: 27.10.2014	
(46) Публікація відомостей про видачу патенту: 27.10.2014, Бюл.№ 20	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)

(54) ЦИФРО-АНАЛОГОВИЙ ПЕРЕТВОРЮВАЧ

(57) Реферат:

Цифро-аналоговий перетворювач містить пристрій для підсумовування еталонних величин. В нього введено генератор тактових імпульсів, цифро-аналоговий перетворювач в кодї Фібоначчі, лічильник у згорнуто-розгорнутому кодї Фібоначчі, причому вхід цифро-аналогового перетворювача з'єднано з входом початкового встановлення лічильника в згорнуто-розгорнутому кодї Фібоначчі, виходи лічильника у згорнуто-розгорнутому кодї Фібоначчі з'єднано з входами цифро-аналогового перетворювача в р-кодї Фібоначчі, вихід генератора тактових імпульсів з'єднано з входом тактових імпульсів лічильника у згорнуто-розгорнутому кодї Фібоначчі, вихід цифро-аналогового перетворювача в р-кодї Фібоначчі з'єднано з суматором еталонних величин, вихід суматора еталонних величин з'єднано з виходом цифро-аналогового перетворювача.

UA 94085 U



Фіг. 1

Корисна модель належить до галузі цифрової вимірювальної і обчислювальної техніки і може бути використана для перетворення цифрових величин в аналогові.

Відомий цифро-аналоговий перетворювач [А.с. СРСР №864548, М. кл. Н03К13/02, бюл. №34, 15.09.81], що містить вхід перетворювача, реєстр, цифровий комутатор ключові елементи, блок еталонних величин, пристрій підсумовування, блок розгортки коду, блок згортки коду, блок логічних елементів, блок виділення різниці, блок керування, перший вихід цифро-аналогового перетворювача, другий вихід цифро-аналогового перетворювача, причому вхід цифро-аналогового перетворювача з'єднаний з першим входом реєстра, вихід реєстра з'єднаний з першим входом блока розгортки коду і першим інформаційним входом цифрового комутатора, що здійснює підключення до входів ключових елементів виходу реєстра або першого виходу блока розгортки коду, вихід цифрового комутатора з'єднаний з керуючими входами ключових елементів, інформаційні входи яких з'єднані з виходами блока еталонних величин, виходи ключових елементів з'єднані з входами пристрою підсумовування, вихід якого з'єднаний з входом блока виділення різниці, перший вихід блока розгортки коду з'єднаний з другим інформаційним входом цифрового комутатора і першим входом блока логічних елементів, другий вихід блока розгортки коду з'єднаний з першим входом блока згортки коду, вихід блока згортки коду з'єднаний з другим входом блока логічних елементів., вихід блока пристрою підсумовування є першим виходом цифро-аналогового перетворювача. Вихід блока логічних елементів є другим виходом цифро-аналогового перетворювача, перший, другий, третій, четвертий і п'ятий виходи блока управління з'єднані відповідно з другим входом реєстра, з керуючим третім входом цифрового комутатора, другим входом блока розгортки коду, другим входом блока згортки коду і третім входом блока логічних елементів.

Недоліком цього пристрою є низька швидкодія в режимі генерування лінійно-змінної вихідної аналогової величини.

За прототип вибрано цифро-аналоговий перетворювач [А.с. СРСР №809541, М. кл. Н03К13/02, бюл. №8, 28.02.81], який містить пристрій для підсумовування еталонних величин, вхід та вихід цифро-аналогового перетворювача, ключові елементи, пристрій для згортки р-кодів Фібоначчі, генератор тактових імпульсів, набір тригерів, причому вихід пристрою для підсумовування еталонних величин виходом цифро-аналогового перетворювача, розміри еталонних величин в пристрої вибрані пропорційними відповідним р- числах Фібоначчі, ключові елементи, число яких дорівнює числу розрядів в р-коді Фібоначчі, пристрій для згортки р-кодів Фібоначчі, виходи якого підключені до входів відповідних ключових елементів, інформаційний вхід якого є входом цифро-аналогового перетворювача, на який надходять рахункові імпульси, а керуючий вхід якого є входом цифро-аналогового перетворювача, на який надходять сигнали синхронізації перехідного процесу, функціональні комірки по числу розрядів в р-коді Фібоначчі, кожна функціональна комірка відповідає певному розряду р-коду Фібоначчі і містить тригер, одиничний вихід якого з'єднаний з входом і-го ключового елемента, елемент І, вихід якого з'єднаний з одиничним входом тригера, а перший вхід якого з'єднаний з нульовим виходом тригера, елемент АБО, вихід якого з'єднаний з нульовим входом 14 тригера, перший вхід елемента АБО функціональної комірки 7-го розряду з'єднаний з виходом елемента І функціональної комірки 7-го розряду, а його другий вхід з'єднаний з виходом елемента І, функціональної комірки 7+р+1-го розряду, другий вхід елемента І функціональної комірки 1-го розряду, починаючи з першого розряду, з'єднаний з одиничним виходом тригера функціональної комірки 1-го.розряду, третій вхід елемента І функціональної комірки 7-го розряду, починаючи з р +1-го розряду, з'єднаний з одиничним виходом 9 тригера функціональної комірки 7-р-1-го розряду, а четверті входи всіх елементів І з'єднані разом і є входом цифро-аналогового перетворювача, на який надходить сигнал синхронізації перехідного процесу. Елементи АБО функціональної комірки 7-і-1-го старшого розряду і елемент І комірки молодшого (нульового) розряду не використовуються. Одиничний вхід тригера функціональної комірки молодшого (нульового) розряду є входом цифро-аналогового перетворювача, на який надходять тактові імпульси.

Недоліком прототипу є низька швидкодія в режимі генерування лінійно-змінної вихідної аналогової величини, що у свою чергу, обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення цифро-аналогового перетворювача, в якому за рахунок введення нових елементів та зв'язків підвищується швидкодія в режимі генерування лінійно-змінної вихідної аналогової величини, що у свою чергу, розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у цифро-аналоговий перетворювач, який містить пристрій для підсумовування еталонних величин, введено генератор тактових імпульсів, цифро-

аналоговий перетворювач в кодї Фїбоначчї, лїчильник у згорнуто-розгорнутому кодї Фїбоначчї, причому вхїд цифро-аналогового перетворювача з'єднано з входом початкового встановлення лїчильника в згорнуто-розгорнутому кодї Фїбоначчї, виходи лїчильника у згорнуто-розгорнутому кодї Фїбоначчї з'єднано з входами цифро-аналогового перетворювача в р-кодї Фїбоначчї, вихїд генератора тактових їмпульсїв з'єднано з входом тактових їмпульсїв лїчильника у згорнуто-розгорнутому кодї Фїбоначчї, вихїд цифро-аналогового перетворювача в р-кодї Фїбоначчї з'єднано з суматором еталонних величин, вихїд суматора еталонних величин з'єднано з виходом цифро аналогового перетворювача, крім того, лїчильник у згорнуто-розгорнутому кодї Фїбоначчї мїстить вхїд встановлення у початковий стан, вхїд тактових їмпульсїв, вхїд одиничного потенціалу, N їнформаційних виходїв, та у кожному i-му розрядї мїстить лїчильний тригер, вхїд C синхронїзацїї якого з'єднаний зї входом тактових їмпульсїв лїчильника, вхїд R встановлення у початковий стан з'єднаний зї входом встановлення у початковий стан лїчильника, а вихїд з'єднаний з i-м їнформаційним виходом лїчильника, крім того, перший ї другий розряди лїчильника мїстять по одному логїчному елементу 2I-НІ, а кожний розряд лїчильника починаючи з третього, мїстять перший ї другий логїчні елементи 3I-НІ, причому, перший вхїд логїчного елемента 2I-НІ першого розряду з'єднаний з прямим виходом лїчильного тригера першого розряду, другий його вхїд з'єднаний з прямим виходом лїчильного тригера другого розряду, а вихїд з'єднаний з Т-входом лїчильного тригера першого розряду; перший вхїд логїчного елемента 2I-НІ другого розряду з'єднаний з їнверсним виходом лїчильного тригера першого розряду, другий його вхїд з'єднаний з виходом першого логїчного елемента 3I-НІ четвертого розряду, а вихїд з'єднаний з Т-входом лїчильного тригера другого розряду; у кожному i-му розрядї лїчильника, починаючи з третього, перший вхїд першого логїчного елемента 3I-НІ з'єднаний з їнверсним виходом лїчильного тригера i-го розряду, другий його вхїд з'єднаний з прямим виходом лїчильного тригера (i-1)-го розряду, третїй вхїд з'єднаний з прямим виходом лїчильного тригера (i-2)-го розряду, а вихїд з'єднаний з першим входом другого логїчного елемента 3I-НІ i-го розряду; другий вхїд другого логїчного елемента 3I-НІ i-го розряду, крім N-го, з'єднаний з виходом першого логїчного елемента 3I-НІ (i+1)-го розряду, третїй вхїд другого логїчного елемента 3I-НІ i-го розряду, крім N-го та (N-1)-го, з'єднаний з виходом першого логїчного елемента 3I-НІ (i+2)-го розряду, а вихїд другого логїчного елемента 3I-НІ i-го розряду з'єднаний з Т-входом лїчильного тригера i-го розряду; другий ї третїй входи другого логїчного елемента 3I-НІ N-го розряду та третїй вхїд другого логїчного елемента 3I-НІ (N-1)-го розряду з'єднанї з входом одиничного потенціалу лїчильника.

На Фїг. 1 наведено структурну схему цифро-аналогового перетворювача. На Фїг. 2 наведено структурну схему семи розрядного лїчильника у згорнуто-розгорнутому кодї Фїбоначчї. На Фїг. 3 наведено часову діаграму роботи лїчильника у згорнуто-розгорнутому кодї Фїбоначчї.

Цифро-аналоговий перетворювач мїстить пристрій для їдсумовування еталонних величин 11, генератор тактових їмпульсїв 8, цифро-аналоговий перетворювач в кодї Фїбоначчї 10, лїчильник у згорнуто-розгорнутому кодї Фїбоначчї 9, вихїд суматора еталонних величин $A_{\text{вих.}}$ є виходом цифро-аналогового перетворювача, вхїд цифро-аналогового перетворювача $K_{\text{плоч.}}$, причому вхїд цифро-аналогового перетворювача $K_{\text{плоч.}}$ з'єднано з входом ПВ лїчильника в згорнуто-розгорнутому кодї Фїбоначчї, виходи лїчильника у згорнуто-розгорнутому кодї Фїбоначчї з'єднано з входами цифро-аналогового перетворювача в р-кодї Фїбоначчї, вихїд генератора тактових їмпульсїв з'єднано з входом тактових їмпульсїв ПІ лїчильника у згорнуто-розгорнутому кодї Фїбоначчї, вихїд цифро-аналогового перетворювача в р-кодї Фїбоначчї з'єднано з суматором еталонних величин, вихїд суматора еталонних величин з'єднано з виходом цифро аналогового перетворювача $A_{\text{вих.}}$. Семи розрядний лїчильник у згорнуто-розгорнутому кодї Фїбоначчї мїстить вхїд ПВ встановлення у початковий стан, вхїд ПІ тактових їмпульсїв, вхїд "1" одиничного потенціалу, їнформаційні виходи Q1÷Q7, а також мїстить лїчильні тригери 1.1÷7.1 розрядїв з першого по сьомий вїдповїдно, логїчні елементи 1.2 ї 2.2 2I-НІ першого ї другого розрядїв вїдповїдно, першї логїчні елементи 3.2÷7.2 3I-НІ та другї логїчні елементи 3.3÷7.3 3I-НІ розрядїв з 3-го по 7-їй вїдповїдно. Входи C синхронїзацїї лїчильних тригерїв 1.1÷7.1 всїх розрядїв з'єднанї зї входом ПІ тактових їмпульсїв, входи R встановлення у початковий стан цих тригерїв з'єднанї зї входом ПВ встановлення у початковий стан, а їхні прямї виходи з'єднанї з вїдповїдними їнформаційними виходами Q1÷Q7. Крім того, перший вхїд логїчного елемента 1.2 2I-НІ першого розряду з'єднаний з прямим виходом лїчильного тригера 1.1 цього розряду, другий його вхїд з'єднаний з прямим виходом лїчильного тригера 2.1 другого розряду, а вихїд цього елемента з'єднаний з Т-входом лїчильного тригера 1.1 першого розряду; перший вхїд логїчного елемента 2.2 2I-НІ другого розряду з'єднаний з їнверсним виходом лїчильного тригера 1.1 першого розряду, другий його вхїд з'єднаний з виходом першого логїчного елемента 4.2 3I-НІ четвертого розряду, а вихїд з'єднаний з Т-входом лїчильного

тригера 2.1 другого розряду; у кожному і-му розряді лічильника, починаючи з третього, перший вхід першого логічного елемента і.2 3І-НІ і-го розряду з'єднаний з інверсним виходом тригера і.1 цього розряду, другий його вхід з'єднаний з прямим виходом лічильного тригера (і-1).1 (і-1)-го розряду, третій вхід з'єднаний з прямим виходом лічильного тригера (і-2).1 (і-2)-го розряду, а вихід цього елемента з'єднаний з першим входом другого логічного елемента і.3 3І-НІ і-го розряду; другий вхід кожного другого логічного елемента і.3 3І-НІ і-го розряду, крім другого логічного елемента 7.3 3І-НІ сьомого розряду, з'єднаний з виходом першого логічного елемента (і+1).2 3І-НІ (і+1)-го розряду, третій вхід кожного другого логічного елемента і.3 3І-НІ і-го розряду, крім другого логічного елемента 7.3 3І-НІ сьомого розряду та другого логічного елемента 6.3 3І-НІ шостого розряду, з'єднаний з виходом першого логічного елемента (і+2).2 3І-НІ (і+2)-го розряду, а вихід другого логічного елемента і.3 3І-НІ і-го розряду з'єднаний з Т-входом лічильного тригера і.1 і-го розряду; другий і третій входи другого логічного елемента 7.3 3І-НІ сьомого розряду та третій вхід другого логічного елемента 6.3 3І-НІ шостого розряду з'єднані з виходом одиничного потенціалу лічильника.

Цифро-аналоговий перетворювач працює наступним чином. Робота починається з подання на вхід цифро-аналогового перетворювача нульового потенціалу, який далі поступає на вхід початкового встановлення ПВ лічильника в згорнуто-розгорнутому коді Фібоначчі. Після встановлення одиничного потенціалу на вході ПВ початкового встановлення починається лічба. При надходженні першого імпульсу на вхід ТІ тактових імпульсів, він надходить далі на С-входи лічильних тригерів всіх розрядів, в результаті чого на виході лічильника встановлюється код 0000001, який надходить на вхід цифро-аналогового перетворювача в коді Фібоначчі, з виходу якого надходить на вхід суматора еталонних величин. Оскільки вихід пристрою для підсумовування еталонних величин з'єднано з виходом цифро-аналогового перетворювача, то завдяки цьому на виході цифро-аналогового перетворювача формується аналогового величина, що відповідає р-коду Фібоначчі 0000001. При надходженні другого імпульсу з генератора тактових імпульсів ПІ на вхід ТІ тактових імпульсів лічильника в згорнуто-розгорнутому коді Фібоначчі, він надходить далі на С-входи лічильних тригерів всіх розрядів і на виході лічильника формується код 0000010, який надходить на вхід цифро-аналогового перетворювача в коді Фібоначчі, з виходу якого надходить на вхід суматора еталонних величин, який формує аналогового величину на виході цифро-аналогового перетворювача. При надходженні наступного імпульсу з генератора тактових імпульсів ПІ на виході лічильника в згорнуто-розгорнутому коді Фібоначчі лічильник переходить в наступний стан, як описано в Таблиці 1.

Таблиця 1

Коди послідовних станів лічильника у згорнуто-розгорнутому коді Фібоначчі

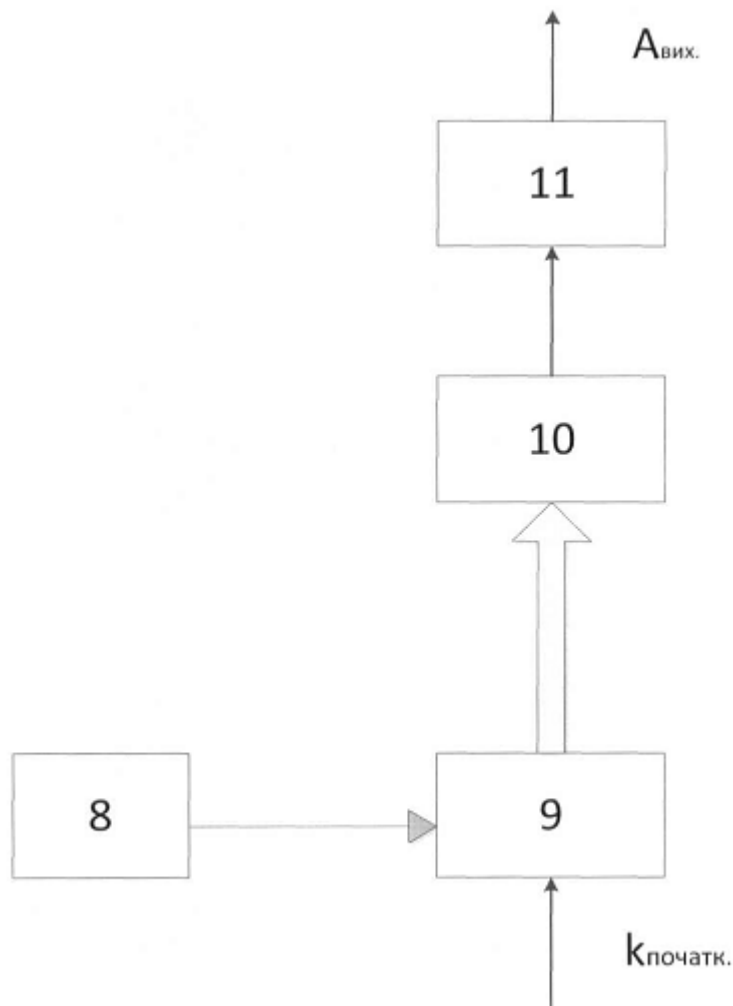
Розряди лічильника							№ стану	Розряди лічильника							№ стану
Q7	Q6	Q5	Q4	Q3	Q2	Q1		Q7	Q6	Q5	Q4	Q3	Q2	Q1	
0	0	0	0	0	0	0	0	1	0	0	1	0	0	1	27
0	0	0	0	0	0	1	1	0	1	0	0	1	0	0	28
0	0	0	0	0	1	0	2	1	0	0	1	0	1	1	29
0	0	0	0	0	1	1	3	1	0	0	1	1	0	1	30
0	0	0	0	1	0	1	4	1	0	1	0	0	1	0	31
0	0	0	0	1	1	0	5	1	0	1	0	0	1	1	32
0	0	0	1	0	0	1	6	1	0	1	0	1	0	1	33
0	0	0	1	0	1	0	7	1	0	1	0	1	1	0	34
0	0	0	1	0	1	1	8	1	0	1	1	0	0	1	35
0	0	0	1	1	0	1	9	1	1	0	0	0	1	0	36
0	0	1	0	0	1	0	10	1	1	0	0	0	1	1	37
0	0	1	0	0	1	1	11	1	1	0	0	1	0	1	38
0	0	1	0	1	0	1	12	1	1	0	0	1	1	0	39
0	0	1	0	1	1	0	13	1	1	0	1	0	0	1	40
0	0	1	1	0	0	1	14	1	1	0	1	0	1	0	41
0	1	0	0	0	1	0	15	1	1	0	1	0	1	1	42
0	1	0	0	0	1	1	16	1	1	0	1	1	0	1	43
0	1	0	0	1	0	1	17	1	1	1	0	0	1	0	44
0	1	0	0	1	1	0	18	1	1	1	0	0	1	1	45
0	1	0	1	0	0	1	19	1	1	1	0	1	0	1	46
0	1	0	1	0	1	0	20	1	1	1	0	1	1	0	47
0	1	0	1	0	1	1	21	1	1	1	1	0	0	1	48
0	1	0	1	1	0	1	22	1	1	1	1	0	1	0	49
0	1	1	0	0	1	0	23	1	1	1	1	0	1	1	50
1	0	0	0	0	1	1	24	1	1	1	1	1	0	1	51
1	0	0	0	1	0	1	25	1	1	1	1	1	1	0	52
1	0	0	0	1	1	0	26	1	1	1	1	1	1	1	53

Принцип роботи лічильника у згорнуто-розгорнутому коді Фібоначчі полягає в наступному: після подання на вхід початкового встановлення ПВ нульового потенціалу, який далі поступає на R-входи лічильних тригерів всіх розрядів, лічильні тригери всіх розрядів встановлюються у нульовий стан. Нульові потенціали з прямих виходів лічильних тригерів 1.1÷7.1 всіх розрядів надходять на входи перших логічних елементів та 3.2÷7.2 3I-НІ з третього по сьомий розрядів та входи логічного елемента 1.2 2I-НІ першого розряду, на виходах яких встановлюються одиничні потенціали. Одиничні потенціали з виходів перших логічних елементів 3.2÷7.2 3I-НІ з третього по сьомий розрядів надходять на входи других логічних елементів 3.3÷7.3 3I-НІ з третього по сьомий розрядів, на виходах яких встановлюються нульові потенціали, що надходять на Т-входи тригерів 3.1÷7.1 з третього по сьомий розрядів. Одиничні потенціали з інверсного виходу лічильного тригера 1.1 першого розряду та з виходу першого логічного елемента 4.2 3I-НІ четвертого розряду надходять на входи логічного елемента 2.2 2I-НІ другого розряду, на виході якого встановлюється нульовий потенціал, що поступає на Т-вхід лічильного тригера 2.1 другого розряду. Нульовий потенціал з прямого виходу лічильного тригера 1.1 першого розряду надходить на логічний елемент 1.2 першого розряду, на виході якого встановлюється одиничний потенціал, що надходить на Т-вхід лічильного тригера 1.1 першого розряду. Після встановлення одиничного потенціалу на вході ПВ початкового встановлення починається лічба. При надходженні першого імпульсу на вхід ТІ тактових імпульсів, він надходить далі на С-входи лічильних тригерів всіх розрядів. Лічильний тригер 1.1 першого розряду змінює свій стан на одиничний, а лічильні тригери інших розрядів залишаються у нульовому стані. На інформаційних виходах Q7÷Q1 встановлюється код 0000001. Одиничний потенціал з прямого виходу лічильного тригера 1.1 першого розряду надходить на перший вхід логічного елемента 1.2 2I-НІ першого розряду та другий вхід першого логічного елемента 3.2 3I-НЕ третього розряду. На другий вхід логічного елемента 1.2 2I-НІ першого розряду надходить нульовий потенціал з прямого виходу лічильного тригера 2.1 другого розряду. На виході логічного елемента 1.2 2I-НІ першого розряду встановлюється одиничний потенціал, який надходить на Т-вхід лічильного тригера 1.1 першого розряду. На третій вхід першого логічного елемента 3I-НІ третього розряду надходить нульовий потенціал з прямого виходу лічильного тригера 2.1 другого розряду. На виході першого логічного елемента 3I-НІ третього розряду залишається одиничний потенціал. Нульовий потенціал з інверсного виходу лічильного тригера 1.1 першого розряду надходить на перший вхід логічного елемента 2.2 2I-НІ другого розряду. На виході цього елемента встановлюється одиничний потенціал, який надходить на Т-вхід лічильного тригера 2.1 другого розряду. При надходженні другого імпульсу на вхід ТІ тактових імпульсів, він надходить далі на С-входи лічильних тригерів всіх розрядів. Лічильний тригер 1.1 першого розряду змінює свій стан на нульовий. Лічильний тригер 2.1 другого розряду змінює свій стан на одиничний. На інформаційних виходах Q7÷Q1 встановлюється код 0000010. Подальша робота лічильника пояснюється за допомогою часової діаграми зображеної на фіг. 3.

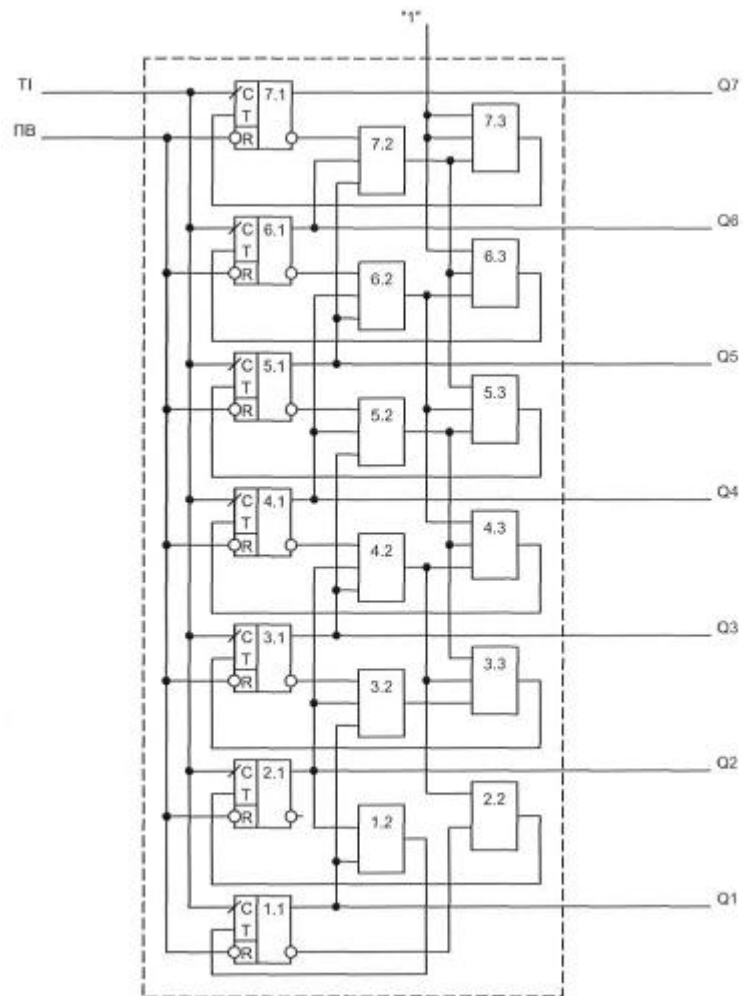
ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Цифро-аналоговий перетворювач, який містить пристрій для підсумовування еталонних величин, який **відрізняється** тим, що в нього введено генератор тактових імпульсів, цифро-аналоговий перетворювач в коді Фібоначчі, лічильник у згорнуто-розгорнутому коді Фібоначчі, причому вхід цифро-аналогового перетворювача з'єднано з входом початкового встановлення лічильника в згорнуто-розгорнутому коді Фібоначчі, виходи лічильника у згорнуто-розгорнутому коді Фібоначчі з'єднано з входами цифро-аналогового перетворювача в р-коді Фібоначчі, вихід генератора тактових імпульсів з'єднано з входом тактових імпульсів лічильника у згорнуто-розгорнутому коді Фібоначчі, вихід цифро-аналогового перетворювача в р-коді Фібоначчі з'єднано з суматором еталонних величин, вихід суматора еталонних величин з'єднано з виходом цифро-аналогового перетворювача, крім того, лічильник у згорнуто-розгорнутому коді Фібоначчі містить вхід встановлення у початковий стан, вхід тактових імпульсів, вхід одиничного потенціалу, N інформаційних виходів, та у кожному i-му розряді містить лічильний тригер, вхід С синхронізації якого з'єднаний зі входом тактових імпульсів лічильника, вхід R встановлення у початковий стан з'єднаний зі входом встановлення у початковий стан лічильника, а вихід з'єднаний з i-м інформаційним виходом лічильника, крім того, перший і другий розряди лічильника містять по одному логічному елементу 2I-НЕ, а кожний розряд лічильника, починаючи з третього, містить перший і другий логічні елементи 3I-НЕ, причому, перший вхід логічного елемента 2I-НЕ першого розряду з'єднаний з прямим виходом лічильного тригера першого розряду, другий його вхід з'єднаний з прямим виходом лічильного тригера другого розряду, а вихід з'єднаний з Т-входом лічильного тригера першого розряду; перший вхід

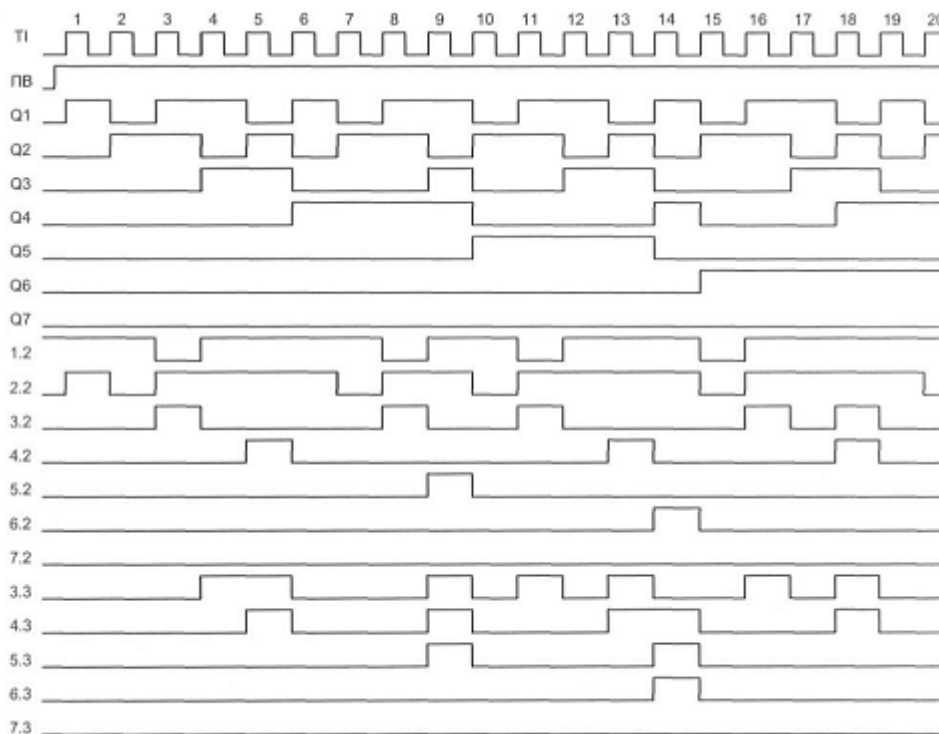
- логічного елемента 2І-НЕ другого розряду з'єднаний з інверсним виходом лічильного тригера першого розряду, другий його вхід з'єднаний з виходом першого логічного елемента 3І-НЕ четвертого розряду, а вихід з'єднаний з Т-входом лічильного тригера другого розряду; у
- 5 кожному і-му розряді лічильника, починаючи з третього, перший вхід першого логічного елемента 3І-НЕ з'єднаний з інверсним виходом лічильного тригера і-го розряду, другий його вхід з'єднаний з прямим виходом лічильного тригера (і-і)-го розряду, третій вхід з'єднаний з прямим виходом лічильного тригера (і-2)-го розряду, а вихід з'єднаний з першим входом другого логічного елемента 3І-НЕ і-го розряду; другий вхід другого логічного елемента 3І-НЕ і-го розряду, крім N-го, з'єднаний з виходом першого логічного елемента 3І-НЕ (і+1)-го розряду, третій вхід другого логічного елемента 3І-НЕ і-го розряду, крім N-го та (N-1)-го, з'єднаний з виходом першого логічного елемента 3І-НЕ (і+2)-го розряду, а вихід другого логічного елемента 3І-НЕ і-го розряду з'єднаний з Т-входом лічильного тригера і-го розряду; другий і третій входи
- 10 другого логічного елемента 3І-НЕ N-го розряду та третій вхід другого логічного елемента 3І-НЕ (N-1)-го розряду з'єднані з входом одиничного потенціалу лічильника.



Фіг. 1



Фиг. 2



Фиг. 3

Комп'ютерна верстка Д. Шеверун

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601