



УКРАЇНА

(19) **UA** (11) **131308** (13) **U**
(51) МПК (2018.01)
G05B 1/00
H03K 5/22 (2006.01)

МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: u 2018 07621	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Медяний Роман Михайлович (UA)
(22) Дата подання заявки: 09.07.2018	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 10.01.2019	
(46) Публікація відомостей про видачу патенту: 10.01.2019, Бюл.№ 1	

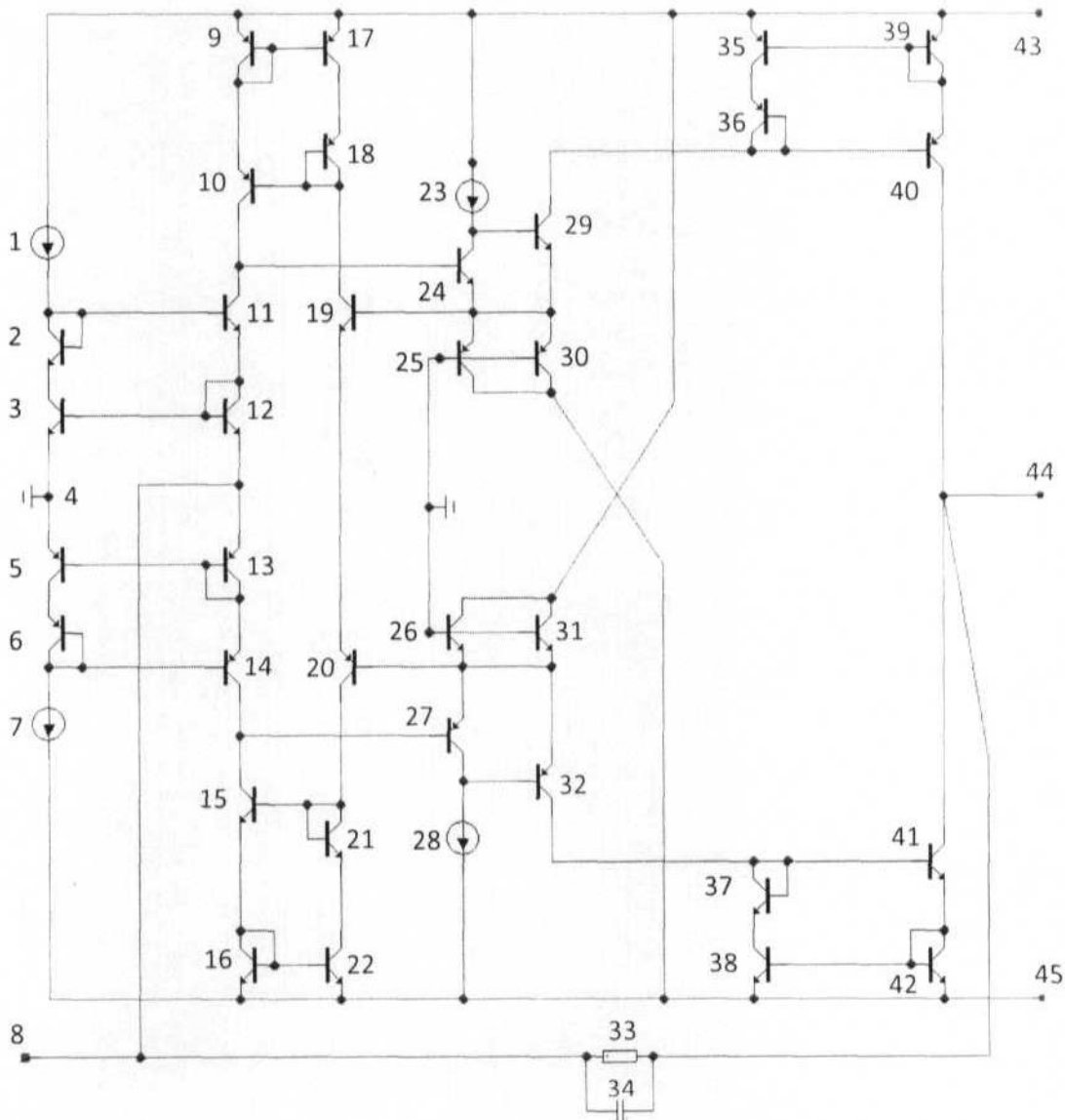
(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази третього і четвертого транзисторів з'єднано з базами першого і другого транзисторів відповідно, колектор сьомого транзистора з'єднано з базою п'ятого транзистора, бази сьомого, дев'ятого транзисторів з'єднано з колекторами дев'ятого та одинадцятого транзисторів, емітери одинадцятого та дванадцятого транзисторів з'єднано між собою, колектори дванадцятого, десятого транзисторів з'єднано з базами десятого та восьмого транзисторів, колектор восьмого транзистора з'єднано з базою шостого транзистора, виходи першого та другого джерел струму з'єднані з шинами додатного та від'ємного живлення відповідно, колектори тринадцятого та чотирнадцятого транзисторів з'єднано з емітерами п'ятнадцятого та шістнадцятого транзисторів, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною. Введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий, тридцять третій, тридцять четвертий транзистори, два джерела струму, коригуючий конденсатор, резистор зворотного зв'язку, причому бази першого і третього транзисторів з'єднані з емітером двадцять другого транзистора і колектором третього транзистора, бази дев'ятнадцятого, двадцять другого транзисторів з'єднано з колектором дев'ятнадцятого транзистора та виходом першого джерела струму, емітер дев'ятнадцятого транзистора з'єднано з колектором першого транзистора, колектор другого транзистора з'єднано з емітером двадцятого транзистора, шина додатного живлення з'єднано з виходом першого та третього джерел струму та емітерами двадцять першого, двадцять п'ятого, тридцять третього, чотирнадцятого транзисторів і колекторами двадцять восьмого та тридцять першого транзисторів, емітер двадцять третього транзистора з'єднано з базою і колектором четвертого транзистора, бази двадцять третього, двадцятого транзисторів з'єднано з колектором двадцятого транзистора та виходом другого джерела струму, шину від'ємного живлення з'єднано з емітерами двадцять четвертого, двадцять шостого, тринадцятого, тридцять четвертого транзисторів та з виходами другого, четвертого джерел струму і колекторами двадцять сьомого, тридцятого транзисторів, колектори двадцять другого та двадцять третього транзисторів з'єднано з базами п'ятого та шостого транзисторів, емітер

UA 131308 U

сьомого транзистора з'єднано з базами двадцять першого, двадцять п'ятого транзисторів та з колектором двадцять першого транзистора, емітер восьмого транзистора з'єднано з базами двадцять четвертого, двадцять шостого транзисторів та колектором двадцять четвертого транзистора, емітери дев'ятого та десятого транзисторів з'єднано з колекторами двадцять п'ятого та двадцять шостого транзисторів відповідно, база одинадцятого транзистора з'єднана з емітерами п'ятого, двадцять дев'ятого, двадцять сьомого, тридцятого транзисторів, база дванадцятого транзистора з'єднано з емітерами двадцять восьмого, тридцять першого, шостого, тридцять другого транзисторів, бази двадцять сьомого, тридцятого, тридцять першого, двадцять восьмого транзисторів з'єднано з шиною нульового потенціалу, колектор п'ятого транзистора з'єднано з базою двадцять дев'ятого транзистора та з виходом третього джерела струму, колектор шостого транзистора з'єднано з базою тридцять другого транзистора та виходом четвертого джерела струму, колектори двадцять дев'ятого, п'ятнадцятого транзисторів з'єднано з базами п'ятнадцятого, сімнадцятого транзисторів, бази чотирнадцятого, тридцять третього транзисторів з'єднано з колектором тридцять третього транзистора та з емітером сімнадцятого транзистора, колектори тридцять другого, шістнадцятого транзисторів з'єднано з базами шістнадцятого, вісімнадцятого транзисторів, бази тринадцятого, тридцять четвертого транзисторів з'єднано з колектором тридцять четвертого транзистора та емітером вісімнадцятого транзистора, вхідна та вихідна шини з'єднані з виходами резистора зворотного зв'язку та коригуючого конденсатора.



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо двотактний симетричний підсилювач струму (Push-pull amplifier with current mirrors for determining the quiescent operating point, United States Patent 3,852,678, Dec.3, 1974), який містить перше і друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори п'ятого і шостого транзисторів з'єднано з вихідною шиною.

Недоліком пристрою є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

За найближчий аналог вибрано двотактний симетричний підсилювач струму (патент України № 69736, Н03К 5/24, G05В 1/01, 2011), який містить перше та друге джерело струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів та з колекторами сьомого та восьмого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, бази сьомого та восьмого транзисторів з'єднано з колекторами та базами дев'ятого та десятого транзисторів відповідно, а також з колекторами одинадцятого та дванадцятого транзисторів, а також з базами п'ятнадцятого та шістнадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів об'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з емітерами тринадцятого та чотирнадцятого транзисторів, а також з колекторами п'ятого та шостого транзисторів відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого та шістнадцятого транзисторів з'єднано з колекторами чотирнадцятого та тринадцятого транзисторів відповідно, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною, бази сімнадцятого та вісімнадцятого транзисторів з'єднано з базами п'ятого та шостого транзисторів відповідно, емітери сьомого, дев'ятого, п'ятого та сімнадцятого транзисторів, а також колектор п'ятнадцятого транзистора підключено до шини додатного живлення, емітери восьмого, десятого, шостого та вісімнадцятого транзисторів, а також колектор шістнадцятого транзистора підключено до шини від'ємного живлення.

Недоліком найближчого аналога є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи пристрою та навантажувальної здатності, що сприяє розширенню галузі використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шипу нульовою потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази третього і четвертого транзисторів з'єднано з базами першого і другого транзисторів відповідно, колектор сьомого транзистора з'єднано з базою п'ятого транзистора, бази сьомого, дев'ятого транзисторів з'єднано з колекторами дев'ятого та одинадцятого транзисторів, емітери одинадцятого та дванадцятого транзисторів з'єднано між собою, колектори дванадцятого, десятого транзисторів з'єднано з базами десятого та восьмого транзисторів, колектор восьмого транзистора з'єднано з базою шостого транзистора, виходи першого та другого джерел струму з'єднані з шинами додатного та від'ємного живлення відповідно, колектори тринадцятого та чотирнадцятого транзисторів з'єднано з емітерами п'ятнадцятого та шістнадцятого транзисторів, колектори сімнадцятого та

вісімнадцятого транзисторів з'єднано з вихідною шиною, введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий, тридцять третій, тридцять четвертий транзистори, два джерела струму, коригуючий конденсатор, резистор зворотного зв'язку, причому бази першого і третього транзисторів з'єднані з емітером двадцять другого транзистора і колектором третього транзистора, бази дев'ятнадцятого, двадцять другого транзисторів з'єднано з колектором дев'ятнадцятого транзистора та виходом першою джерела струму, емітер дев'ятнадцятого транзистора з'єднано з колектором першого транзистора, колектор другого транзистора з'єднано з емітером двадцятого транзистора, шина додатного живлення з'єднано з виходом першого та третього джерел струму та емітерами двадцять першого, двадцять п'ятого, тридцять третього, чотирнадцятого транзисторів і колекторами двадцять восьмого та тридцять першого транзисторів, емітер двадцять третього транзистора з'єднано з базою і колектором четвертого транзистора, бази двадцять третього, двадцятого транзисторів з'єднано з колектором двадцятого транзистора та виходом другого джерела струму, шину від'ємного живлення з'єднано з емітерами двадцять четвертого, двадцять шостого, тринадцятого, тридцять четвертого транзисторів та з виходами другого, четвертого джерел струму і колекторами двадцять сьомого, тринадцятого транзисторів, колектори двадцять другого та двадцять третього транзисторів з'єднано з базами п'ятого та шостого транзисторів, емітер сьомого транзистора з'єднано з базами двадцять першого, двадцять п'ятого транзисторів та з колектором двадцять першого транзистора, емітер восьмого транзистора з'єднано з базами двадцять четвертого, двадцять шостого транзисторів та колектором двадцять четвертого транзистора, емітери дев'ятого та десятого транзисторів з'єднано з колекторами двадцять п'ятого та двадцять шостого транзисторів відповідно, база одинадцятого транзистора з'єднана з емітерами п'ятого, двадцять дев'ятого, двадцять сьомого, тринадцятого транзисторів, база дванадцятого транзистора з'єднано з емітерами двадцять восьмого, тридцять першого, шостого, тридцять другою транзисторів, бази двадцять сьомого, тринадцятого, тридцять першого, двадцять восьмого транзисторів з'єднано з шиною нульового потенціалу, колектор п'ятого транзистора з'єднано з базою двадцять дев'ятого транзистора та з виходом третього джерела струму, колектор шостого транзистора з'єднано з базою тридцять другого транзистора та виходом четвертого джерела струму, колектори двадцять дев'ятого, п'ятнадцятого транзисторів з'єднано з базами п'ятнадцятого, сімнадцятого транзисторів, бази чотирнадцятого, тридцять третього транзисторів з'єднано з колектором тридцять третього транзистора та з емітером сімнадцятого транзистора, колектори тридцять другого, шістнадцятого транзисторів з'єднано з базами шістнадцятого, вісімнадцятого транзисторів, бази тринадцятого, тридцять четвертого транзисторів з'єднано з колектором тридцять четвертого транзистора та емітером вісімнадцятого транзистора, вхідна та вихідна шини з'єднані з виходами резистора зворотного зв'язку та коригуючого конденсатора.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 8, яка з'єднана з виходами резистора зворотного зв'язку 33 та коригуючим конденсатором 34 і з емітерами третього 12, четвертого 13 транзисторів, бази третього 12, першого 3 з'єднано з колектором третього 12 та емітером двадцять другого 11 транзисторів, база та колектор дев'ятнадцятого 2 транзистора з'єднано з базою двадцять другою 11 транзистора та з виходом першого 1 джерела струму, емітер дев'ятнадцятого 2 транзистора з'єднано з колектором першого 3 транзистора, емітер першого 3 та другого 5 транзисторів з'єднано з шиною нульового потенціалу 4, бази другого 5 та четвертого 13 транзисторів з'єднано з колектором четвертого 13 та емітером двадцять третього 14 транзисторів, колектор другого 5 транзистора з'єднано з емітером двадцятого 6 транзистора, вихід другого 7 джерела струму з'єднано з колектором двадцятого 6 транзистора та з базами двадцять третього 14, двадцятого 6 транзисторів, виходи першого 1, третього 23 джерел струму з'єднано з емітерами двадцять першого 9, двадцять п'ятого 17, чотирнадцятого 35, тридцять третього 39 транзисторів та з колекторами двадцять восьмого 26, тридцять першого 31 транзисторів з шиною додатного 43 живлення, виводи другого 7, четвертого 28 джерел струмів з'єднано з шиною від'ємного 45 живлення та з емітерами двадцять четвертого 16, двадцять шостого 22, тринадцятого 38, тридцять четвертого 42 транзисторів і з колекторами двадцять сьомого 25, тринадцятого 30 транзисторів, колектори двадцять другого 11, сьомого 10 транзисторів з'єднано з базою п'ятого 24 транзистора, бази двадцять першого 9, двадцять п'ятого 17 транзисторів з'єднано з емітером сьомого 10 транзистора і колектором двадцять п'ятого 17 транзистора, бази сьомого 10, дев'ятого 18 транзисторів з'єднано з колекторами

дев'ятого 18 та одинадцятого 19 транзисторів, емітери одинадцятого 19, дванадцятого 20 транзисторів з'єднано між собою, колектори дванадцятого 20, десятого 21 транзисторів з'єднано з базами десятого 21, восьмого 15 транзисторів, колектори двадцять третього 14, восьмого 15 транзисторів з'єднано з базою шостого 27 транзистора, емітер вісімнадцятого 15 транзистора з'єднано з базами двадцять четвертого 16, двадцять шостого 22 транзисторів і з колектором двадцять четвертого 16 транзистора, база одинадцятого 19 транзистора з'єднана з емітерами п'ятого 24, двадцять дев'ятого 29, двадцять сьомого 25, тридцятого 30 транзисторів, бази двадцять сьомого 25, тридцятого 30, двадцять восьмого 26, тридцять першого 31 транзисторів з'єднано з шиною нульового потенціалу 4, колектор п'ятого 24 транзистора з'єднано з базою двадцять дев'ятого 29 транзистора та з виходом третього 23 джерела струму, колектор шостого 27 транзистора з'єднано з базою тридцять другого 32 транзистора та виходом четвертого 28 джерела струму, колектори двадцять дев'ятого 29, п'ятнадцятого 36 транзисторів з'єднано з базами п'ятнадцятого 36, сімнадцятого 40 транзисторів, емітери п'ятнадцятого 36, сімнадцятого 40 транзисторів з'єднано з колектором чотирнадцятого 35 транзистора, базами чотирнадцятого 35, тридцять третього 39 транзисторів з'єднано з колектором тридцять третього 39 транзистора, колектори тридцять другого 32, шістнадцятого 37 транзисторів з'єднано з базами шістнадцятого 37, вісімнадцятого 41 транзисторів, емітер шістнадцятого 37 транзистора з'єднано з колектором тринадцятого 38 транзистора, бази тринадцятого 38, тридцять четвертого 42 транзисторів з'єднано з колектором тридцять четвертого 42 транзистора та емітером вісімнадцятого 41 транзистора, колектори сімнадцятого 40, вісімнадцятого 41 транзисторів з'єднано з вихідною шиною 44, та виходами резистора навантаження 33 і коригуючого конденсатора 34.

Пристрій працює таким чином. Вхідний сигнал у вигляді струму надходить на вхідну шину 8.

Якщо струм втікає, то струм розгалужується на емітери третього 12 та четвертого 13 транзисторів таким чином, що колекторний струм двадцять третього 14 транзистора збільшується, а двадцять другого 11 транзистора зменшується, при цьому це призводить до збільшення базового струму шостого 27 транзистора та зменшення базового струму п'ятого 24 транзистора, що призводить в свою чергу до привідкривання шостого 27 транзистора та призакривання п'ятого 24 транзистора, це у свою чергу призводить до збільшення колекторного струму тридцять другого 32 транзистора і зменшення колекторного струму двадцять дев'ятого 29 транзистора, що у свою чергу призводить до привідкривання тридцять другого 32 транзистора та при закривання двадцять дев'ятого 29 транзистора відповідно, при цьому колекторний струм тридцять другого 32 збільшується, а двадцять дев'ятого 29 зменшується, у свою чергу це призводить до зменшення потенціалу точки об'єднання колекторів сімнадцятого 40 та вісімнадцятого 41 транзисторів з вихідною шиною, при цьому потенціал точки об'єднання прямує до потенціалу шини від'ємного живлення 45.

Якщо струм витікає, то струм розгалужується на емітерах третього 12 та четвертого 13 транзисторів таким чином, що колекторний струм двадцять третього 14 транзистора зменшується, а двадцять другого 11 транзистора збільшується, при цьому це призводить до зменшення базового струму шостого 27 транзистора та збільшення базового струму п'ятого 24 транзистора, що призводить в свою чергу до призакривання шостого 27 транзистора та привідкривання п'ятого 24 транзистора, це у свою чергу призводить до зменшення колекторного струму тридцять другого 32 транзистора і збільшення колекторного струму двадцять дев'ятого 29 транзистора, що у свою чергу призводить до призакривання тридцять другою 32 транзистора та привідкривання двадцять дев'ятого 29 транзистора відповідно, при цьому колекторний струм тридцять другого 32 зменшується, а двадцять дев'ятого 29 збільшується у свою чергу це призводить до збільшення потенціалу точки об'єднання колекторів сімнадцятого 40 та вісімнадцятого 41 транзисторів з вихідною шиною, при цьому потенціал точки об'єднання прямує до потенціалу шини додатного живлення 43.

Перше 1, друге 7 джерела струму та перший 3, другий 5, дев'ятнадцятий 2, третій 12, двадцять другий 11, четвертий 13, двадцять третій 14, двадцятий 6, транзистори на яких побудовано відбивачі Уілсона відповідно задають режим роботи по постійному струму каскадів схеми, таку ж саму роботу виконують третє 23 та четверте 28 джерела струму, двадцять перший 9, двадцять п'ятий 17 та сьомий 10, дев'ятий 18, двадцять четвертий 16, двадцять шостий 22, десятий 21, восьмий 15, одинадцятий 19, дванадцятий 20 транзистори утворюють пари модернізованих транзисторних збірок і утворюють перші проміжні підсилювальні каскади, двадцять сьомий 25, двадцять восьмий 26, тридцятий 30, тридцяті, перший 31 транзистори утворюють каскад задання робочого струму для проміжного підсилювального каскаду на п'ятому 24 та шостому 27, двадцять дев'ятому 29, тридцять другому 32 транзисторах, відбивачі струму на сьомому 10, дев'ятому 18, двадцять першому 9, двадцять п'ятому 17 транзисторах та восьмому 15, десятому 21, шістнадцятому 24, двадцять шостому 22 транзисторах утворюють

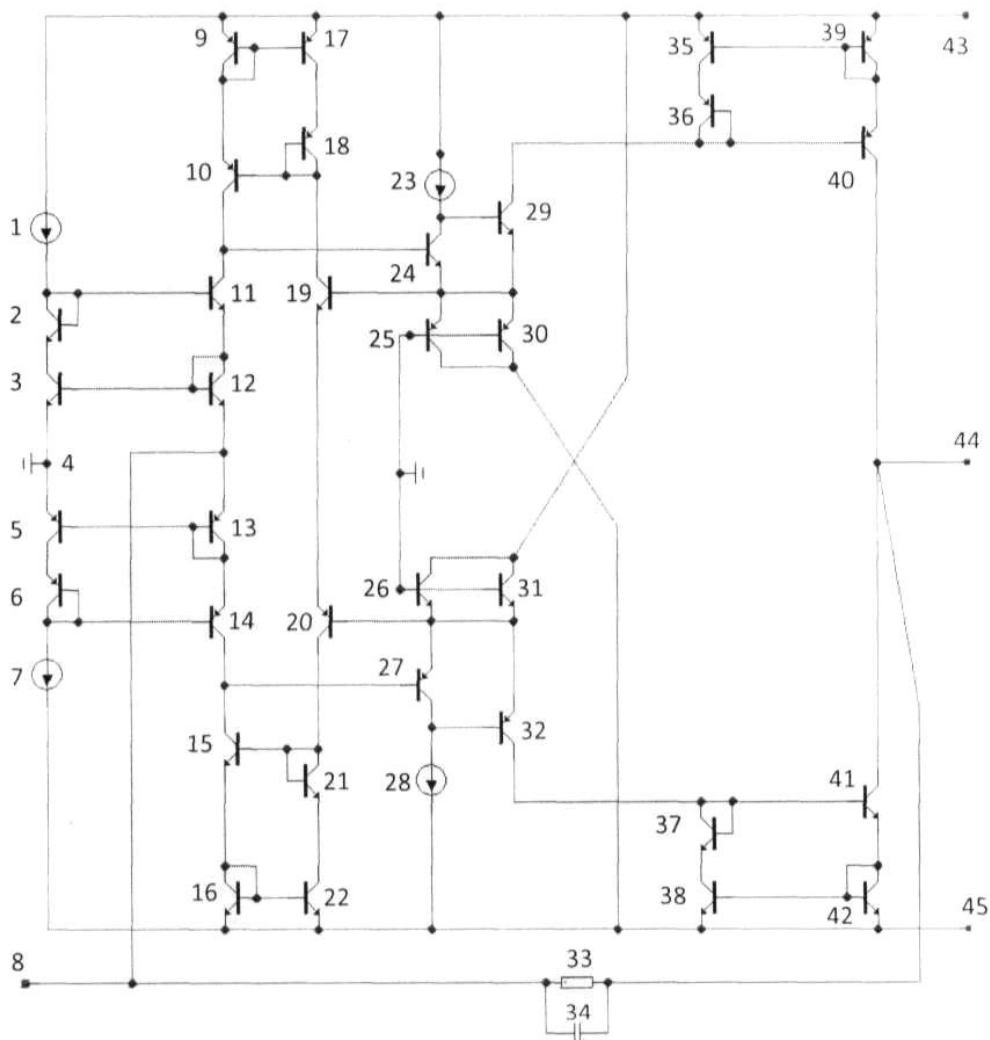
складені відбивачі Уілсона, які забезпечують передачу розподіленого вхідного сигналу на дванадцятому 20 та одинадцятому 19 транзисторах відповідно, відбивачі струму на чотирнадцятому 35, п'ятнадцятому 36, тридцять третьому 39, сімнадцятому 40 та шістнадцятому 37, тринадцятому 38, тридцять четвертому 42, вісімнадцятому 41 транзисторах
 5 утворюють складені відбивачі Уілсона, які у свою чергу забезпечують розв'язку розподіленого сигналу на вихідний підсилювальний каскад, побудований на сімнадцятому 40 та вісімнадцятому 41 транзисторах, і вихідною шиною 44 коригуючий конденсатор 34 забезпечує коригування АЧХ, резистор зворотного зв'язку 33 задає коефіцієнт підсилення, вхідна шина 8 слугує для введення сигналу, що має бути опрацьованим, вихідна шина 44 слугує для
 10 виведення опрацьованого сигналу, шини додатного живлення 43, від'ємного 45 та шина нульового потенціалу 4 забезпечують необхідні напруги для живлення схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

15 Двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази третього і четвертого транзисторів з'єднано з базами першого і другого
 20 транзисторів відповідно, колектор сьомого транзистора з'єднано з базою п'ятого транзистора, бази сьомого, дев'ятого транзисторів з'єднано з колекторами дев'ятого та одинадцятого транзисторів, емітери одинадцятого та дванадцятого транзисторів з'єднано між собою, колектори дванадцятого, десятого транзисторів з'єднано з базами десятого та восьмого транзисторів, колектор восьмого транзистора з'єднано з базою шостого транзистора, виходи
 25 першого та другого джерел струму з'єднані з шинами додатного та від'ємного живлення відповідно, колектори тринадцятого та чотирнадцятого транзисторів з'єднано з емітерами п'ятнадцятого та шістнадцятого транзисторів, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною, який **відрізняється** тим, що введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять
 30 п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий, тридцять третій, тридцять четвертий транзистори, два джерела струму, коригуючий конденсатор, резистор зворотного зв'язку, причому бази першого і третього транзисторів з'єднані з емітером двадцять другого транзистора і колектором третього транзистора, бази дев'ятнадцятого, двадцять другого транзисторів з'єднано з колектором
 35 дев'ятнадцятого транзистора та виходом першого джерела струму, емітер дев'ятнадцятого транзистора з'єднано з колектором першого транзистора, колектор другого транзистора з'єднано з емітером двадцятого транзистора, шина додатного живлення з'єднано з виходом першого та третього джерел струму та емітерами двадцять першого, двадцять п'ятого, тридцять третього, чотирнадцятого транзисторів і колекторами двадцять восьмого та тридцять
 40 першого транзисторів, емітер двадцять третього транзистора з'єднано з базою і колектором четвертого транзистора, бази двадцять третього, двадцятого транзисторів з'єднано з колектором двадцятого транзистора та виходом другого джерела струму, шину від'ємного живлення з'єднано з емітерами двадцять четвертого, двадцять шостого, тринадцятого, тридцять четвертого транзисторів та з виходами другого, четвертого джерел струму і
 45 колекторами двадцять сьомого, тридцятого транзисторів, колектори двадцять другого та двадцять третього транзисторів з'єднано з базами п'ятого та шостого транзисторів, емітер сьомого транзистора з'єднано з базами двадцять першого, двадцять п'ятого транзисторів та з колектором двадцять першого транзистора, емітер восьмого транзистора з'єднано з базами двадцять четвертого, двадцять шостого транзисторів та колектором двадцять четвертого
 50 транзистора, емітери дев'ятого та десятого транзисторів з'єднано з колекторами двадцять п'ятого та двадцять шостого транзисторів відповідно, база одинадцятого транзистора з'єднана з емітерами п'ятого, двадцять дев'ятого, двадцять сьомого, тридцятого транзисторів, база дванадцятого транзистора з'єднано з емітерами двадцять восьмого, тридцять першого, шостого, тридцять другого транзисторів, бази двадцять сьомого, тридцятого, тридцять першого,
 55 двадцять восьмого транзисторів з'єднано з шиною нульового потенціалу, колектор п'ятого транзистора з'єднано з базою двадцять дев'ятого транзистора та з виходом третього джерела струму, колектор шостого транзистора з'єднано з базою тридцять другого транзистора та виходом четвертого джерела струму, колектори двадцять дев'ятого, п'ятнадцятого транзисторів з'єднано з базами п'ятнадцятого, сімнадцятого транзисторів, бази чотирнадцятого, тридцять
 60 третього транзисторів з'єднано з колектором тридцять третього транзистора та з емітером

сімнадцятого транзистора, колектори тридцять другого, шістнадцятого транзисторів з'єднано з базами шістнадцятого, вісімнадцятого транзисторів, бази тринадцятого, тридцять четвертого транзисторів з'єднано з колектором тридцять четвертого транзистора та емітером вісімнадцятого транзистора, вхідна та вихідна шини з'єднані з виходами резистора зворотного зв'язку та коригуючого конденсатора.

5



Комп'ютерна верстка М. Шамоніна

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601