



УКРАЇНА

(19) **UA** (11) **131616** (13) **U**
(51) МПК (2018.01)
G05B 1/00
H03K 5/22 (2006.01)

МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

<p>(21) Номер заявки: u 2018 07622</p> <p>(22) Дата подання заявки: 09.07.2018</p> <p>(24) Дата, з якої є чинними права на корисну модель: 25.01.2019</p> <p>(46) Публікація відомостей про видачу патенту: 25.01.2019, Бюл.№ 2</p>	<p>(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Медяний Роман Михайлович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
---	--

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів. Додатково введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий, тридцять третій, тридцять четвертий транзистори, два джерела струму, коригуючий конденсатор, резистор зворотного зв'язку.

UA 131616 U

Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо двотактний симетричний підсилювач струму (Push-pull amplifier with current mirrors for determining the quiescent operating point, United States Patent 3,852,678, Dec.3, 1974), який містить перше і друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори п'ятого і шостого транзисторів з'єднано з вихідною шиною.

Недоліком пристрою є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

За найближчий аналог вибрано двотактний симетричний підсилювач струму (патент України № 69736, м. кл. Н03К 5/24, G05B 1/01, 2011), який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів та з колекторами сьомого та восьмого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, бази сьомого та восьмого транзисторів з'єднано з колекторами та базами дев'ятого та десятого транзисторів відповідно, а також з колекторами одинадцятого та дванадцятого транзисторів, а також з базами п'ятнадцятого та шістнадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів об'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з емітерами тринадцятого та чотирнадцятого транзисторів, а також з колекторами п'ятого та шостого транзисторів відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого та шістнадцятого транзисторів з'єднано з колекторами чотирнадцятого та тринадцятого транзисторів відповідно, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною, бази сімнадцятого та вісімнадцятого транзисторів з'єднано з базами п'ятого та шостого транзисторів відповідно, емітери сьомого, дев'ятого, п'ятого та сімнадцятого транзисторів, а також колектор п'ятнадцятого транзистора підключено до шини додатного живлення, емітери восьмого, десятого, шостого та вісімнадцятого транзисторів, а також колектор шістнадцятого транзистора підключено до шини від'ємного живлення.

Недоліком аналога є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи пристрою та навантажувальної здатності, що спричиняє розширенню галузі використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази третього і четвертого транзисторів з'єднано з базами першого і другого транзисторів відповідно, колектори першого та другого транзисторів з'єднано з виходами першого та другого джерел струму відповідно, вихід першого джерела струму з'єднано з емітерами сьомого та дев'ятого транзисторів та шиною додатного живлення, бази сьомого і дев'ятого транзисторів з'єднано з колектором дев'ятого транзистора, базу п'ятого транзистора з'єднано з колектором сьомого транзистора, вихід другого джерела струму з'єднано з емітерами восьмого та десятого транзисторів і з шиною від'ємного живлення, бази восьмого та десятого транзисторів з'єднано з колектором десятого транзистора, колектор восьмого транзистора з'єднано з базою шостого транзистора, емітери одинадцятого та

дванадцятого транзисторів з'єднані між собою, база п'ятнадцятого транзистора з'єднана з колектором одинадцятого транзистора, база одинадцятого транзистора з'єднана з емітером тринадцятого транзистора, базу дванадцятого транзистора з'єднано з емітером чотирнадцятого транзистора, бази тринадцятого та чотирнадцятого транзисторів з'єднано з шиною нульового потенціалу, колектор дванадцятого транзистора з'єднано з базою шістнадцятого транзистора, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною, введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий, тридцять третій, тридцять четвертий транзистори, два джерела струму, коригуючий конденсатор, резистор зворотного зв'язку, причому бази першого і третього транзисторів з'єднані з емітером дев'ятнадцятого транзистора і колектором третього транзистора, база дев'ятнадцятого транзистора з'єднана з колектором першого транзистора, колектори дев'ятнадцятого і двадцять першого транзисторів з'єднано з базою двадцять третього транзистора та виходом третього джерела струму, шину додатного живлення з'єднано з виходом третього джерела струму та емітерами двадцять сьомого, двадцять дев'ятого, тридцять першого, тридцять третього транзисторів, емітер двадцять першого транзистора з'єднано з емітером двадцять другого транзистора, базу двадцять першого транзистора з'єднано з емітерами двадцять третього та двадцять четвертого транзисторів, базу п'ятнадцятого транзистора з'єднано з колекторами п'ятого та двадцять третього транзисторів, бази двадцять четвертого та двадцять п'ятого транзисторів з'єднано між собою та з шиною нульового потенціалу, колектор двадцять сьомого транзистора з'єднано з емітером п'ятого транзистора та з базами сьомого і двадцять сьомого транзисторів, колектор двадцять п'ятого транзистора з'єднано з базою п'ятого транзистора, емітер сімнадцятого транзистора з'єднано з базами двадцять дев'ятого, тридцять першого, тридцять третього транзисторів та колекторами чотирнадцятого, тридцять першого, тридцять третього транзисторів, база одинадцятого транзистора з'єднана з емітером п'ятнадцятого транзистора, база дванадцятого транзистора з'єднана з емітером шістнадцятого транзистора, колектори п'ятнадцятого та двадцять дев'ятого транзисторів з'єднано з базою сімнадцятого транзистора, бази другого та четвертого транзисторів з'єднано з колектором четвертого та емітером двадцятого транзисторів, колектор другого транзистора з'єднано з базою двадцятого транзистора, колектори двадцятого та двадцять другого транзисторів з'єднано з базою двадцять шостого транзистора та з виходом четвертого джерела струму, база двадцять другого транзистора з'єднано з емітерами двадцять шостого і двадцять п'ятого транзисторів, вихід четвертого джерела струму з'єднано з емітерами восьмого, десятого, двадцять восьмого, тридцятого, тридцять другого, тридцять четвертого транзисторами та з шиною від'ємного живлення, колектор двадцять четвертого транзистора з'єднано з базою шостого транзистора, бази двадцять восьмого та восьмого транзисторів з'єднано з емітером шостого та колектором двадцять восьмого транзисторів, емітер вісімнадцятого транзистора з'єднано з колекторами тринадцятого, тридцять другого, тридцять четвертого транзисторів та з базами тридцятого, тридцять другого, тридцять четвертого транзисторів, база вісімнадцятого транзистора з'єднана з колекторами шістнадцятого та тридцятого транзисторами відповідно, вхідна та вихідна шини з'єднані з виходами резистора зворотного зв'язку та коригуючого конденсатора.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 6, яка з'єднана з виходами резистора зворотного зв'язку 29 та коригуючим конденсатором 30 і з емітерами третього 8, четвертого 9 транзисторів, бази третього 8, першого 2 з'єднано з колектором третього 8 та емітером дев'ятнадцятого 7 транзисторів, база дев'ятнадцятого 7 та першого 2 транзисторів з'єднано з виходом першого 1 джерела струму, емітер першого 2 та другого 4 транзисторів з'єднано з шиною нульового потенціалу 3, бази другого 4 та четвертого 9 транзисторів з'єднано з колектором четвертого 9 та емітером двадцятого 10 транзисторів, колектор другого 4 та база двадцятого 10 транзисторів з'єднано з виходом другого 5 джерела струму, колектор дев'ятнадцятого 7 та двадцять першого 12 транзисторів з'єднано з базою двадцять третього 15 транзистора та виходом третього 11 джерела струму, колектор двадцятого 10 та двадцять другого 13 транзисторів з'єднано з базою двадцять шостого 18 транзистора та виходом четвертого 14 джерела струму, шина додатного живлення 43 з'єднана з виходами першого 1, третього 11 джерел струму та емітерами сьомого 19, дев'ятого 21, двадцять сьомого 27, двадцять дев'ятого 35, тридцять першого 37, тридцять третього 41 транзисторів, шину від'ємного живлення 45 з'єднано з другим 5, третім 14 джерелами струму та емітери восьмого 20, десятого 26, двадцять восьмого 28, тридцятого 36, тридцять другого 40, тридцять четвертого 42 транзисторів, емітери двадцять першого 12 та

двадцять другого 13 транзисторів з'єднано між собою, емітери двадцять третього 15, двадцять четвертого 16 транзисторів з'єднано з базою двадцять першого 12 транзистора, бази двадцять четвертого 16 та двадцять п'ятого 17 транзисторів з'єднано між собою і з шиною нульового потенціалу 3, база двадцять другого 13 транзистора з'єднано з емітерами двадцять п'ятого 17 і
 5 двадцять шостого 18 транзисторів, колектори двадцять третього 15, п'ятого 22, одинадцятого 23 транзисторів з'єднано з базою п'ятнадцятого 31 транзистора, емітери п'ятнадцятого 31, тринадцятого 32 транзисторів з'єднано з базою одинадцятого 23 транзистора, колектори двадцять шостого 18, шостого 25, дванадцятого 24 транзисторів з'єднано з базою шістнадцятого 34 транзистора, база дванадцятого 24 транзистора з'єднано з емітерами
 10 шістнадцятого 34, чотирнадцятого 33 транзисторів, емітери одинадцятого 23 та дванадцятого 24 транзисторів з'єднано між собою, бази тринадцятого 32, чотирнадцятого 33 транзисторів з'єднано між собою та з шиною нульового потенціалу 3, колектори двадцять п'ятого 17, сьомого 19 транзисторів з'єднано з базою п'ятого 22 транзистора, бази сьомого 19, дев'ятого 21, двадцять сьомого 27 транзисторів з'єднано з емітером п'ятого 22 транзистора та з колектором
 15 двадцять сьомого 27 транзистора, колектори двадцять четвертого 16, восьмого 20 з'єднано з базою шостого 25 транзистора, емітер шостого 25 транзистора з'єднано з базами восьмого 20, десятого 26, двадцять восьмого 28 транзисторів та з колекторами десятого 26, двадцять восьмого 28 транзисторів, емітер сімнадцятого 38 транзистора з'єднано з колекторами чотирнадцятого 33, тридцять першого 37, тридцять третього 41 транзисторів та базами
 20 двадцять дев'ятого 35, тридцять першого 37, тридцять третього 41 транзисторів, колектори п'ятнадцятого 31, двадцять дев'ятого 35 транзисторів з'єднано з базою сімнадцятого 38 транзистора, емітер вісімнадцятого 39 транзистора з'єднано з колекторами тринадцятого 32, тридцять другого 40, тридцять четвертого 42 транзисторів та з базами тридцятого 36, тридцять другого 40, тридцять четвертого 42 транзисторів, колектори шістнадцятою 34, тридцятого 36
 25 транзисторів з'єднано з базою вісімнадцятого 39 транзистора, вихідна шина 44 з'єднана з виходами резистора зворотного зв'язку 29 та коригуючим конденсатором 30 і з колекторами сімнадцятого 38, вісімнадцятого 39 транзисторів.

Пристрій працює таким чином. Вхідний сигнал у вигляді струму надходить на вхідну шину 6.

Якщо струм втікає то струм розгалужується на емітери третього 8 та четвертого 9
 30 транзисторів таким чином, що колекторний струм двадцятого 10 транзистора збільшується, а дев'ятнадцятого 7 транзистора зменшується при цьому це призводить до збільшення базового струму двадцять шостого 18 транзистора та зменшення базового струму двадцять третього 15 транзистора, що призводить в свою чергу до трохи відкривання двадцять шостого 18 транзистора та трохи закривання двадцять третього 15 транзистора, це у свою чергу
 35 призводить до збільшення колекторного струму двадцять третього 15 транзистора і зменшення колекторного струму двадцять шостого 18 транзистора, що у свою чергу призводить до при відкриванні шістнадцятого 34 транзистора та при закриванні п'ятнадцятого 31 транзистора відповідно, при цьому колекторний струм шістнадцятого 34 збільшується, а п'ятнадцятого 31 зменшується у свою чергу це призводить до зменшення потенціалу точки об'єднання колекторів
 40 сімнадцятого 38 та вісімнадцятого 39 транзисторів з вихідною шиною, при цьому потенціал точки об'єднання прямує до потенціалу шини від'ємного живлення.

Якщо струм витікає, то струм розгалужується на емітери третього 8 та четвертого 9 транзисторів таким чином, що колекторний струм двадцятого 10 транзистора зменшується, а
 45 дев'ятнадцятого 7 транзистора збільшується при цьому це призводить до зменшення базового струму двадцять шостого 18 транзистора та збільшення базового струму двадцять третього 15 транзистора, що призводить в свою чергу до трохи закривання двадцять шостого 18 транзистора та трохи відкривання двадцять третього 15 транзистора, це у свою чергу призводить до зменшення колекторного струму двадцять третього 15 транзистора і збільшення колекторного струму двадцять шостого 18 транзистора, що у свою чергу призводить до трохи
 50 закривання шістнадцятого 34 транзистора та трохи відкривання п'ятнадцятого 31 транзистора відповідно, при цьому колекторний струм шістнадцятого 34 зменшується, а п'ятнадцятого 31 збільшується у свою чергу це призводить до збільшення потенціалу точки об'єднання колекторів сімнадцятого 38 та вісімнадцятого 39 транзисторів з вихідною шиною, при цьому потенціал точки об'єднання прямує до потенціалу шини додатного живлення.

55 Перше 1, друге 5 джерела струму та перший 2, другий 4, дев'ятнадцятий 7, третій 8, четвертий 9, двадцятий 10 транзистори на яких побудовано відбивачі Уїлсона відповідно задають режим роботи по постійному струму каскадів схеми, таку ж саму роботу виконують трек 11 та четверте 14 джерела струму, двадцять перший 12, двадцять третій 15 та двадцять другий 13, двадцять шостий 18 транзистори утворюють пари модернізованих транзисторних збірок і
 60 утворюють перші проміжні підсилювальні каскади, п'ятнадцятий 31 та шістнадцятий 34

транзистори також є проміжними підсилювальними каскадами, відбивачі струму на сьомому 19, п'ятому 22, дев'ятому 21, двадцять сьомому 27 транзисторах та шостому 25, восьмому 20, десятому 26, двадцять восьмому 28 транзисторах утворюють складені відбивачі Уілсона, які забезпечують передачу розподіленого вхідного сигналу на двадцять четвертому 16 та двадцять

5 п'ятому 17 транзисторах відповідно на проміжні підсилювальні каскади, побудовані на п'ятнадцятому 31 та шістнадцятому 34 транзисторах, тринадцятий 32, чотирнадцятий 33 транзистори та одинадцятий 23, дванадцятий 24 транзистори утворюють двонаправлений відбивач струму який задає режим роботи проміжних підсилювальних каскадів п'ятнадцятого 31 та шістнадцятого 34 транзисторах, двадцять дев'ятий 35, тридцять перший 37, тридцять третій

10 41, сімнадцятий 38 транзистори та тридцятий 36, тридцять другий 40, тридцять четвертий 42, вісімнадцятий 39 транзистори утворюють складені відбивачі Уілсона які забезпечують підсилення сигналу з проміжних підсилювальних каскадів, які побудовано на п'ятнадцятому 31 та шістнадцятому 34 транзисторах, а також у свою чергу забезпечують розв'язку на проміжних підсилювальних каскадів на сімнадцятому 38 та вісімнадцятому 39 транзисторах і вихідною шиною 44, коригуючий конденсатор 30 забезпечує коригування АЧХ, резистор зворотного зв'язку 29 задає коефіцієнт підсилення, вхідна шина 6 слугує для введення сигналу, що має бути опрацьованим, вихідна шина 44 слугує для виведення опрацьованого сигналу, шини додатного живлення 43, від'ємного 45 та шина нульового потенціалу 3 забезпечують необхідні напруги для живлення схеми.

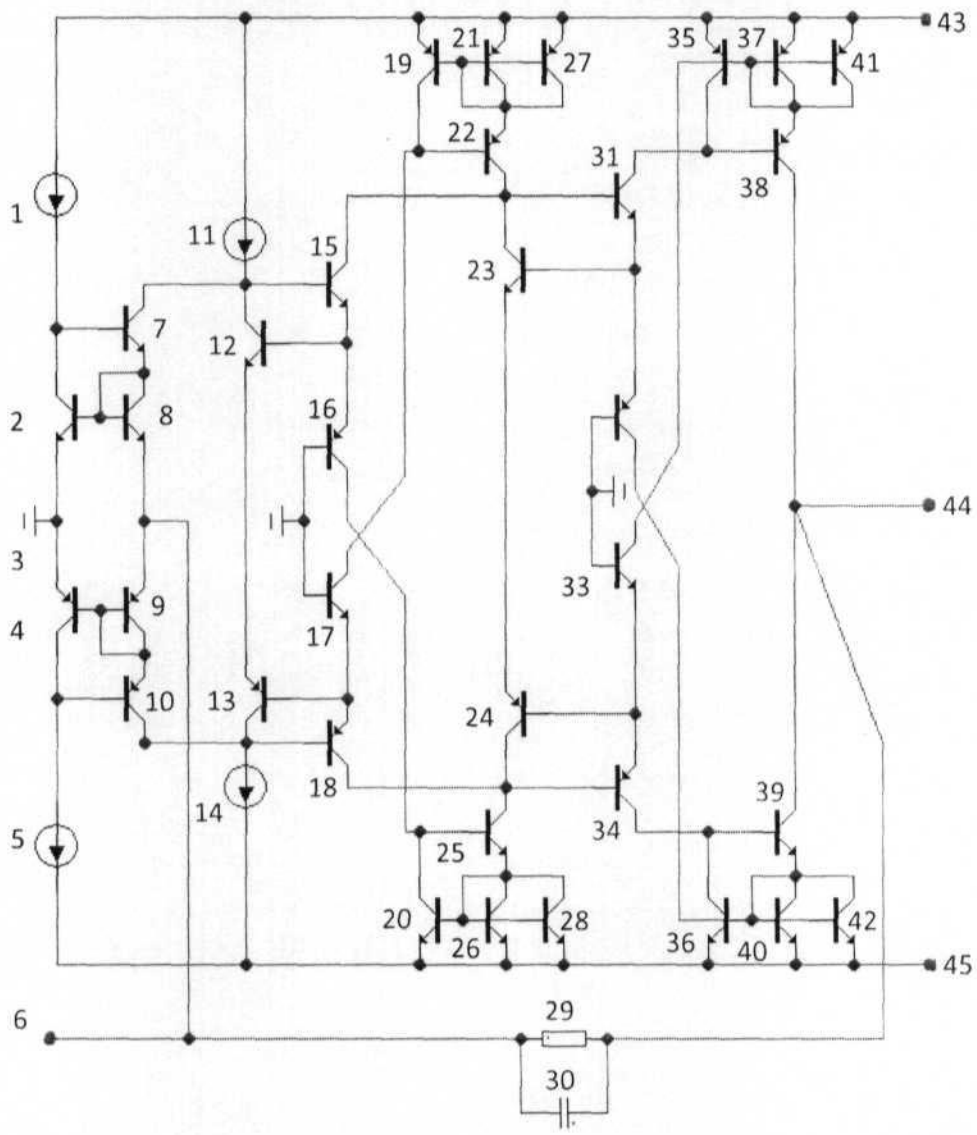
20

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази третього і четвертого транзисторів з'єднано з базами першого і другого транзисторів відповідно, колектори першого та другого транзисторів з'єднано з виходами першого та другого джерел струму відповідно, вихід першого джерела струму з'єднано з емітерами сьомого та дев'ятого транзисторів та шиною додатного живлення, бази сьомого і дев'ятого транзисторів з'єднано з колектором дев'ятого транзистора, база п'ятого транзистора з'єднана з колектором сьомого транзистора, вихід другого джерела струму з'єднано з емітерами восьмого та десятого транзисторів і з шиною від'ємного живлення, бази восьмого та десятого транзисторів з'єднано з колектором десятого транзистора, колектор восьмого транзистора з'єднано з базою шостого транзистора, емітери одинадцятого та дванадцятого транзисторів з'єднані між собою, база п'ятнадцятого транзистора з'єднана з колектором одинадцятого транзистора, база одинадцятого транзистора з'єднана з емітером тринадцятого транзистора, базу дванадцятого транзистора з'єднано з емітером чотирнадцятого транзистора, бази тринадцятого та чотирнадцятого транзисторів з'єднано з шиною нульового потенціалу, колектор дванадцятого транзистора з'єднано з базою шістнадцятого транзистора, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною, який **відрізняється** тим, що введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий, тридцять третій, тридцять четвертий транзистори, два джерела струму, коригуючий конденсатор, резистор зворотного зв'язку, причому бази першого і третього транзисторів з'єднані з емітером дев'ятнадцятого транзистора і колектором третього транзистора, база дев'ятнадцятого транзистора з'єднано з колектором першого транзистора, колектори дев'ятнадцятого і двадцять першого транзисторів з'єднано з базою двадцять третього транзистора та виходом третього джерела струму, шину додатного живлення з'єднано з виходом третього джерела струму та емітерами двадцять сьомого, двадцять дев'ятого, тридцять першого, тридцять третьою транзисторів, емітер двадцять першого транзистора з'єднано з емітером двадцять другого транзистора, базу двадцять першого транзистора з'єднано з емітерами двадцять третього та двадцять четвертого транзисторів, базу п'ятнадцятого транзистора з'єднано з колекторами п'ятого та двадцять третього транзисторів, бази двадцять четвертого та двадцять п'ятого транзисторів з'єднано між собою та з шиною нульового потенціалу, колектор двадцять сьомого транзистора з'єднано з емітером п'ятого транзистора та з базами сьомого і двадцять сьомого транзисторів, колектор двадцять п'ятого транзистора з'єднано з базою п'ятого транзистора, емітер сімнадцятого транзистора з'єднано з базами двадцять дев'ятого, тридцять першого, тридцять третього транзисторів та колекторами чотирнадцятого, тридцять першого, тридцять

60

третього транзисторів, база одинадцятого транзистора з'єднано з емітером п'ятнадцятого транзистора, база дванадцятого транзистора з'єднано з емітером шістнадцятого транзистора, колектори п'ятнадцятого та двадцять дев'ятого транзисторів з'єднано з базою сімнадцятого транзистора, бази другого та четвертого транзисторів з'єднано з колектором четвертого та емітером двадцятого транзисторів, колектор другого транзистора з'єднано з базою двадцятого транзистора, колектори двадцятого та двадцять другого транзисторів з'єднано з базою двадцять шостого транзистора та з виходом четвертого джерела струму, база двадцять другого транзистора з'єднано з емітерами двадцять шостого і двадцять п'ятого транзисторів, вихід четвертого джерела струму з'єднано з емітерами восьмого, десятого, двадцять восьмого, тридцятого, тридцять другого, тридцять четвертого транзисторами та з шиною від'ємного живлення, колектор двадцять четвертого транзистора з'єднано з базою шостого транзистора, бази двадцять восьмого та восьмого транзисторів з'єднано з емітером шостого та колекторами двадцять восьмого транзисторів, емітер вісімнадцятого транзистора з'єднано з колекторами тринадцятого, тридцять другого, тридцять четвертого транзисторів та з базами тридцятого, тридцять другого, тридцять четвертого транзисторів, база вісімнадцятого транзистора з'єднана з колекторами шістнадцятого та тридцятого транзисторами відповідно, вхідна та вихідна шини з'єднані з виходами резистора зворотного зв'язку та коригуючого конденсатора.



Комп'ютерна верстка М. Мацело

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601