



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) UA

(11) 134415

(13) U

(51) МПК

H03F 3/26 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **u 2019 00019**

(22) Дата подання заявки: **02.01.2019**

(24) Дата, з якої є чинними
права на корисну
модель: **10.05.2019**

(46) Публікація відомостей
про видачу патенту: **10.05.2019, Бюл.№ 9**

(72) Винахідник(и):

**Азаров Олексій Дмитрович (UA),
Богомолов Сергій Віталійович (UA),
Генеральницький Євгеній Сергійович
(UA)**

(73) Власник(и):

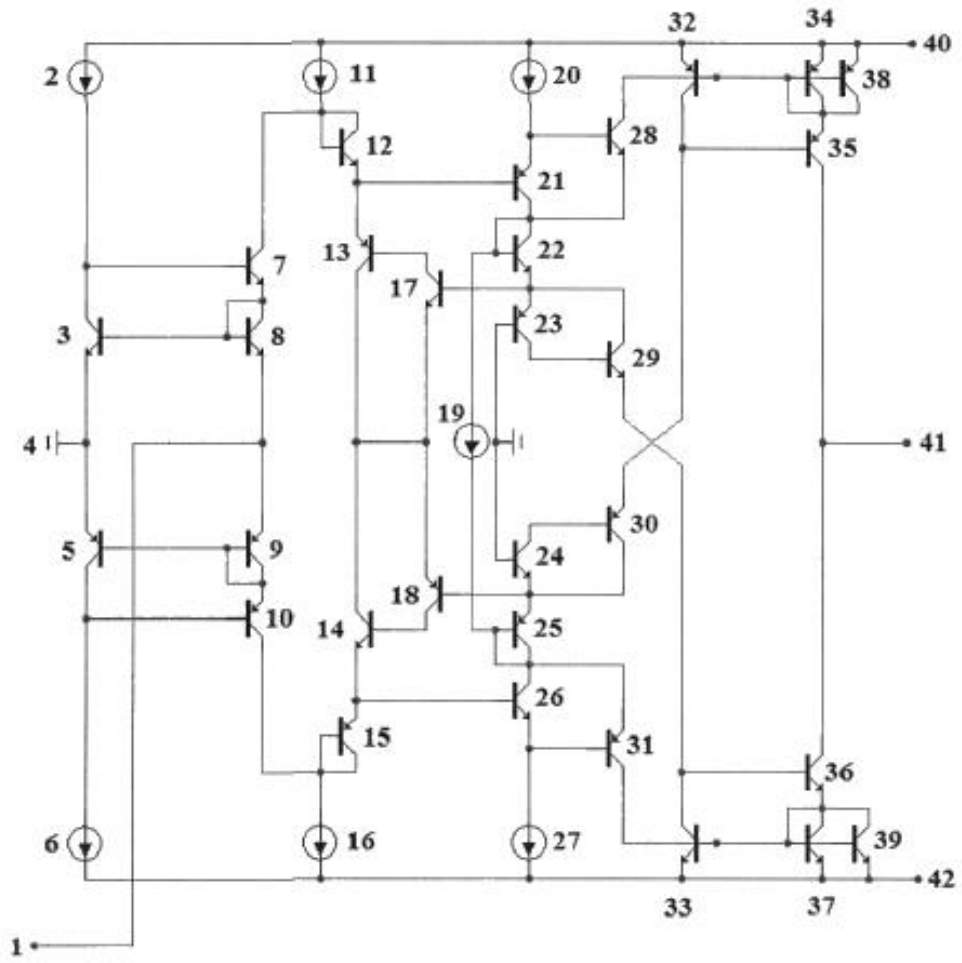
**ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ
ТЕХНІЧНИЙ УНІВЕРСИТЕТ,
Хмельницьке шосе, 95, м. Вінниця, 21021
(UA)**

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму належить до імпульсної техніки. За рахунок введення нових елементів та зв'язків між ними буде значно покращена точність та коефіцієнт підсилення, це розширює галузь використання.

UA 134415 U



Корисна модель належить до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

За аналог вибрано підсилювач постійного струму (А.с. СРСР № 1548841, МПК H03F3/26, опублікований 1989 р.), який містить перший і другий транзистори, які мають різну структуру. Емітери першого і другого транзисторів з'єднано, а точка з'єднання є входом підсилювача постійного струму. Третій і четвертий транзистори мають структуру відповідно другого і першого транзисторів, їх колектори є виходами підсилювача постійного струму, а бази третього і четвертого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно. Бази першого і другого транзисторів з'єднано з шиною нульового потенціалу через перший і другий транзистори відповідно у діодному включенні та перше і друге джерела струмів, які включено між шинами додатного та від'ємного живлення та базами першого і другого транзисторів відповідно. Перший та другий транзистори у діодному включенні мають структуру першого і другого транзисторів відповідно. Перший та другий струмозадавальні елементи виконано відповідно на першому і другому відбивачах струму та п'ятому і шостому транзисторах, які мають структуру відповідно до третього і четвертого транзисторів. Бази п'ятого і шостого транзисторів є виходами відповідно першого і другого струмозадавального елементів, їх колектори з'єднано з шиною нульового потенціалу, а емітери - з виходами відповідно першого і другого відбивачів струму. Входи відбивачів струму з'єднано через двополюсний струмозадавальний елемент. Колектори третього і четвертого транзисторів з'єднано через коло зміщення. Коло зміщення виконано на третьому і четвертому транзисторах в діодному включенні. Виводи кола зміщення підключено до баз сьомого і восьмого транзисторів, які ввімкнено по схемі із загальним колектором. Емітери сьомого і восьмого транзисторів з'єднано, вони є виходом підсилювача.

Недоліком пристрою є низький коефіцієнт підсилення, що обмежує галузь його використання.

Аналогом вибрано двотактний симетричний підсилювач постійного струму (Патент України № 61272, МПК H03K 5/24, опубліковано 11.07.2011), який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, крім того колектори третього і четвертого транзисторів з'єднано з колекторами сьомого та восьмого транзисторів відповідно, бази сьомого та восьмого транзисторів з'єднано з колекторами та базами дев'ятого та десятого транзисторів відповідно, а також з колекторами одинадцятого та дванадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів об'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з емітерами п'ятнадцятого та шістнадцятого транзисторів відповідно, а також з колекторами п'ятого та шостого транзисторів, бази п'ятнадцятого та шістнадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери п'ятого та шостого транзисторів з'єднано з колекторами тринадцятого та чотирнадцятого транзисторів відповідно, а також з базами двадцять першого та двадцять другого транзисторів відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого та вісімнадцятого транзисторів відповідно, а також з базами та колекторами дев'ятнадцятого та двадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого та шістнадцятого транзисторів відповідно, а також з емітерами двадцять першого та двадцять другого транзисторів відповідно, колектори двадцять першого та двадцять другого транзисторів з'єднано з вихідною шиною, емітери сьомого, дев'ятого, тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів підключено до шини додатного живлення, емітери восьмого, десятого, чотирнадцятого, вісімнадцятого та двадцятого транзисторів підключено до шини від'ємного живлення.

Недоліком аналогу є низькі коефіцієнт підсилення та точність роботи пристрою, що обмежує галузь використання.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи пристрою та збільшується коефіцієнт підсилення, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить перше, друге, третє, четверте, п'яте, шосте, сьоме джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, тридцять транзисторів, причому емітери тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів з'єднані з шиною додатного живлення та першим джерелом струму, бази тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів об'єднано та з'єднано з колекторами сімнадцятого та дев'ятнадцятого транзисторів та емітером двадцять першого транзистора, база двадцять першого транзистора з'єднана з колектором тринадцятого транзистора, колектори двадцять першого та двадцять другого транзисторів об'єднано та з'єднано з вихідною шиною, емітери чотирнадцятого, вісімнадцятого, двадцятого транзисторів з'єднано за шиною від'ємного живлення та другим джерелом струму, бази чотирнадцятого, вісімнадцятого, двадцятого транзисторів об'єднано та з'єднано з колекторами вісімнадцятого, двадцятого транзисторів та емітером двадцять другого транзистора, базу двадцять другого транзистора з'єднано з колектором чотирнадцятого транзистора, колектор першого транзистора з'єднано з першим джерелом струму, бази першого та третього транзисторів з'єднані між собою, емітери першого та другого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, колектор другого транзистора з'єднано з другим джерелом струму, емітери третього та четвертого транзисторів об'єднані та з'єднані з вхідною шиною, колектори одинадцятого та дванадцятого транзисторів об'єднані, бази п'ятнадцятого та шістнадцятого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, причому колектор та базу четвертого транзистора з'єднано з емітером двадцять четвертого транзистора, база двадцять четвертого транзистора з'єднана з колектором другого транзистора та другим джерелом струму, колектор двадцять четвертого транзистора з'єднано з колектором і базою восьмого транзистора та четвертим джерелом струму, емітер восьмого транзистора з'єднано з емітером дванадцятого транзистора та базою десятого транзистора, емітер десятого транзистора з'єднано з базою п'ятого транзистора та шостим джерелом струму, четверте та шосте джерела струму з'єднано з шиною від'ємного живлення, колектор п'ятого транзистора з'єднано з базою чотирнадцятого транзистора, колектор та базу третього транзистора з'єднано з емітером двадцять третього транзистора, база двадцять третього транзистора з'єднана з колектором першого транзистора та першим джерелом струму, колектор двадцять третього транзистора з'єднано з колектором і базою сьомого транзистора та третім джерелом струму, емітер сьомого транзистора з'єднано з емітером одинадцятого транзистора та базою дев'ятого транзистора, емітер дев'ятого транзистора з'єднано з базою шостого транзистора та п'ятим джерелом струму, третє та п'яте джерела струму з'єднано з шиною додатного живлення, колектор шостого транзистора з'єднано з базою тринадцятого транзистора, базу одинадцятого транзистора з'єднано з колектором двадцять п'ятого транзистора, базу дванадцятого транзистора з'єднано з колектором двадцять шостого транзистора, емітери двадцять п'ятого та двадцять шостого транзисторів об'єднано та з'єднано з колекторами одинадцятого та дванадцятого транзисторів, колектори дев'ятого та двадцять сьомого транзисторів об'єднано та з'єднано з емітером шостого та базою двадцять сьомого транзисторів, які в свою чергу з'єднані з сьомим джерелом струму, колектори десятого та двадцять восьмого транзисторів об'єднано та з'єднано з емітером п'ятого та базою двадцять восьмого транзисторів, які в свою чергу з'єднані з сьомим джерелом струму, базу двадцять п'ятого транзистора з'єднано з емітерами двадцять сьомого та п'ятнадцятого транзисторів в свою чергу з колектором двадцять дев'ятого транзистора, колектор п'ятнадцятого та база двадцять дев'ятого транзисторів з'єднані між собою, емітер двадцять дев'ятого транзистора з'єднано з колектором чотирнадцятого та базою двадцять другого транзисторів, базу двадцять шостого транзистора з'єднано з емітерами двадцять восьмого та шістнадцятого транзисторів в свою чергу з колектором тридцятого транзистора, колектор шістнадцятого та база тридцятого транзисторів з'єднані між собою, емітер тридцятого транзистора з'єднано з колектором тринадцятого та базою двадцять першого транзисторів.

Суть корисної моделі пояснює креслення.

Пристрій містить перше 2, друге 6, третє 11, четверте 16, п'яте 20, шосте 27, сьоме 19 джерела струму, шини додатного 40 і від'ємного 42 живлення, вхідну 1 і вихідну 41 шини, шину нульового потенціалу 4, тридцять транзисторів, причому емітери тринадцятого 32, сімнадцятого 34 та дев'ятнадцятого 38 транзисторів з'єднані з шиною додатного 40 живлення та першим 2 джерелом струму, бази тринадцятого 32, сімнадцятого 34 та дев'ятнадцятого 38 транзисторів об'єднано та з'єднано з колекторами сімнадцятого 34 та дев'ятнадцятого 38 транзисторів та емітером двадцять першого 35 транзистора, база двадцять першого 35 транзистора з'єднана з колектором тринадцятого 32 транзистора, колектори двадцять першого 35 та двадцять другого 36 транзисторів об'єднано та з'єднано з вихідною 41 шиною, емітери чотирнадцятого 33,

вісімнадцятого 37, двадцятого 39 транзисторів з'єднано з шиною від'ємного 42 живлення та другим 6 джерелом струму, бази чотирнадцятого 33, вісімнадцятого 37, двадцятого 39 транзисторів об'єднано та з'єднано з колекторами вісімнадцятого 37, двадцятого 39 транзисторів та емітером двадцять другого 36 транзистора, базу двадцять другого 36 транзистора з'єднано з колектором чотирнадцятого 33 транзистора, колектор першого 3 транзистора з'єднано з першим 2 джерелом струму, бази першого 3 та третього 8 транзисторів з'єднані між собою, емітери першого 3 та другого 5 транзисторів об'єднані та з'єднані з шиною нульового потенціалу 4, колектор другого 5 транзистора з'єднано з другим 6 джерелом струму, емітери третього 8 та четвертого 9 транзисторів об'єднані та з'єднані з вхідною 1 шиною, колектори одинадцятого 13 та дванадцятого 14 транзисторів об'єднані, бази п'ятнадцятого 23 та шістнадцятого 24 об'єднані та з'єднані з шиною нульового потенціалу 4, причому колектор та базу четвертого 9 транзистора з'єднано з емітером двадцять четвертого 10 транзистора, база двадцять четвертого 10 транзистора з'єднана з колектором другого 5 транзистора та другим 6 джерелом струму, колектор двадцять четвертого 10 транзистора з'єднано з колектором і базою восьмого 15 транзистора та четвертим 16 джерелом струму, емітер восьмого 15 транзистора з'єднано з емітером дванадцятого 14 транзистора та базою десятого 26 транзистора, емітер десятого 26 транзистора з'єднано з базою п'ятого 31 транзистора та шостим 27 джерелом струму, четверте 16 та шосте 27 джерела струму з'єднано з шиною від'ємного 42 живлення, колектор п'ятого 31 транзистора з'єднано з базою чотирнадцятого 33 транзистора, колектор та базу третього 8 транзистора з'єднано з емітером двадцять третього 7 транзистора, база двадцять третього 7 транзистора з'єднана з колектором першого 3 транзистора та першим 2 джерелом струму, колектор двадцять третього 7 транзистора з'єднано з колектором і базою сьомого 12 транзистора та третім 11 джерелом струму, емітер сьомого 12 транзистора з'єднано з емітером одинадцятого 13 транзистора та базою дев'ятого 21 транзистора, емітер дев'ятого 21 транзистора з'єднано з базою шостого 28 транзистора та п'ятим 20 джерелом струму, третє 11 та п'яте 20 джерела струму з'єднано з шиною додатного 40 живлення, колектор шостого 28 транзистора з'єднано з базою тринадцятого 32 транзистора, базу одинадцятого 13 транзистора з'єднано з колектором двадцять п'ятого 17 транзистора, базу дванадцятого 14 транзистора з'єднано з колектором двадцять шостого 18 транзистора, емітери двадцять п'ятого 17 та двадцять шостого 18 транзисторів об'єднано та з'єднано з колекторами одинадцятого 13 та дванадцятого 14 транзисторів, колектори дев'ятого 21 та двадцять сьомого 22 транзисторів об'єднано та з'єднано з емітером шостого 28 та базою двадцять сьомого 22 транзисторів, які в свою чергу з'єднані з сьомим 19 джерелом струму, колектори десятого 26 та двадцять восьмого 25 транзисторів об'єднано та з'єднано з емітером п'ятого 31 та базою двадцять восьмого 25 транзисторів, які в свою чергу з'єднані з сьомим 19 джерелом струму, базу двадцять п'ятого 17 транзистора з'єднано з емітерами двадцять сьомого 22 та п'ятнадцятого 23 транзисторів, в свою чергу з колектором двадцять дев'ятого 29 транзистора, колектор п'ятнадцятого 23 та база двадцять дев'ятого 29 транзисторів з'єднані між собою, емітер двадцять дев'ятого 29 транзистора з'єднано з колектором чотирнадцятого 33 та базою двадцять другого 36 транзисторів, базу двадцять шостого 18 транзистора з'єднано з емітерами двадцять восьмого 25 та шістнадцятого 24 транзисторів в свою чергу з колектором тридцятого 30 транзистора, колектор шістнадцятого 24 та база тридцятого 30 з'єднані між собою, емітер тридцятого 30 транзистора з'єднано з колектором тринадцятого 32 та базою двадцять першого 35 транзисторів.

45 Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 1.

Якщо вхідний струм втікає в схему, це призводить до збільшення колекторного струму двадцять четвертого 10 транзистора та зменшення колекторного струму двадцять третього 7 транзистора, що в свою чергу призводить до збільшення базового струму десятого 26 транзистора та зменшення базового струму дев'ятого 21 транзистора, це у свою чергу призводить до часткового відкривання десятого 26 та часткового закривання дев'ятого 21 транзисторів, що у свою чергу призводить до часткового закривання п'ятого 31 транзистора і часткового відкривання шостого 28 транзистора, у свою чергу базовий струм двадцять другого 36 транзистора збільшується, двадцять першого 35 транзистора зменшується, що призводить до часткового відкривання двадцять другого 36 та часткового закривання двадцять першого 35 транзисторів, при цьому збільшується колекторний струм двадцять другого 36 та зменшується двадцять першого 35 транзисторів, які з'єднані між собою та об'єднані з вихідною 41 шиною, це призводить до зменшення потенціалу вихідної шини, який прямує до шини від'ємного 42 живлення.

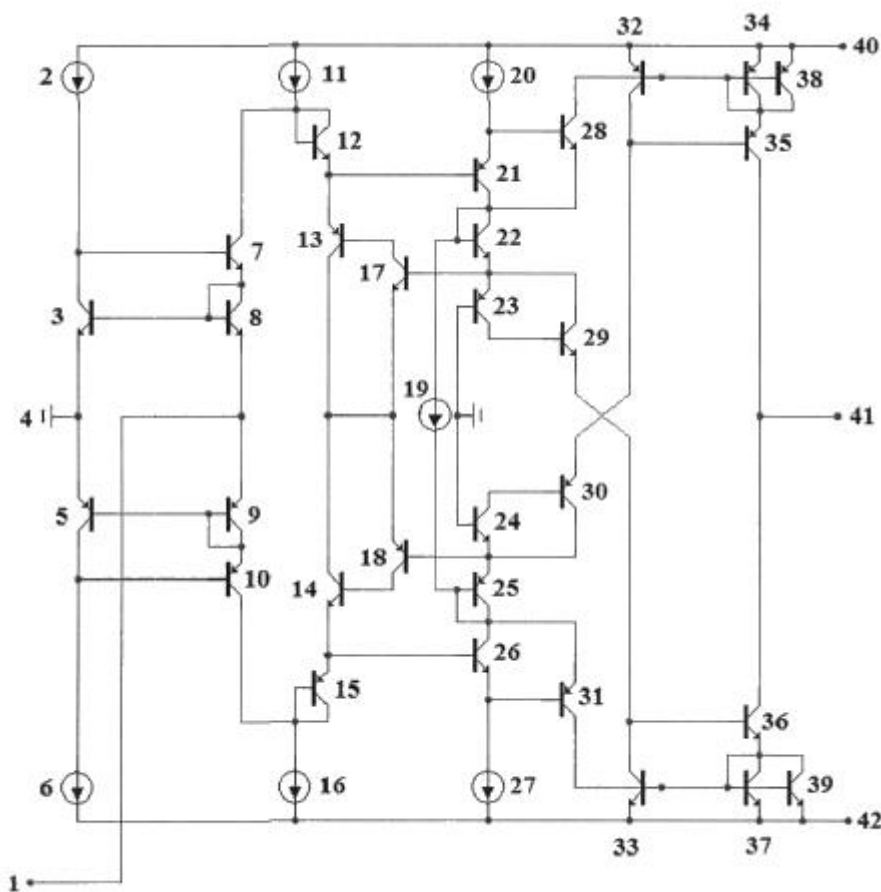
Якщо вхідний струм витікає зі схеми, це призводить до збільшення колекторного струму двадцять третього 7 транзистора та зменшення колекторного струму двадцять четвертого 10 транзистора, що в свою чергу призводить до зменшення базового струму десятого 26 транзистора та збільшення базового струму дев'ятого 21 транзистора, це у свою чергу 5 призводить до часткового відкривання дев'ятого 21 та часткового закривання десятого 26 транзисторів, що у свою чергу призводить до часткового закривання шостого 28 транзистора і часткового відкривання п'ятого 31 транзистора, у свою чергу базовий струм двадцять другого 36 транзистора зменшується, двадцять першого 35 транзистора збільшується, що призводить до часткового відкривання двадцять першого 35 та часткового закривання двадцять другого 36 10 транзисторів, при цьому збільшується колекторний струм двадцять першого 35 та зменшується двадцять другого 36 транзисторів, які з'єднані між собою та об'єднані з вихідною 41 шиною, це призводить до збільшення потенціалу вихідної шини, який прямує до шини додатного 40 живлення.

Перше 2, друге 6 джерела струму та відбивачі струму Вілсона на першому 3, двадцять 15 третьому 7, третьому 8 та другому 5, четвертому 9, двадцять четвертому 10 транзисторах утворюють схему задання режимів по постійному струму каскадів схеми, третьє 11 та четверте 16 джерела струму та сьомий 12 і восьмий 15 транзистори в діодному вмиканні, а також п'яте 20 і шосте 27 джерела струму задають режим по постійному струму підсилювальних проміжних каскадів, які побудовані на складених транзисторах Шіклаі, дев'ятий 21, шостий 28 та десятий 26, п'ятий 31 транзистори відповідно, одинадцятий 13, дванадцятий 14, двадцять п'ятий 17, двадцять шостий 18, п'ятнадцятий 23, шістнадцятий 24, двадцять дев'ятий 29, тридцятий 30 транзистори утворюють двонаправлений відбивач струму, який задає режим роботи, а також корегування коефіцієнта передачі проміжних підсилювальних каскадів на дев'ятому 21, шостому 28 та десятому 26, п'ятому 31 складених транзисторах Шіклаі відповідно, разом у поєднанні з 25 двадцять сьомим 22 і двадцять восьмим 25 транзисторами та сьомим 19 джерелом струму, тринадцятий 32, сімнадцятий 34, двадцять перший 35, дев'ятнадцятий 38 та чотирнадцятий 33, двадцять другий 36, вісімнадцятий 37, двадцятий 39 транзистори утворюють складені відбивачі Вілсона, які передають підсилений сигнал з проміжних каскадів на вихідну 41 шину відповідно, шина нульового потенціалу 4 та шина додатного 40 і від'ємного 42 живлення забезпечують 30 необхідні рівні напруги для живлення пристрою.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний симетричний підсилювач струму, що містить перше, друге джерела струму, шини 35 додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори, причому емітери тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів з'єднані з шиною додатного живлення та першим джерелом струму, бази тринадцятого, сімнадцятого та дев'ятнадцятого транзисторів об'єднано та з'єднано з колекторами сімнадцятого та дев'ятнадцятого транзисторів та емітером двадцять першого транзистора, база 40 двадцять першого транзистора з'єднана з колектором тринадцятого транзистора, колектори двадцять першого та двадцять другого транзисторів об'єднано та з'єднано з вихідною шиною, емітери чотирнадцятого, вісімнадцятого, двадцятого транзисторів з'єднано за шиною від'ємного живлення та другим джерелом струму, бази чотирнадцятого, вісімнадцятого, двадцятого транзисторів об'єднано та з'єднано з колекторами вісімнадцятого, двадцятого транзисторів та 45 емітером двадцять другого транзистора, базу двадцять другого транзистора з'єднано з колектором чотирнадцятого транзистора, колектор першого транзистора з'єднано з першим джерелом струму, бази першого та третього транзисторів з'єднані між собою, емітери першого та другого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, колектор другого транзистора з'єднано з другим джерелом струму, емітери третього та четвертого транзисторів 50 об'єднані та з'єднані з вхідною шиною, колектори одинадцятого та дванадцятого транзисторів об'єднані, бази п'ятнадцятого та шістнадцятого об'єднані та з'єднані з шиною нульового потенціалу, який **відрізняється** тим, що введено вісім транзисторів, п'ять джерел струму, причому колектор та базу четвертого транзистора з'єднано з емітером двадцять четвертого транзистора, база двадцять четвертого транзистора з'єднана з колектором другого транзистора та другим джерелом струму, колектор двадцять четвертого транзистора з'єднано з колектором і 55 базою восьмого транзистора та четвертим джерелом струму, емітер восьмого транзистора з'єднано з емітером дванадцятого транзистора та базою десятого транзистора, емітер десятого транзистора з'єднано з базою п'ятого транзистора та шостим джерелом струму, четверте та шосте джерела струму з'єднано з шиною від'ємного живлення, колектор п'ятого транзистора 60 з'єднано з базою чотирнадцятого транзистора, колектор та базу третього транзистора з'єднано

з емітером двадцять третього транзистора, база двадцять третього транзистора з'єднана з колектором першого транзистора та першим джерелом струму, колектор двадцять третього транзистора з'єднано з колектором і базою сьомого транзистора та третім джерелом струму, емітер сьомого транзистора з'єднано з емітером одинадцятого транзистора та базою дев'ятого транзистора, емітер дев'ятого транзистора з'єднано з базою шостого транзистора та п'ятим джерелом струму, третє та п'яте джерела струму з'єднано з шиною додатного живлення, колектор шостого транзистора з'єднано з базою тринадцятого транзистора, базу одинадцятого транзистора з'єднано з колектором двадцять п'ятого транзистора, базу дванадцятого транзистора з'єднано з колектором двадцять шостого транзистора, емітери двадцять п'ятого та двадцять шостого транзисторів об'єднано та з'єднано з колекторами одинадцятого та дванадцятого транзисторів, колектори дев'ятого та двадцять сьомого транзисторів об'єднано та з'єднано з емітером шостого та базою двадцять сьомого транзисторів, які в свою чергу з'єднані з сьомим джерелом струму, колектори десятого та двадцять восьмого транзисторів об'єднано та з'єднано з емітером п'ятого та базою двадцять восьмого транзисторів, які в свою чергу з'єднані з сьомим джерелом струму, базу двадцять п'ятого транзистора з'єднано з емітерами двадцять сьомого та п'ятнадцятого транзисторів, колектор п'ятнадцятого та база двадцять дев'ятого транзисторів з'єднані між собою, емітер двадцять дев'ятого транзистора з'єднано з колектором чотирнадцятого та базою двадцять другого транзисторів, базу двадцять шостого транзистора з'єднано з емітерами двадцять восьмого та шістнадцятого транзисторів та з колектором тридцятого транзистора, колектор шістнадцятого та база тридцятого транзисторів з'єднані між собою, емітер тридцятого транзистора з'єднано з колектором тринадцятого та базою двадцять першого транзисторів.



Комп'ютерна верстка О. Рябо

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601