

РЕВЕРСИВНИЙ ГЕНЕРАТОР КОДОВИХ ПОСЛІДОВНОСТЕЙ НА FPGA

Вінницький національний технічний університет

Анотація

В даній статті розглядається запропоноване нове рішення реверсивного генератора кодів послідовностей, що дозволяє зменшити потрібного ресурсу ІС, так яка побудований на регістрі довільної розрядності, таким чином дає можливість утворювати вихідну шину довільної розрядності без зміни вихідного коду в точці реверсу. Описаний метод визначення функції збудження, що забезпечує повернення до робочого циклу. Дане рішення дозволяє створювати гнучкі системи на основі стандартних інтегральних мікросхем жорсткої логіки. Викладено результат моделювання схеми реверсивного генератора кодів послідовностей у програмному забезпеченні САПР Altera Quartus II із часовими діаграмами.

Ключові слова: реверсивний генератор кодів послідовностей; метод визначення функції збудження; гнучкі системи стеження; інтегральні мікросхеми жорсткої логіки; Altera; Quartus; Intel.

Abstract

This article examines the proposed new reversible code sequence generator, which reduces the required IP resource so that it is built on an arbitrary bit register, thus allowing the formation of an arbitrary bit output bus without changing the source code at the reverse. The method of determining the excitation function, which provides a return to the working cycle, is described. This solution allows you to create flexible systems based on standard integrated circuits of hard logic. The result of simulation of a reverse code sequence generator in the software of CAD Altera Quartus II with time charts is presented.

Keywords: reverse code sequence generator; excitation function determination method; flexible tracking system; integral chips of hard logic; Altera; Quartus; Intel.

Вступ

Генератори кодів послідовностей (ГКП) широко використовуються в цифрових системах радіотехніки та зв'язку, обчислювальної техніки та автоматики, для зберігання інформації і виконання арифметичних операцій, а також діагностування і корекції похибок цифрових пристроїв, у колах їх керування і синхронізації. Серед різного типу ГКП здобули поширення генератори псевдовипадкових чисел і генератори зі сталими кодами, в яких сполучення нулів та одиниць у розрядах регістра залишається незмінним. Основним недоліком даних пристроїв є виконання зсуву тільки праворуч, що зменшує функціональні можливості [1 – 5].

Реверсивні генератори кодів послідовностей (РГКП) утворені на основі регістрів зсуву і коригувальних цифрових комбінаційних пристроїв (КЦКП) мають недоліки: через складні міжрозрядні зв'язки реверсивні регістри зсуву потребують багато ресурсу ІС та втрачають гнучкість керування (необхідно перемикає входи та виходи послідовного введення/виведення, ускладнюється реалізація РГКП довільної розрядності) [6 – 9].

Результати дослідження

Для вирішення поставленої задачі в РГКП використовується регістр зсуву довільної розрядності з входами і виходами паралельного введення/виведення до якого додається мультиплексор шин, пристрій керування та КЦКП, реалізація схеми проводилась у відповідності до методик, описаних у [10, 11], схема наведена на рис. 1. Шинні входи мультиплексора шин з'єднані з виходами регістра зсуву двома шинами: одна шина QA [] утворюється з потрібної кількості розрядів регістра зсуву, починаючи з молодшого, в прямому порядку їх нумерації, а друга шина QB [] – з тих самих розрядів

у зворотному порядку їх нумерації, причому друга шина з'єднується також зі входами паралельного введення регістра зсуву. Із синхросигналу CLK, що одночасно надходить до регістра зсуву і пристрою керування, та сигналу керування напрямком зсуву UP/DN, який одночасно є адресним входом мультиплексора шин, у пристрої керування формуються сигнали керування, якими здійснюється запис зворотного коду QB [] під час зміни напрямку зсуву, наприклад, два сигнали: сигнал, що подається на вхід регістра зсуву MODE, тобто перемикання регістра з послідовного в паралельний та навпаки і імпульс завантаження, що подається на інверсний вхід CLKL. Вхід КЦКП з'єднаний з першою шиною даних з відповідними розрядами, а вихід з'єднаний з SER послідовним входом ведення регістра зсуву. Вихід RESULT мультиплексора шин - його виходом Q [].

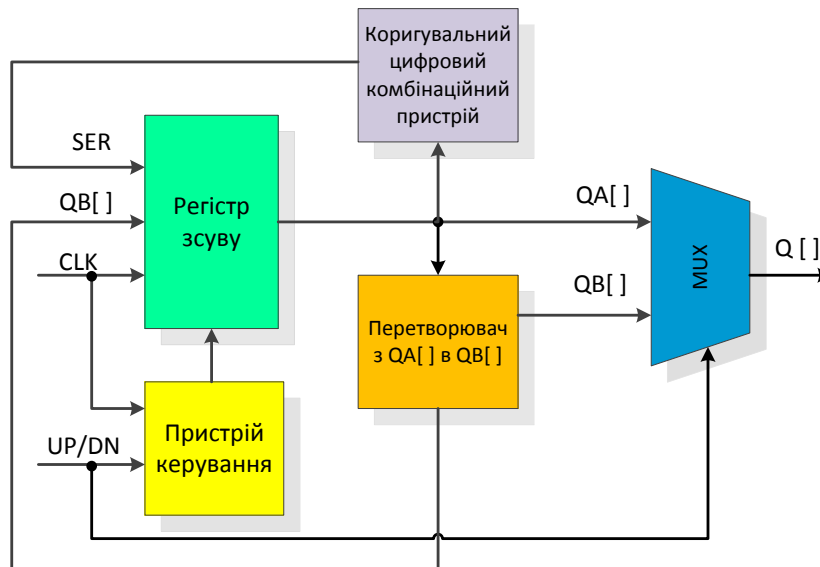


Рис. 1. Реверсивні генератори кодових послідовностей

Під час роботи пристрою може виникнути збій, що призводить до зациклення системи, відновити нормальну роботу можна двома шляхами:

- коли регістр потраплятиме до хибного циклу, примусово встановити один зі станів робочого циклу (наприклад до початкового значення системи);
- скоригувати функцію збудження таким чином, щоб хибні цикли не утворювалися.

Основою КЦКП є функція збудження, яка забезпечує повернення до основний цикл роботи. Для прикладу розглядатимемо послідовність символів з періодом (000111). Потрібно вибрати розрядність регістра зсуву так, щоб при проходженні послідовності утворювались детерміновані коди тобто без повторення. В даному випадку підходить трирозрядний регістр зсуву ($n = 3$). Так при проходженні послідовності утворюються коди $N = Q_2Q_1Q_0 = (000111) = 0, 1, 3, 7, 6, 4$. Під час зсуву числа з послідовності символів на один крок у бік старших розрядів значення початкового коду $N = Q_2Q_1Q_0$ подвоюється (наприклад, $001 \rightarrow 010$) і до молодшого розряду додається ще наступний символ x_N послідовності, тобто з надходженням чергового синхроімпульсу матимемо код $N^+ = 2N + x_N$. Але якщо є одиниця в старшому розряді, у наступному такті зсуву вона зникає, тому її вагу 2^{n-1} перед подвоєнням треба відняти. Отже, наступний код можна визначити з виразів:

$$N^+ = 2N + x_N, \text{ якщо } N < 2^{n-1}. \quad (1)$$

$$N^+ = 2(N - 2^{n-1}) + x_N, \text{ якщо } N > 2^{n-1}. \quad (2)$$

Так, у прикладі при $n = 3$ перший код утворюється трьома нулями послідовності символів (000111), тобто $N = Q_2Q_1Q_0 = 0$. Другий код $N^+ = 2 \cdot 0 + 1 = 1$, бо $N < 4$ і наступний символ послідовності $x_N = 1$; так само третій код становить $N^+ = 2 \cdot 1 + 1 = 3$ і т.д. Після останнього символу з періоду

послідовності переходимо до його початку. У підсумку отриманий результат нанесемо на карту карно для SER послідовного входу ведення регістра зсуву.

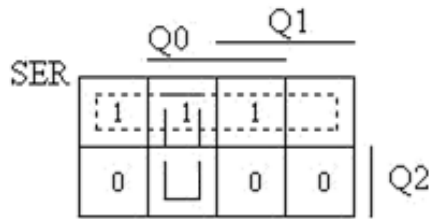


Рис. 2. Карта Карно для послідовного входу ведення регістра зсуву

На карті Карно показано дві пусті клітинки, яким відповідають значення коду 2 і 5, вони не входять до основного циклу роботи пристрою, тому перевіримо випадок коли в систему потраплять значення коду 2 і 5. За виразом (1) і (2) визначимо наступний стан, зі стану $N=2$ з надходженням синхроімпульсу РГКП перейде до стану $N^+=2 \cdot 2 + 1 = 5$, бо $N < 4$ і $x_N = 1$, а зі стану $N = 5$ повернеться до $N^+=2(5-4)+0=2$, тобто замкнеться хибний цикл. Виконавши об'єднання як показано на карті карно отримаємо: зі стану $N = 5$ перейде до стану $N^+=2(5-4)+1=3$ при $x_N = 1$, що входить до основного циклу роботи. Таким чином можна записати функцію збудження для трирозрядного РГКП:

$$SER = Q_0 \overline{Q_1} + \overline{Q_2} = \overline{Q_0 Q_1 Q_2} \quad (3)$$

Реверсивні генератори кодових послідовностей було реалізовано у програмному забезпеченні САПР Altera Quartus II, схема такого регістру представлена на рис. 3.

Реверсивні генератори кодових послідовностей апаратно реалізовано на ПЛІС родини FLEX10K Altera EPF10K70RC240-4. Мультиплексор шин реалізується на мегафункції IC програмованої структури або з'єднанням мультиплексорів IC жорсткої структури

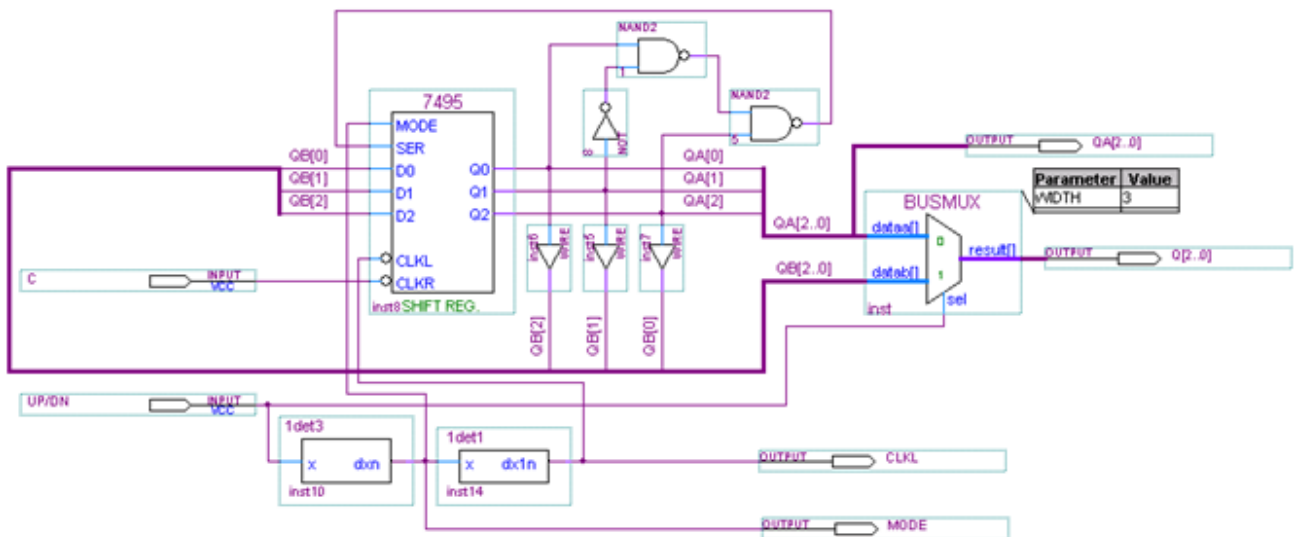


Рис. 3. Схема універсального регістру у САПР Quartus II

На рис. 2 видно що пристрій керування представлений у вигляді двох модулів, які складаються з декількох міжкоміркових буферів ПЛІС, що з'єднані послідовно між собою, причому кількість буферів залежить від затримки, яка потрібна для забезпечення роботи регістра зсуву (рис. 4). Виходи регістра, що утворюють першу шину даних, приєднані до другої шини даних через буфери, для узгодження затримки з сигналом, що утворюється під час перемикавання напрямку зсуву.

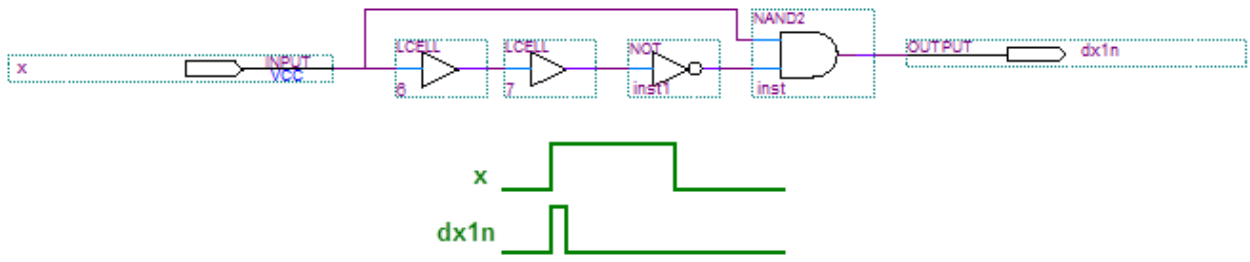


Рис. 4. Пристрій керування

Пристрій керування можна охарактеризувати як опорним генератором, що формує імпульси з певною частотою, яка залежить від керуючого сигналу під час перепадів керуючого сигналу UP/DN.

Для моделювання додатково було приєднано до регістра зсуву на паралельні входи шини даних $Q_p []$ і MODE1, щоб забезпечити завантаження хибних значень коду, які не входять до основного циклу роботи, для перевірки функції збудження (3).

Результати моделювання за допомогою програмного забезпечення САПР Altera Quartus II та експериментальне випробування, у відповідності до [12] показано на рис. 5.

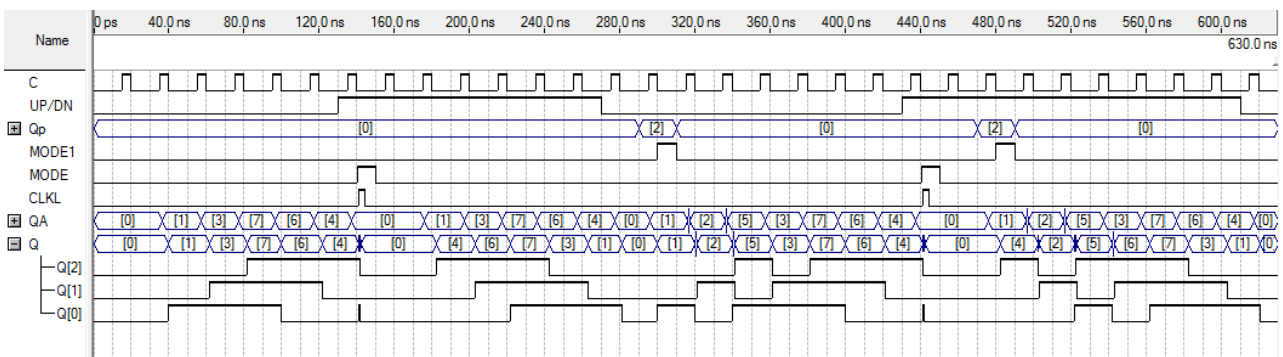


Рис. 5. Часові діаграми роботи пристрою

За результатом моделювання складемо перемикального графу, що зображений на рис. 6.

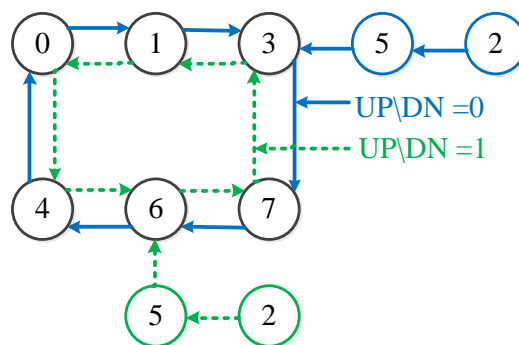


Рис. 6. Перемикальний граф

На часовій діаграмі показано зсув кодової послідовності ліворуч та праворуч до повторення, так умовно графік можна розділити на два періоди роботи системи, в першому періоді основний цикл роботи, а в другому періоді з завантаженою хибною кодовою послідовністю, для перевірки системи. Як бачимо система за два такти при зсуві кодової послідовності ліворуч та і праворуч повернулась до основного циклу роботи, таким чином функція збудження забезпечує автоматичну роботу. Також, за необхідністю, налагоджувальна інформація може відображатись на семисегментному індикаторі за допомогою спеціалізованого дешифратора [13].

Висновки

В даній роботі було запропоновано рішення реверсивного генератора кодових послідовностей, що дозволяє зменшити потрібного ресурсу ІС, так яка побудований на регістрі довільної розрядності, таким чином дає можливість утворювати вихідну шину довільної розрядності без зміни вихідного коду в точці реверсу. За допомогою описаного методу визначили функцію збудження, що дає можливість працювати в автоматичну режимі.

Керування реверсивним генератором кодових послідовностей виконується лише одним сигналом UP/DN, яким не тільки можна перемикає з послідовного в паралельний режим роботи, а також періодом повторення кодових послідовностей за рахунок тривалості керуючого сингала.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Q. Wang, S. Yu, C. Guyeux, Design of Digital Chaotic Systems Updated by Random Iterations (SpringerBriefs in Applied Sciences and Technology), Springer, 1st ed. 2018 ed., 124 p., 2018, ISBN: 978-3319735481.
2. Кофанов В. Л. Лабораторний практикум з цифрових пристроїв на основі САПР Quartus II [Текст] : навчальний посібник / В. Л. Кофанов, О. В. Осадчук, Д. В. Гаврілов. – Вінниця : УНІВЕРСУМ-Вінниця, 2007. – 167 с.
3. Cetin Kaya Koc, Cryptographic Engineering, Springer, 2009 ed., 522 p., 2009, ISBN: 978-0387718163.
4. Кофанов В. Л. Лабораторний практикум з дослідження цифрових пристроїв на основі САПР MAX+PLUS II [Текст] : лабораторний практикум / В. Л. Кофанов, О. В. Осадчук, Д. В. Гаврілов. – Вінниця : УНІВЕРСУМ-Вінниця, 2006. – 200 с.
5. Esteban Tlelo-Cuautle, José de Jesús Rangel-Magdaleno, Luis Gerardo de la Fraga, Engineering Applications of FPGAs: Chaotic Systems, Artificial Neural Networks, Random Number Generators, and Secure Communication Systems, Springer, 1st ed., 222 p., 2016, ISBN: 978-3319341132.
6. Букреев И. Н., Горячев В. И., Мансуров Б. М., Микроэлектронные схемы цифровых устройств: 4-е издание, переработанное и дополненное. – М.: Техносфера, 2009. – 712 с.
7. Chaofan Yu, Lingli Wang and Xuegong Zhou, "Automatic layout generator for embedded FPGA cores," 2011 9th IEEE International Conference on ASIC, Xiamen, 2011, pp. 385-388. doi: 10.1109/ASICON.2011.6157202.
8. P. Pfeifer, F. Hosseinzadeh and H. T. Vierhaus, "On comparison of configurable encoders in Xilinx and Altera FPGAs," 2017 International Conference on Applied Electronics (AE), Pilsen, 2017, pp. 1-4. doi: 10.23919/AE.2017.8053605.
9. Y. Ruan, Y. Tang, W. Yao, Z. Wang and S. Xu, "A single chip multi-functional DDS waveform generator based on FPGA with SOPC design flow," Proceedings of the 10th World Congress on Intelligent Control and Automation, Beijing, 2012, pp. 4206-4210. doi: 10.1109/WCICA.2012.6359183.
10. Гаврілов Д. В. Осадчук О. В., Звягін О. С. Основи комп'ютерного проектування та моделювання РЕА. Частина 1 : лабораторний практикум / Д. В. Гаврілов, О. В. Осадчук, О. С. Звягін. - Вінниця : ВНТУ, 2015. – 99 с.
11. Гаврілов Д. В., Звягін О. С., Осадчук О. В., Савицький А. Ю. Основи комп'ютерного проектування та моделювання РЕА. Частина 2 : лабораторний практикум / Д. В. Гаврілов, О. С. Звягін, О. В. Осадчук, А. Ю. Савицький. – Вінниця : ВНТУ, 2017. – 104 с.
12. Воловик А. Ю., Гаврілов Д. В., Семенов А. О., Шутило М. А., Червак О. П. Сигнали та процеси в радіотехніці: лабораторний практикум Сигнали та процеси в радіотехніці : лабораторний практикум / Ю. М. Воловик, Д. В. Гаврілов, А. О. Семенов [та ін.]. – Вінниця : ВНТУ, 2015. – 97 с.
13. Басич Б.В., Гаврілов Д.В., Белов О.Е., Ситай Ю.В. Дешифратор семисегментного коду в унітарний. Пат. 108579 Україна, МКИ Н03М 13/00, Н03М 7/00. №u201600023; Заявл. 04.01.2016; Опубл. 25.07.2016, Бюл.№ 14/2016. – 5 с.

Гаврілов Дмитро Володимирович — канд. техн. наук, доцент, доцент кафедри радіотехніки, Вінницький національний технічний університет, Вінниця, email: havrilov@vntu.edu.ua

Яровий Дмитро Володимирович — студент групи РТ-15б, факультет інфокомунікацій, радіоелектроніки та наносистем, Вінницький національний технічний університет, Вінниця, email: rt15b.yarovoy@gmail.com

Havrilov Dmytro — Cand. Sc. (Eng), Associate Professor of the Department of Radio-Frequency Engineering, Vinnytsia National Technical University, Vinnytsia, email: havrilov@vntu.edu.ua

Yarovi Dmytro — student of the Faculty of Infocommunications, Radioelectronics and Nanosystems, Vinnytsia National Technical University, Vinnytsia, email: rt15b.yarovoy@gmail.com