



УКРАЇНА

(19) UA (11) 38496 (13) U  
(51) МПК (2006)  
G06F 7/00

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

## ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту

### (54) ПРИСТРІЙ ДЛЯ ПОРОГОВОГО ОБРОБЛЕННЯ

1

2

(21) u200810088

(22) 04.08.2008

(24) 12.01.2009

(46) 12.01.2009, Бюл.№ 1, 2009 р.

(72) КОЖЕМЯКО ВОЛОДИМИР ПРОКОПОВИЧ,  
UA, ОСІНСЬКИЙ ВОЛОДИМИР ІВАНОВИЧ, UA,  
МАРТИНЮК ТЕТЯНА БОРИСІВНА, UA, КОЗЛОВ  
ОЛЕКСІЙ ОЛЕКСІЙОВИЧ, UA, ОНАЧЕНКО МАРАТ  
СЕРГІЙОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ  
УНІВЕРСИТЕТ, UA

(57) Пристрій для порогового оброблення, який містить суматор, регістр і блок керування, що містить вузол формування сигналів керування, причому виходи суматора з'єднані з виходами пристрою, вузол формування сигналів керування містить генератор тактових імпульсів, регістр зсуву, елемент НІ, елемент І, елемент АБО, вхід запуску пристрою з'єднаний з установним входом регістра зсуву вузла формування сигналів керування, вихід другого розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом дозволу запису регістра, вихід третього розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом дозволу зчитування регістра, вихід п'ятого розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом елемента НІ вузла формування сигналів керування, другий вхід і вихід елемента І вузла формування сигналів керування з'єднані відповідно з виходом генератора тактових імпульсів і входом зсуву регістра вузла формування сигналів керування, який **відрізняється** тим, що в нього введено комутатор, а у блок керування введено вузол формування результуючого сигналу, який містить елемент НЕРІВНОЗНАЧНОСТІ, елемент І і RS-тригер, третій і п'ятий входи блока керування

з'єднані з входами елемента НЕРІВНОЗНАЧНОСТІ, а його вихід і четвертий вхід блока керування з'єднані відповідно з входами елемента І вузла формування результуючого сигналу, вихід якого з'єднаний з S-входом RS-тригера вузла формування результуючого сигналу, R-вхід якого з'єднаний з виходом першого розряду регістра зсуву вузла формування сигналів керування, а його прямий вихід з'єднаний з виходом результуючого сигналу пристрою, вхід дозволу пристрою з'єднаний з першим входом блока керування, перший і другий виходи ознаки комутатора підключені до другого і третього входів блока керування відповідно, вихід ознаки нуля регістра і вихід ознаки нуля суматора з'єднані відповідно з четвертим і п'ятим входами блока керування, крім того, вихід першого розряду регістра зсуву вузла формування сигналів керування з'єднаний також з входами встановлення у початковий стан суматора і регістра, вихід його третього розряду з'єднаний також з входом дозволу запису суматора, а вихід його четвертого розряду з'єднаний з входом дозволу зчитування суматора, перший і другий входи блока керування і вихід елемента НІ вузла формування сигналів керування підключені до відповідних входів елемента АБО вузла формування сигналів керування, вихід якого з'єднаний з першим входом елемента І вузла формування сигналів керування, а вхід запуску пристрою з'єднаний з входом запуску генератора тактових імпульсів вузла формування сигналів керування, інформаційний вхід регістра з'єднаний з входом порогу пристрою, перший інформаційний вхід комутатора з'єднаний з входом операндів пристрою, його другий інформаційний вхід з'єднаний з виходом регістра, а його інформаційний вихід з'єднаний з входом суматора.

Корисна модель відноситься до області обчислювальної техніки і може бути використана при побудові оптоелектронних арифметичних пристроїв для порогового оброблення даних.

Відомий пристрій для додавання та віднімання чисел (а. с. СРСР № 842798, G 06 F 7/50, 1978 р.), які представлені паралельними кодами. Пристрій

складається з суматора і блока керування, перший і другий входи блока керування з'єднані з шинами знакових розрядів операндів, вихід переносу старшого розряду суматора з'єднаний з третім входом блока керування, вхід переносу молодшого розряду суматора з'єднаний з виходом циклічного переносу блока керування, пристрій також

UA (19)  
38496 (11)  
U (13)

складається з блоків інвертування, а блок керування має вузол аналізу відношення знаків операндів і вузол формування знака результату, ознаки переповнення і циклічного переносу, причому інформаційні входи блоків інвертування першого і другого операндів з'єднані з відповідними входами пристрою, виходи блоків інвертування першого і другого операндів з'єднані відповідно з першим і другим інформаційними входами суматора, вихід якого є виходом результату пристрою, входи вузла аналізу відношення знаків операндів з'єднані відповідно з першим і другим входами блока керування, перший і другий входи ознаки наявності тільки одного від'ємного знака операнда вузла аналізу відношення знаків операндів є відповідними виходами блока керування, які з'єднані з керуючими входами відповідно блоків інвертування першого і другого операндів, перший, другий, третій, четвертий входи вузла формування знака результату, ознаки переповнення і циклічного переносу з'єднані відповідно з третім входом блока керування і виходами ознаки наявності двох від'ємних знаків операндів, співпадання знаків операндів і неспівпадання знаків вузла аналізу відношення знаків операндів, виходи знака результату і ознаки переповнення вузла формування знака результату, ознаки переповнення і циклічного переносу є відповідними входами блока керування пристрою, вихід циклічного переносу вузла формування знака результату, ознаки переповнення і циклічного переносу є відповідним виходом блока керування, який з'єднаний з першим входом корекції суматора і керуючим входом вихідного блока інвертування, другий вихід корекції суматора підключений до виходу ознаки співпадання знаків вузла аналізу відношення знаків.

Недоліком відомого пристрою є обмежені функціональні можливості, оскільки він виконує тільки операції додавання-віднімання над числами.

Найбільш близьким за технічною суттю є пристрій для додавання та віднімання (а.с. СРСР 1193664, G 06 F 7/50, 1985 р., Бюл. № 43), поіменованний в подальшому як пристрій для порогового оброблення, який містить суматор-віднімач, далі поіменованний як суматор, регістр і блок керування, що містить вузол аналізу співвідношення знаків операндів, вузол формування знака результату, вузол формування сигналів синхронізації, далі поіменованний як вузол формування сигналів керування, причому перша група інформаційних входів суматора з'єднана з входами першого операнда пристрою, виходи суматора з'єднані з виходами пристрою, вузол аналізу співвідношення знаків операндів містить три елементи НІ, шість елементів І, чотири елементи АБО, вузол формування знака результату містить елемент НІ, три елементи І і елемент АБО, при цьому виходи першого і другого елементів НІ вузла аналізу співвідношення знаків операндів з'єднані відповідно з першим і другим входами першого елемента І вузла аналізу співвідношення знаків операндів, вихід якого з'єднаний з першим входом першого елемента АБО вузла аналізу співвідношення знаків операндів, другий вхід якого підключений до виходу другого елемента І вузла аналізу співвідношення знаків

операндів, а вихід з'єднаний з першим входом першого елемента І вузла формування знака результату, вихід елемента НІ вузла формування знака результату підключений до першого входу другого елемента І вузла формування знака результату, вихід якого з'єднаний з першим входом елемента АБО вузла формування знака результату, вузол формування сигналів керування містить генератор тактових імпульсів, регістр зсуву, елемент НІ, елемент І, елемент АБО, причому інформаційні входи регістра з'єднані з входами другого операнда пристрою, виходи регістра з'єднані з першою і другою групами інформаційних входів суматора, вихід знакового розряду якого з'єднаний з входом першого елемента НІ і першими входами третього, четвертого, п'ятого і шостого елементів І вузла аналізу співвідношення знаків операндів, вихід знакового розряду регістра з'єднаний з входом другого елемента НІ, першим входом другого елемента І і другими входами четвертого і шостого елементів І вузла аналізу співвідношення знаків операндів, вхід коду операції пристрою з'єднаний з входом третього елемента НІ, третіми входами першого і четвертого елементів І і другим входом п'ятого елемента І вузла аналізу співвідношення знаків операндів, другий і третій входи другого елемента І вузла аналізу співвідношення знаків операндів з'єднані з виходами першого і третього елементів НІ вузла аналізу співвідношення знаків операндів відповідно, другий і третій входи третього елемента І вузла аналізу співвідношення знаків операндів з'єднані з виходами другого і третього елементів НІ вузла аналізу співвідношення знаків операндів відповідно, треті входи п'ятого і шостого елементів І вузла аналізу співвідношення знаків операндів з'єднані з виходами другого і третього елементів НІ вузла аналізу співвідношення знаків операндів відповідно, виходи третього і четвертого елементів І вузла аналізу співвідношення знаків операндів з'єднані з входами другого елемента АБО вузла аналізу співвідношення знаків операндів, виходи п'ятого і шостого елементів І вузла аналізу співвідношення знаків операндів з'єднані з входами третього елемента АБО вузла аналізу співвідношення знаків операндів, виходи першого і другого елементів АБО вузла аналізу співвідношення знаків операндів з'єднані з входами четвертого елемента АБО вузла аналізу співвідношення знаків операндів, вихід якого підключений до входу ознаки запису інформації суматора, вихід позики старшого розряду якого з'єднаний з входом елемента НІ і другим входом першого елемента І вузла формування знака результату, вихід елемента НІ вузла формування знака результату з'єднаний з першим входом третього елемента І вузла формування знака результату, виходи другого і третього елементів АБО вузла аналізу співвідношення знаків операндів з'єднані з другими входами другого і третього елементів І вузла формування знака результату відповідно, виходи першого і третього елементів І вузла формування знака результату підключені відповідно до другого і третього входів елемента АБО вузла формування знака результату, вихід якого з'єднаний з інформаційним входом знакового розряду суматора, вхід запуску при-

строю з'єднаний з установним входом регістра зсуву вузла формування сигналів керування, вихід першого розряду якого з'єднаний з першим входом елемента АБО вузла формування сигналів керування, вихід якого з'єднаний з входом дозволу запису суматора, вихід другого розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом дозволу запису регістра, вихід третього розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом дозволу запису суматора, вихід п'ятого розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом дозволу запису знакового розряду суматора, вихід шостого розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом дозволу запису суматора і з другим входом елемента АБО вузла формування сигналів керування, вихід четвертого розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом дозволу запису знакового розряду суматора, вихід п'ятого розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом дозволу запису суматора і входом елемента НІ вузла формування сигналів керування, вихід якого з'єднаний з першим входом елемента І вузла формування сигналів керування, другий вхід і вихід якого з'єднані відповідно з виходом генератора тактових імпульсів і входом зсуву регістра зсуву вузла формування сигналів керування.

Недоліком цього пристрою є обмежені функціональні можливості, оскільки він реалізує тільки операції додавання та віднімання.

В основу корисної моделі поставлено задачу створення пристрою для порогового оброблення, в якому за рахунок введення нових вузлів і зв'язків досягається можливість розширення функціональних можливостей через реалізацію порогового оброблення даних.

Поставлена задача вирішується тим, що у пристрій для порогового оброблення, який містить суматор, регістр і блок керування, що містить вузол формування сигналів керування, причому виходи суматора з'єднані з виходами пристрою, вузол формування сигналів керування містить генератор тактових імпульсів, регістр зсуву, елемент НІ, елемент І, елемент АБО, вхід запуску пристрою з'єднаний з настановним входом регістра зсуву вузла формування сигналів керування, вихід другого розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом дозволу запису регістра, вихід третього розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом дозволу зачитування регістра, вихід п'ятого розряду регістра зсуву вузла формування сигналів керування з'єднаний з входом елемента НІ вузла формування сигналів керування, другий вхід і вихід елемента І вузла формування сигналів керування з'єднані відповідно з виходом генератора тактових імпульсів і входом зсуву регістра зсуву вузла формування сигналів керування, в нього введено комутатор, а у блок керування введено вузол формування результуючого сигналу, який містить елемент НЕПІВНОЗНАЧНОСТІ, елемент І, RS-тригер, третій і п'ятий входи блока керування з'єднані з входами елемента НЕПІВНОЗНАЧНОСТІ, а його вихід і четвертий вхід блока керування з'єднані відповідно з входами елемента І вузла формування результуючого сигналу, вихід якого з'єднаний з S-входом RS-тригера вузла формування результуючого сигналу, R-вхід якого

з'єднаний з виходом першого розряду регістра зсуву вузла формування сигналів керування, а його прямий вихід з'єднаний з виходом результуючого сигналу пристрою, вхід дозволу пристрою з'єднаний з першим входом блока керування, перший і другий виходи ознаки комутатора підключені до другого і третього входів блока керування відповідно, вихід ознаки нуля регістра і вихід ознаки нуля суматора з'єднані відповідно з четвертим і п'ятим входами блока керування, крім того, вихід першого розряду регістра зсуву вузла формування сигналів керування з'єднаний також з входами встановлення у початковий стан суматора і регістра, вихід його третього розряду з'єднаний також з входом дозволу запису суматора, а вихід його четвертого розряду з'єднаний з входом дозволу зачитування суматора, перший і другий входи блока керування і вихід елемента НІ вузла формування сигналів керування підключені до відповідних входів елемента АБО вузла формування сигналів керування, вихід якого з'єднаний з першим входом елемента І вузла формування сигналів керування, а вхід запуску пристрою з'єднаний з входом запуску генератора тактових імпульсів вузла формування сигналів керування, інформаційний вхід регістра з'єднаний з входом порогу пристрою, перший інформаційний вхід комутатора з'єднаний з входом операндів пристрою, його другий інформаційний вхід з'єднаний з виходом регістра, а його інформаційний вихід з'єднаний з входом суматора.

На фіг. 1 представлено блок-схему пристрою для порогового оброблення, на фіг. 2 представлено функціональну схему блока керування, на фіг. 3 представлено функціональну схему комутатора, на фіг. 4 подано принципову схему однорозрядного суматора.

Пристрій для порогового оброблення (фіг. 1) містить суматор 1, регістр 2, блок 3 керування і комутатор 4. Вхід 5 блока 3 керування з'єднаний з входом запуску пристрою, інформаційний вхід 6 комутатора 4 є входом операндів, а інформаційний вхід 7 регістра 2 є входом порогу пристрою. Виходи 8 і 9 блока 3 керування з'єднані відповідно з входами дозволу запису і дозволу зачитування суматора 1, а виходи 10 і 11 з'єднані відповідно з входами дозволу запису і дозволу зачитування регістра 2. Вихід регістра 2 з'єднаний з інформаційним входом 12 комутатора 4, інформаційний вихід 13 якого з'єднаний з входом суматора 1, виходи 14 якого є виходами пристрою. Виходи 15 і 16 ознаки комутатора 4 підключені до входів 17 і 18 блока 3 керування відповідно. Вихід 19 ознаки нуля регістра 2 і вихід 20 ознаки нуля суматора 1 зв'язані відповідно з входами 21 і 22 блока 3 керування, вхід 23 якого є входом дозволу пристрою, його вихід 24 є виходом результуючого сигналу пристрою, а вихід 25 з'єднаний з входами встановлення у початковий стан суматора 1 і регістра 2.

Блок 3 керування (фіг. 2) містить вузол 26 формування результуючого сигналу і вузол 27 формування сигналів керування.

Вузол 26 формування результуючого сигналу містить елемент НЕПІВНОЗНАЧНОСТІ 28, елемент І 29 і RS-тригер 30, причому входи 18 і 22 блока 3 керування з'єднані з входами елемента

НЕРІВНОЗНАЧНОСТІ 28, а його вихід і вхід 21 блока 3 керування з'єднані відповідно з входами елемента І 29. Вихід елемента І 29 з'єднаний з S-входом 31 RS- тригера 30, прямий вихід якого є виходом 24 блока 3 керування, а його R-вихід з'єднаний з виходом 32 вузла 27 формування сигналів керування.

Вузол 27 формування сигналів керування містить регістр зсуву 33, генератор 34 тактових імпульсів, елементи І 35, АБО 36, НІ 37, причому вхід 5 блока 3 керування з'єднаний з установним входом регістра зсуву 33 і входом запуску генератора 34 тактових імпульсів. Вихід генератора 34 тактових імпульсів і елемента АБО 36 з'єднані з входами елемента І 35, вихід якого підключений до входу зсуву регістра зсуву 33, що містить п'ять розрядів. Вихід першого розряду регістра зсуву 33 з'єднаний з виходом 32 вузла 27 формування сигналів керування і з виходом 25 блока 3 керування, виходи другого і четвертого розрядів регістра зсуву 33 з'єднані з виходами 10 і 9 блока 3 керування відповідно, а вихід третього розряду регістра зсуву 33 з'єднаний одночасно з виходами 8 і 11 блока 3 керування. Вихід п'ятого розряду регістра зсуву 33 з'єднаний з входом елемента НІ 37, вихід якого з'єднаний з першим входом елемента АБО 36, другий та третій входи якого з'єднані з входами 17 та 23 блока 3 керування відповідно.

Комутатор 4 (фіг. 3), містить елемент І 38, елемент НЕРІВНОЗНАЧНОСТІ 39 і елемент АБО 40. Інформаційний вхід 6 комутатора 4 з'єднаний з першими входами елементів НЕРІВНОЗНАЧНОСТІ 39 і АБО 40, його інформаційний вхід 12 з'єднаний з інверсним входом елемента І 38 і з другими входами елементів НЕРІВНОЗНАЧНОСТІ 39 і АБО 40. Вихід елемента НЕРІВНОЗНАЧНОСТІ 39 є інформаційним виходом 13 комутатора 4 і з'єднаний також з прямим входом елемента І 38, вихід якого є виходом 16 ознаки  $x_3$  комутатора 4, а вихід елемента АБО 40 є виходом 15 ознаки  $x_2$  комутатора 4.

Суматор 1 (фіг. 4) містить розрядні комірки 41.1, ..., 41.n, комірку 42 початкового стану, D-тригер 43, вузол 44 перемикання напрямку лічби, першу шину 45 непарних імпульсів, першу шину 46 парних імпульсів, другу шину 47 непарних імпульсів, другу шину 48 парних імпульсів, третю шину 49 непарних імпульсів, третю шину 50 парних імпульсів, RS-тригер 51, вхід 52 прямої лічби, вхід 53 зворотної лічби, чотири елементи І 54-57. Відповідно розрядні комірки 41.1, ..., 41.n і комірка 42 початкового стану мають три входи 58-60 керування і містять транзистор 61, джерело 62 світла з п'ятьма оптичними виходами 63-67, крім комірки 42 початкового стану, яка містить джерело 62 світла з чотирма оптичними виходами 63, 64, 66, 67, та розрядної комірки 41.n, яка містить джерело 62 світла з чотирма оптичними виходами 63-66, п'ять фотоприймачів 68-72, крім комірки 42 початкового стану, яка містить чотири фотоприймачі 68-71, та розрядної комірки 41.n, яка містить три фотоприймачі 68, 69, 72, три розділові діоди 73-75. Суматор 1 містить також загальну шину 76, шину 77 живлення, елемент АБО-НІ 78, три елементи І 79-81, елемент НІ 82, елемент АБО 83, генератор 84 так-

тових імпульсів. Крім того, суматор 1 містить четверту шину 85 непарних імпульсів і четверту шину 86 парних імпульсів, вхід 87 тактових імпульсів, елемент НІ 88, а комірка 42 початкового стану містить світлодіод 89 і резистор 90.

Перший і другий входи вузла 44 перемикання напрямку лічби підключені до прямого та інверсного виходів D-тригера 43 відповідно, перший вихід вузла 44 перемикання напрямку лічби підключений до першої шини 45 непарних імпульсів, другий - четвертий виходи підключені до першої шини 46 парних імпульсів, другої шини 47 непарних імпульсів і до другої шини 48 парних імпульсів відповідно. Перша шина 45 непарних імпульсів підключена до входів 58 керування непарних розрядних комірок 41.1, ..., 41.n, якщо n-непарне число, перша шина 46 парних імпульсів підключена до входів 58 керування парних розрядних комірок 41.2, ..., 41.n-1 та комірки 42 початкового стану, друга шина 47 непарних імпульсів підключена до входів 59 керування непарних розрядних комірок 41.1, ..., 41.n, друга шина 48 парних імпульсів підключена до входів 59 керування парних розрядних комірок 41.2, ..., 41.n-1 та комірки 42 початкового стану.

У розрядних комірках 41.1, ..., 41.n і комірці 42 початкового стану перший вивід джерела 62 світла підключений до шини 77 живлення, другий вивід підключений до колектора транзистора 61, емітер якого підключений до загальної шини 76, база підключена до перших виводів фотоприймачів 68-72, крім розрядної комірки 41.n, в якій база підключена до перших виводів фотоприймачів 68, 69, 72 і комірки 42 початкового стану, в якій база підключена до перших виводів фотоприймачів 68-71. Оптичний вихід 63 джерела 62 світла з'єднаний з фотоприймачем 68 своєї комірки, оптичний вихід 64 з'єднаний з фотоприймачем 69 наступної розрядної комірки, оптичний вихід 65 з'єднаний з фотоприймачем 71 попередньої розрядної комірки, крім комірки 42 початкового стану, оптичний вихід 66 з'єднаний з фотоприймачем 70 попередньої розрядної комірки, оптичний вихід 67 з'єднаний з фотоприймачем 72 наступної розрядної комірки, крім останньої розрядної комірки 41.n. Прямий вихід RS-тригера 51 підключений до перших входів елементів І 54, 55, інверсний вихід підключений до перших входів елементів І 56, 57, перший вхід вузла 44 перемикання напрямку лічби підключений до других входів елементів І 54, 56, другий вхід підключений до других входів елементів І 55, 57, виходи елементів І 54-57 підключені відповідно до першого - четвертого виходів вузла 44 перемикання напрямку лічби.

Третя шина 49 непарних імпульсів підключена до прямого виходу D-тригера 43 і до входу 60 керування непарних розрядних комірок 41.1, ..., 41.n, третя шина 50 парних імпульсів підключена до інверсного виходу D-тригера 43, до його D-входу і до входу 60 керування парних розрядних комірок 41.2, ..., 41.n-1 і комірки 42 початкового стану, в якій світлодіод 89 оптично зв'язаний з фотоприймачем 69, анод світлодіода 89 через резистор 90 підключений до шини 77 живлення, катод підключений до інверсного R-входу D-тригера 43 і до входу 52 прямої лічби пристрою, який з'єднаний з

інверсним S-входом RS-тригера 51, інверсний R-вхід якого підключений до входу 53 зворотної лічби. Четверта шина 85 непарних імпульсів підключена до прямого виходу RS-тригера 51 і до других виводів фотоприймачів 72 непарних розрядних комірок 41.1, ..., 41.n, а четверта шина 86 парних імпульсів підключена до інверсного виходу RS-тригера 51 і до других виводів фотоприймачів 71 парних розрядних комірок 41.2, ..., 41.n-1 і комірки 42 початкового стану.

У всіх розрядних комірках 41.1, ..., 41.n і у комірки 42 початкового стану між входами 58-60 керування і другими виводами фотоприймачів 69, 70, 68 включені відповідно розділові діоди 73-75, а в якості п'ятьох фотоприймачів 68-72 використовуються фотодіоди. С-вхід D-тригера 43 підключений до виходу елемента АБО 83, перший вхід якого підключений до виходу елемента І 79, а другий вхід підключений до виходу елемента І 80. Оптичний вихід 66 джерела 62 світла комірки 42 початкового стану є оптичним виходом позички суматора 1, оптичний вихід 64 джерела 62 світла останньої розрядної комірки 41.n є оптичним виходом переносу суматора 1, вивід з колектора транзистора 61 комірки 42 початкового стану через елемент НІ 88 з'єднаний з виходом 20 ознаки нуля суматора 1.

Вхід 25 встановлення у початковий стан суматора 1 з'єднаний з першим входом елемента АБО-НІ 78, другий вхід якого з'єднаний з входом 8 дозволу запису, вхід 9 дозволу зчитування суматора 1 через елемент НІ 82 підключений до входу 53 зворотної лічби, а вихід елемента АБО-НІ 78 підключений до входу 52 прямої лічби. Вхід 9 дозволу зчитування суматора 1 підключений до входу запуску генератора 84 тактових імпульсів і до першого входу елемента І 80, другий вхід якого з'єднаний з виходом генератора 84 тактових імпульсів, а інверсний вхід з'єднаний з інформаційним входом 13 суматора 1. Вихід елемента І 80 з'єднаний також з першим входом елемента І 81, другий вхід якого з'єднаний з колекторним виводом транзистора 61 комірки 42 початкового стану, а вихід елемента І 81 є інформаційним виходом 14 суматора 1, перший вхід елемента І 79 з'єднаний з входом 87 тактових імпульсів, а його другий вхід з'єднаний з інформаційним входом 13 суматора 1.

Пристрій для порогового оброблення (фіг. 1) функціонує як формальний нейрон з пороговою функцією активації вигляду:

$$Y = \begin{cases} 1, & \text{якщо } \Theta \leq S = A + B, \\ 0, & \text{якщо } \Theta > S = A + B, \end{cases} \quad (1)$$

де Y - результуючий сигнал;  $\Theta$  - поріг оброблення; S - сума операндів A, B.

З одночасним надходженням одиничних сигналів на вхід 5 запуску та вхід 23 дозволу (сигнал  $x_1$ ) пристрою блока 3 керування на його виході 24 результуючого сигналу формується нульовий сигнал, а на виході 25 з'являється одиничний сигнал встановлення у початковий стан суматора 1 і регістра 2. З виходу 15 комутатора 4 на вхід 17 блока 3 керування надходить нульовий сигнал  $x_2$  відсутності інформації на входах 6 і 12 комутатора 4.

Запис порогу  $\Theta$  пристрою в одиничному коді здійснюється в регістр 2 по інформаційному входу 7 з появою сигналу дозволу запису на виході 10 блока 3 керування. Потім здійснюється запис операнда A в одиничному коді через комутатор 4 по його інформаційному входу 6 і зчитування порогу

$\Theta$  з регістра 2 з його обнулінням через комутатор 4 по його інформаційному входу 12 з появою сигналу дозволу запису на виході 8 і сигналу дозволу зчитування на виході 11 блока 3 керування. У комутаторі 4 здійснюється порівняння порогу  $\Theta$  і операнда A та запис результату порівняння в суматор 1, тому на виході 15 комутатора 4 присутній одиничний сигнал  $x_2$ . При цьому можливі три варіанти результату порівняння:

а)  $\Theta = A$ , тоді  $\Theta < A+B$  і формується результуючий сигнал  $Y=1$ ,  $x_3=1$ ,  $x_4=1$ ,  $x_5=1$ ;

б)  $\Theta < A$ , тоді  $\Theta < A+B$  і формується результуючий сигнал  $Y=1$ ,  $x_3=1$ ,  $x_4=1$ ,  $x_5=0$ ;

в)  $\Theta > A$ , тоді не змінюється результуючий сигнал  $Y=0$  і порівняння продовжується.

У другому випадку на виході 16 комутатора 4 формується одиничний сигнал  $x_3$  ознаки  $\Theta < S$ , де  $S=A+B$ , при цьому у першому випадку на інформаційному виході 13 комутатора 4 результат порівняння A відсутній, оскільки

$$\Delta = |\Theta - A| = 0, \quad (2)$$

а у другому випадку результат порівняння,

тобто різниця  $\Delta = |\Theta - A|$  записується у суматор 1 з інформаційного виходу 13 комутатора 4. Отже, у

першому випадку після зчитування порогу  $\Theta$  з регістра 2 з його обнулінням та за умови (2) на виході 19 ознаки нуля регістра 2 і на виході 20 ознаки нуля суматора 1 формуються одиничні сигнали  $x_4$  і  $x_5$  відповідно, які подаються на входи 21 і 22 блока 3 керування відповідно. У другому випадку, оскільки різниця  $\Delta = |\Theta - A| > 0$ , формується тільки одиничний сигнал  $x_4$ , який з виходу 19 ознаки нуля регістра 2 подається на вхід 21 блока 3 керування. В обох цих випадках формуються одиничний сигнал  $x_3$ , який з виходу 16 комутатора 4 подається на вхід 18 блока 3 керування, і одиничний результуючий сигнал Y на виході 24 блока 3 керування. У третьому випадку одиничні сигнали  $x_3$ ,  $x_4$  і  $x_5$  не формуються.

Після закінчення запису операнда A без затримки виконується запис другого операнда B в одиничному коді через комутатор 4 по його інформаційному входу 6 і продовжується зчитування

порогу  $\Theta$  з регістра з його обнулінням через комутатор 4 по його інформаційному входу 12 при наявності сигналу дозволу запису на виході 8 і сигналу дозволу зчитування на виході 11 блока 3 керування.

У комутаторі 4 здійснюється порівняння поточного порогу A і операнда B та запис результату R порівняння в суматор 1, тому на виході 15 комутатора 4 присутній одиничний сигнал  $x_2$ .

Тут також можливі такі варіанти порівняння з урахуванням попередніх співвідношень:

- а)  $\ominus = A$ ; тоді  $R=B$ ,  $\ominus < S$ ,  $Y=1$ ,  $x_3=1$ ,  $x_4=1$ ,  $x_5=0$ ;  
 б)  $\ominus < A$ , тоді  $R=\Delta+B$ ,  $\ominus < S$ ,  $Y=1$ ,  $x_3=1$ ,  $x_4=1$ ,  $x_5=0$ ;  
 в)  $\ominus > A$ ;  $\Delta=B$ , тоді  $R=0$ ,  $\ominus=S$ ,  $Y=1$ ,  $x_3=0$ ,  $x_4=1$ ,  $x_5=1$ ;

$\Delta < B$ , тоді  $R=|\Delta-B|$ ,  $\ominus < S$ ,  $Y=1$ ,  $x_3=1$ ,  $x_4=1$ ,  $x_5=0$ ;

$\Delta > B$ , тоді  $R=|\Delta-B|$ ,  $\ominus > S$ ,  $Y=0$ ,  $x_3=0$ ,  $x_4=1$ ,  $x_5=0$ .

У третьому випадку можливі три варіанти порівняння: так при  $\Delta=B$  на виході 16 комутатора 4 формується нульовий сигнал  $x_3$ , на виході 19 ознаки нуля регістра 2 і на виході 20 ознаки нуля суматора 1 формуються одиничні сигнали  $x_4$ ,  $x_5$  відповідно, а у випадку  $\Delta < B$  формуються одиничні сигнали  $x_3$ ,  $x_4$  при відсутності одиничного сигналу на виході  $x_5$  ознаки нуля суматора 1, але на виході 24 блока 3 керування в обох цих випадках формується одиничний результуючий сигнал  $Y$ . У третьому випадку при  $\Delta > B$  відсутні одиничні сигнали  $x_3$ ,  $x_5$ , але присутній одиничний сигнал  $x_4$ , який через вихід 19 регістра 2 подається на вхід 21 блока 3 керування, в результаті чого на виході 24 блока 3 керування присутній нульовий сигнал. У двох випадках, коли  $\Delta \neq B$ , у суматор записується результат  $R=|\Delta-B|$ .

Таким чином, результат  $R$  порівняння порогу

$\ominus$  і суми  $S$  двох операндів  $A$  і  $B$  записано у суматорі 1, регістр 2 обнулено, оскільки інформація з нього зчитується в одиничному коді з обнулінням, а на виході 24 блока 3 керування сформовано результуючий сигнал  $Y$  пристрою у відповідності зі співвідношенням (1). Результат  $R$  можна зчитати з виходів 14 суматора 1 за наявності сигналу дозволу зчитування на виході 9 блока 3 керування.

Блок 3 керування (фіг. 2) працює в такий спосіб. З появою на вході 5 одиничного сигналу запуску відбувається запуск генератора 34 тактових імпульсів і встановлення у початковий (нульовий) стан регістра зсуву 33 вузла 27 формування сигналів керування. За наявності сигналу дозволу на вході 23 блока 3 керування відбувається запис одиниці в перший розряд регістра зсуву 33, що приводить до скидання у нульовий стан RS-тригера 30 вузла 26 формування результуючого сигналу за сигналом з виходу 32 вузла 27 формування сигналів керування і до появи одиничного керуючого сигналу на виході 25 блока 3 керування, що обнулює суматор 1 та регістр 2.

З надходженням наступного тактового імпульсу одиничний сигнал на виході елемента НІ 37 блока 3 керування через елементи АБО 36 і І 35 дозволяє зсув інформації на один розряд праворуч в регістрі зсуву 33, що приводить до появи одиничного керуючого сигналу на виході 10, який дозволяє запис порогу  $\ominus$  у регістр 2. У третій такт роботи за наявності одиничного сигналу дозволу на виході елемента НІ 37 через елемент І 35 відбувається встановлення в одиничний стан третього розряду регістра зсуву 33, що викликає появу одиничних керуючих сигналів на виходах 8 і 11, які дозволяють зчитування інформації з регістра 2 і запис інформації з виходу 13 комутатора 4 в суматор 1.

Поява одиничного сигналу на виході четвертого розряду регістра зсуву 33 викликає появу керуючого сигналу на виході 9, який дозволяє зчитування результату із суматора 1 по його інформаційних виходах 14. З надходженням наступного тактового імпульсу нульовий сигнал з'являється на виході елемента АБО 36 у зв'язку з надходженням на нього нульового сигналу з виходу елемента НІ 37, вхід якого з'єднаний з виходом п'ятого розряду регістра зсуву 33, і при відсутності одиничного сигналу на вході 23 дозволу і при наявності нульового сигналу ознаки  $x_2$  закінчення комутації на вході 17 блока 3 керування відбувається заборона надходження тактових імпульсів з генератора 34 тактових імпульсів через елемент І 35 на вхід зсуву регістра зсуву 33. Таким чином зупиняється робота пристрою.

У вузлі 26 формування результуючого сигналу блока 3 керування (фіг. 2) з появою одиничного сигналу  $x_3$  ознаки  $\ominus < S$  на вході 18 та нульового сигналу  $x_5$  ознаки нуля суматора на вході 22 блока 3 керування або навпаки нульового сигналу  $x_3$  ознаки  $\ominus < S$  на вході 18 та одиничного сигналу  $x_5$  ознаки нуля суматора 1 на вході 22 блока 3 керування з'являється одиничний сигнал на виході елемента НЕРІВНОЗНАЧНОСТІ 28. Поява одиничного сигналу  $x_4$  ознаки нуля регістра 2 на вході 21 та одиничного сигналу на виході елемента НЕРІВНОЗНАЧНОСТІ 28 викликає формування одиничного сигналу на виході елемента І 29, який записується по S-входу 31 в RS-тригер 30 вузла 26 формування результуючого сигналу, який на початку роботи був встановлений у нульовий стан одиничним сигналом з виходу 32 вузла 27 формування сигналів керування. Таким чином формується одиничний результуючий сигнал  $Y$  на виході 24 блока 3 керування за даними табл. 1.

Таблиця 1.

Ознака співвідношення $\Theta < S$ , сигнал $x_3$	Входи		Вихід
	Ознака нуля регістра 2, сигнал $x_4$	Ознака нуля суматора 1, сигнал $x_5$	Результуючий сиг- нал $Y$
0	0	0	-
0	0	1	-
0	1	0	0
0	1	1	1
1	0	0	-
1	0	1	-
1	1	0	1
1	1	1	-

Комутатор 4 (фіг. 3) працює в такий спосіб. По інформаційному входу 12 комутатора 4 на інверсний вхід елемента І 38 і на перші входи елементів НЕРІВНОЗНАЧНОСТІ 39, АБО 40 подається в одиничному нормальному коді величина порогу  $\Theta$ . Одночасно по інформаційному входу 6 комутатора 4 на другі входи елементів НЕРІВНОЗНАЧНОСТІ 39 і АБО 40 надходить в одиничному нормальному коді спочатку перший операнд А, а потім другий операнд В. Наприклад, вхідна інформація

$\Theta = 7$ , А=5, В=4 подається таким чином:

$\Theta = 7$ : 1111111

А=5: 11111

В=4: 1111

В результаті операції порівняння порогу  $\Theta$  і першого операнда А на виході елемента НЕРІВНОЗНАЧНОСТІ 39 з'являється результат порівняння  $\Delta$ , який подається на інформаційний вихід 13 комутатора 4 у вигляді послідовності одиничних сигналів тільки у випадку, коли  $\Theta \neq A$ . Ця послідовність також подається на прямий вхід елемента І 38, але одиничний сигнал на його виході, а, отже, на виході 16 комутатора 4 з'являється тільки у випадку, коли  $\Theta < A$ . На виході 15 комутатора 4 формується одиничний сигнал, якщо на входах елемента АБО 40 присутні одиничні сигнали величин

$\Theta$  і А. Після закінчення запису операнда А виконується запис другого операнда В в одиничному коді через комутатор 4 по його інформаційному входу 6. В результаті операції порівняння величин  $\Delta$  і В на виході елемента НЕРІВНОЗНАЧНОСТІ 39 з'являється результат R порівняння, який подається на інформаційний вихід 13 комутатора 4 і на прямий вхід елемента І 38. На виході 16 комутатора 4 формується одиничний сигнал  $x_3$  ознаки тільки у випадку виконання співвідношення  $\Theta < S$ . На виході 15 комутатора 4 формується нульовий сигнал  $x_2$  ознаки закінчення комутації з входів 12 і 6 комутатора 4 відповідно величин  $\Theta$  і А+В.

Суматор 1 (фіг. 4) працює в такий спосіб. Для готовності суматора 1 до запису інформації на шину 77 живлення подається напруга живлення. Для встановлення початкового стану при наявності одиничного сигналу на вході 25 встановлення у початковий стан суматора 1 на виході 52 прямої лічби і одиничний сигнал на вході 53 зворотної лічби, а отже, RS-тригер 51 встановлюється в одиничний стан, а D-тригер 43 встановлюється в нульовий стан. В результаті на перший вхід елемента І 55 надходить логічна "1" з прямого виходу RS-тригера 51, а на другий вхід надходить логічна "1" з інверсного виходу D-тригера 43. Отже, у вузлі 44 перемикач прямує на виході елемента І 55 з'являється високий потенціал, на виходах елементів І 54, 56, 57 з'являються низькі потенціали, на шині 85 фіксується високий потенціал, а на шині 86 - низький потенціал.

Одночасно з цим відбувається збудження комірки 42 початкового стану. На катоді світлодіода 89 присутній низький потенціал, по колу шина 77 живлення - резистор 90 - світлодіод 89 тече струм, що збуджує світлодіод 89, який, у свою чергу, оптично діє на фотоприймач 69 комірки 42 початкового стану. Під дією цього зв'язку і високого потенціалу на шині 46 і на вході 58 керування опір фотоприймача 69 різко зменшується й в результаті транзистор 61 відкривається. По колу джерело 62 світла - колектор - емітер транзистора 61 - загальна шина 76 тече струм, джерело 62 світла випромінює світло, по колу вихід 63 - фотоприймач 68 при наявності високого потенціалу на шині 50 на вході 60 керування забезпечується позитивний зворотний зв'язок, комірка 42 початкового стану запам'ятовує інформацію, тобто зберігає одиничний сигнал. З виходу 64 джерела 62 світла комірки 42 початкового стану оптичний сигнал впливає на фотоприймач 69 наступної розрядної комірки 41.1, підготовляючи її до роботи.

При виконанні запису інформації необхідно подати одиничний сигнал на вхід 8 дозволу запису і нульовий сигнал на вхід 25 встановлення у початковий стан суматора 1, тобто на інверсний S-вхід RS-тригера 51 через елемент АБО-НІ 78 подати низький потенціал, що встановлює його в одиничний стан. В результаті шини 45, 46, 85 підключені, а шини 47, 48, 86 відключені, крім того, шини 45 і 46, 49 і 50 мають високі потенціали попарно попеременно, в залежності від величини тривалості сигналу на інформаційному вході 13. На перший вхід елемента І 79 з інформаційного входу 13 суматора 1 надходять інформаційні сигнали, а на

введення у початковий стан суматора 1 на виході елемента АБО-НІ 78 формується нульовий сигнал, тобто присутній нульовий сигнал на вході 52 прямої лічби і одиничний сигнал на вході 53 зворотної лічби, а отже, RS-тригер 51 встановлюється в одиничний стан, а D-тригер 43 встановлюється в нульовий стан. В результаті на перший вхід елемента І 55 надходить логічна "1" з прямого виходу RS-тригера 51, а на другий вхід надходить логічна "1" з інверсного виходу D-тригера 43. Отже, у вузлі 44 перемикач прямує на виході елемента І 55 з'являється високий потенціал, на виходах елементів І 54, 56, 57 з'являються низькі потенціали, на шині 85 фіксується високий потенціал, а на шині 86 - низький потенціал.

Одночасно з цим відбувається збудження комірки 42 початкового стану. На катоді світлодіода 89 присутній низький потенціал, по колу шина 77 живлення - резистор 90 - світлодіод 89 тече струм, що збуджує світлодіод 89, який, у свою чергу, оптично діє на фотоприймач 69 комірки 42 початкового стану. Під дією цього зв'язку і високого потенціалу на шині 46 і на вході 58 керування опір фотоприймача 69 різко зменшується й в результаті транзистор 61 відкривається. По колу джерело 62 світла - колектор - емітер транзистора 61 - загальна шина 76 тече струм, джерело 62 світла випромінює світло, по колу вихід 63 - фотоприймач 68 при наявності високого потенціалу на шині 50 на вході 60 керування забезпечується позитивний зворотний зв'язок, комірка 42 початкового стану запам'ятовує інформацію, тобто зберігає одиничний сигнал. З виходу 64 джерела 62 світла комірки 42 початкового стану оптичний сигнал впливає на фотоприймач 69 наступної розрядної комірки 41.1, підготовляючи її до роботи.

При виконанні запису інформації необхідно подати одиничний сигнал на вхід 8 дозволу запису і нульовий сигнал на вхід 25 встановлення у початковий стан суматора 1, тобто на інверсний S-вхід RS-тригера 51 через елемент АБО-НІ 78 подати низький потенціал, що встановлює його в одиничний стан. В результаті шини 45, 46, 85 підключені, а шини 47, 48, 86 відключені, крім того, шини 45 і 46, 49 і 50 мають високі потенціали попарно попеременно, в залежності від величини тривалості сигналу на інформаційному вході 13. На перший вхід елемента І 79 з інформаційного входу 13 суматора 1 надходять інформаційні сигнали, а на

його другий вхід надходять тактові імпульси з входу 87. D-тригер 43 починає працювати в режимі лічби.

З приходом одиничного сигналу з інформаційного входу 13 тактовий імпульс з входу 87 через елементи І 79 і АБО 83 подається на С-вхід D-тригера 43. В результаті D-тригер 43 перейде в одиничний стан, тобто на його прямому виході з'являється логічна "1", а на інверсному з'являється логічний "0". В результаті на виході елемента І 55 з'явиться низький потенціал, тому що на його другий вхід надходить логічний "0" з інверсного виходу D-тригера 43, а на виході елемента І 54 з'явиться високий потенціал, тому що на його перший вхід надходить логічна "1" з прямого виходу RS-тригера 51, а на другий вхід надходить логічна "1" з прямого виходу D-тригера 43.

Під дією оптичного сигналу з виходу 64 джерела 62 світла комірки 42 початкового стану і високого потенціалу, що надходить з шини 45 на вхід 58 керування, опір фотоприймача 69 розрядної комірки 41.1 різко зменшується. В результаті транзистор 61 розрядної комірки 41.1 відкривається, по колу джерело 62 світла-колектор-емітер транзистора 61 - загальна шина 76 тече струм, джерело 62 світла випромінює світло і через вихід 63 впливає на фотоприймач 68, забезпечуючи позитивний зворотний зв'язок. Розрядна комірка 41.1 запам'ятовує сигнал запису. Обнуління комірки 42 початкового стану відбувається завдяки наявності фотоприймача 71 та нульового потенціалу на шині 46, 48, 86, що приводить до запирання транзистора 61. З приходом наступного тактового імпульсу зі входу 87 D-тригер 43 перейде в нульовий стан, тобто на його прямому виході з'явиться логічний "0", а на інверсному виході з'явиться логічна "1". В результаті на шині 45 з'явиться низький потенціал, а на шині 46 з'явиться високий потенціал. Під дією оптичного зв'язку з виходу 64 розрядної комірки 41.1 на фотоприймач 69 розрядної комірки 41.2 і високого потенціалу з шини 46 опір фотоприймача 69 розрядної комірки 41.2 різко зменшується, транзистор 61 відкривається, записується одиничний сигнал у розрядну комірку 41.2 і обнулюється розрядна комірка 41.1 аналогічно наведеному вище.

Аналогічним способом відбувається спрацювання наступних розрядних комірок 41.3, ..., 41.n суматора 1, тобто пряме (праворуч) просування одиничного сигналу. При цьому задіяно входи 58 і 60 керування та діоди 73 і 75 розрядних комірок 41.1, ..., 41.n. Кількість розрядних комірок 41.1, ..., 41.n, що спрацювали, визначається тривалістю сигналу на інформаційному вході 13 суматора 1. При переповненні розрядної сітки суматора 1 одиниця переносу з'являється на оптичному виході 64 останньої розрядної комірки 41.n.

При зчитуванні інформації на інверсний S-вхід RS-тригера 51 подається одиничний потенціал, оскільки на входах елемента АБО-НІ 78 присутні нульові сигнали з входів 8 дозволу запису і 25 встановлення у початковий стан, а на інверсний R-вхід RS-тригера 51 подається через елемент НІ 82 нульовий потенціал, оскільки на вході 9 дозволу зчитування присутній одиничний сигнал, що формує нульовий сигнал на виході елемента НІ 82. В

результаті RS-тригер 51 встановлюється в нульовий стан, отже, шини 45, 46, 85 відключені, тобто мають низькі потенціали, а шини 47, 48, 86 підключені, крім того, шини 47 і 48, 49 і 50 мають високі потенціали попарно поперемінно, в залежності від величини тривалості сигналу на вході 9 дозволу зчитування.

Одиничний сигнал зі входу 9 дозволу зчитування суматора 1 запускає генератор 84 тактових імпульсів, який формує серію імпульсів тривалістю  $\tau$ , де  $\tau$  - час спрацювання однієї розрядної комірки 41.1, ..., 41.n. Ці сигнали з'являються на виході елемента І 80 лише коли відсутні сигнали на інформаційному вході 13 суматора 1. Отже, послідовність імпульсів з виходу генератора 84 тактових імпульсів через елементи І 80, АБО 83 подається на С-вхід D-тригера 43. D-тригер 43 починає працювати в режимі лічби.

Спочатку D-тригер 43 перейде в нульовий стан, тобто на його прямому виході з'являється логічний "0", а на інверсному з'являється логічна "1". В результаті на виході елемента І 56 з'явиться низький потенціал, тому що на його другий вхід надходить логічний "0" з прямого виходу D-тригера 43, а на виході елемента І 57 з'явиться високий потенціал, тому що на його перший вхід надходить логічна "1" з інверсного виходу RS-тригера 51, а на другий вхід надходить логічна "1" з інверсного виходу D-тригера 43.

Під дією оптичного сигналу з виходу 66 джерела 62 світла будь-якої р-ої розрядної комірки 41.p, наприклад, розрядної комірки 41.n і високого потенціалу, що надходить з шини 48, опір фотоприймача 70 розрядної комірки 41.n-1 різко зменшується. В результаті транзистор 61 розрядної комірки 41.n-1 відкривається, по колу джерело 62 світла-колектор-емітер транзистора 61 - загальна шина 76 тече струм, джерело 62 світла випромінює світло і через вихід 63 впливає на фотоприймач 68, забезпечуючи позитивний зворотний зв'язок. Розрядна комірка 41.n-1 запам'ятовує сигнал запису. Обнулення розрядної комірки 41.n початкового стану відбувається завдяки наявності фотоприймача 72 та нульового потенціалу з шин 48, 86, що приводить до запирання транзистора 61.3 приходом наступного тактового імпульсу з виходу генератора 84 тактових імпульсів через елементи І 80, АБО 83 D-тригер 43 перейде в одиничний стан, тобто на його прямому виході з'явиться логічна "1", а на інверсному виході з'явиться логічний "0". В результаті на шині 48 з'явиться низький потенціал, а на шині 47 з'явиться високий потенціал. Під дією оптичного зв'язку з виходу 66 розрядної комірки 41.n-1 на фотоприймач 70 розрядної комірки 41.n-2 і високого потенціалу з шини 47 опір фотоприймача 70 розрядної комірки 41.n-2 різко зменшується, транзистор 61 відкривається, записується одиничний сигнал у розрядну комірку 41.n-2 і обнулюється розрядна комірка 41.n-1 аналогічно наведеному вище. В результаті відбувається зворотне (ліворуч) просування одиничного сигналу у розрядних комірках 41.1, ..., 41.n до їх обнулення.

Одночасно тактові імпульси з виходу генератора 84 тактових імпульсів через елемент І 80 подаються на вхід елемента І 81 і з'являються на



його виході за умови, що присутній ненульовий потенціал на колекторному виводі транзистора 61 комірки 42 початкового стану, а це можливо, коли в цій комірці відсутня інформація, тобто джерело 62 світла цієї комірки не випромінює світло. За час, що дорівнює  $rt$ , де  $r$  - кількість розрядних комірок, що спрацювали під час запису інформації перед зчитуванням, обнуляться всі  $r$  розрядних комірок 41.1, ..., 41.n ( $p=1, \dots, n$ ), а головне, спрацює комірка 42 початкового стану, що призведе до припинення проходження сигналу на вихід елемента I 81, оскільки з колекторного виводу транзистора 61 цієї комірки на вхід елемента 181 подається нульовий потенціал. Отже, на виході елемента I 81, який є виходом 14 суматора, буде сформовано одиничний сигнал тривалістю  $rt$ , який буде дорів-

нювати тривалості інформації, що зберігалась у суматорі 1. Крім того, на виході елемента HI 88, який є виходом 20 ознаки нуля суматора 1, буде присутній одиничний сигнал ознаки нуля у випадку наявності нульового потенціалу на колекторному виводі транзистора 61 комірки 42 початкового стану.

Таким чином, розширення функціональних можливостей запропонованого пристрою для порогового оброблення досягається за рахунок того, що він виконує не тільки підсумовування двох операндів, що подаються послідовно, але й одночасно реалізує порівняння їх суми із порогом оброблення з формуванням відповідного результуючого сигналу.

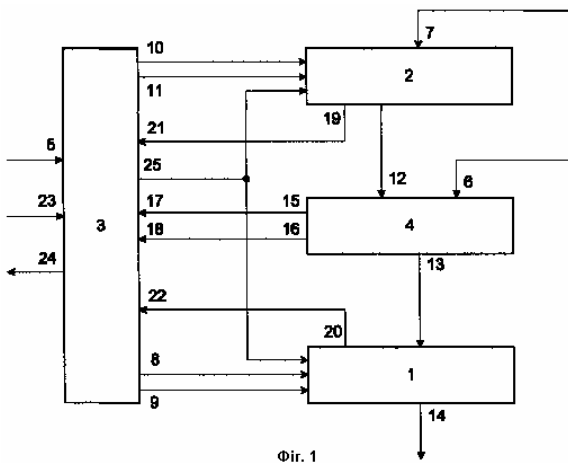


Fig. 1

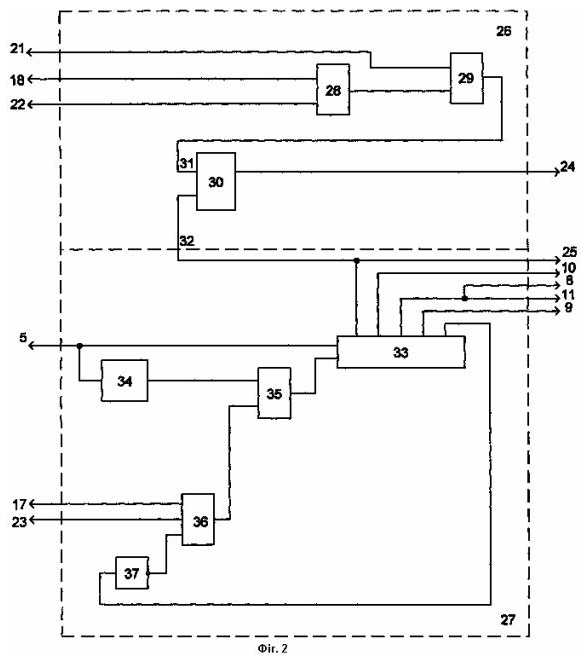


Fig. 2

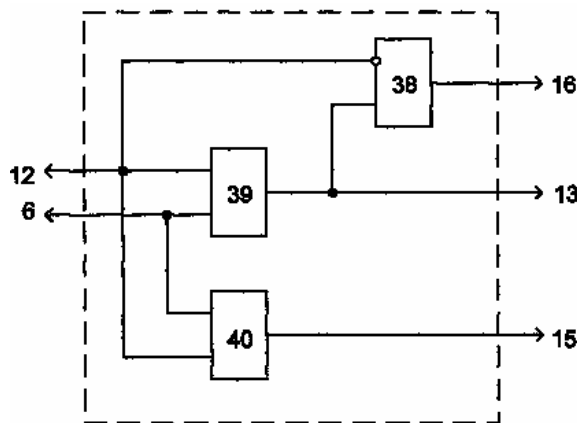
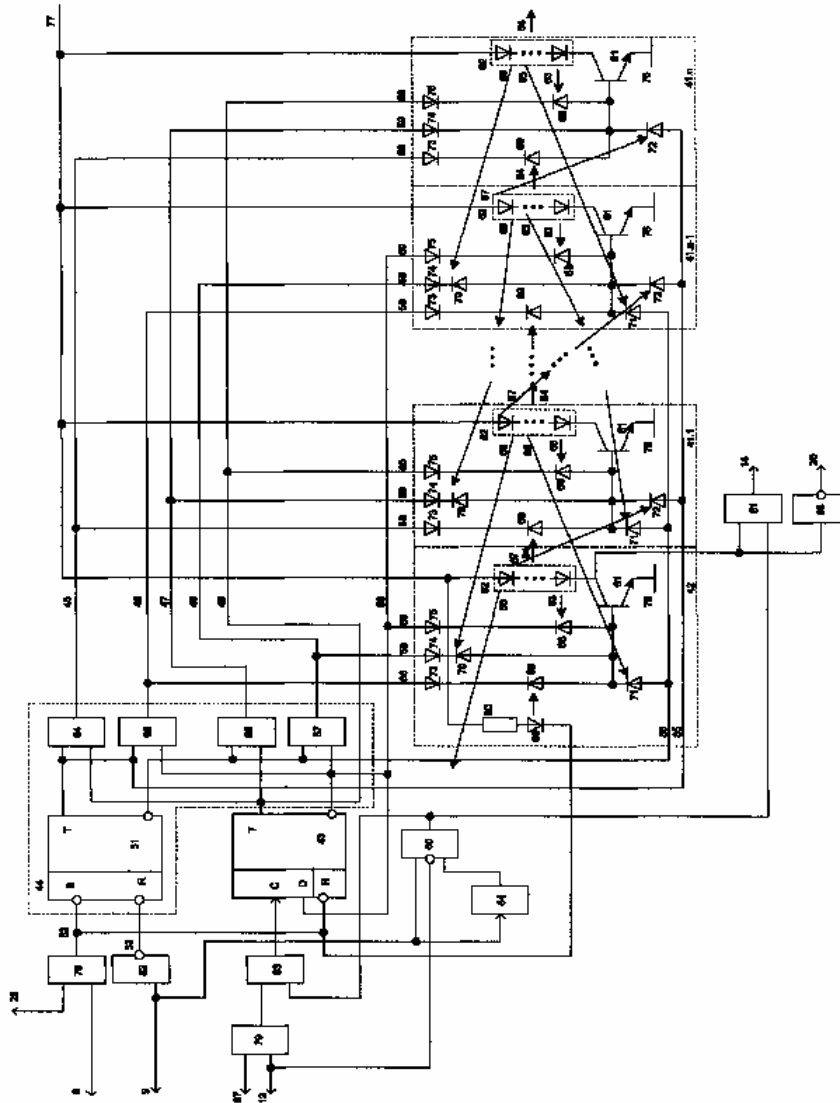


Fig. 3



Фиг. 4