



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) UA (11) 134626 (13) U
(51) МПК
H03F 3/26 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: u 2018 12844	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Павлов Сергій Володимирович (UA), Генеральницький Євгеній Сергійович (UA)
(22) Дата подання заявки: 26.12.2018	
(24) Дата, з якої є чинними права на корисну модель: 27.05.2019	
(46) Публікація відомостей про видачу патенту: 27.05.2019, Бюл.№ 10	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)

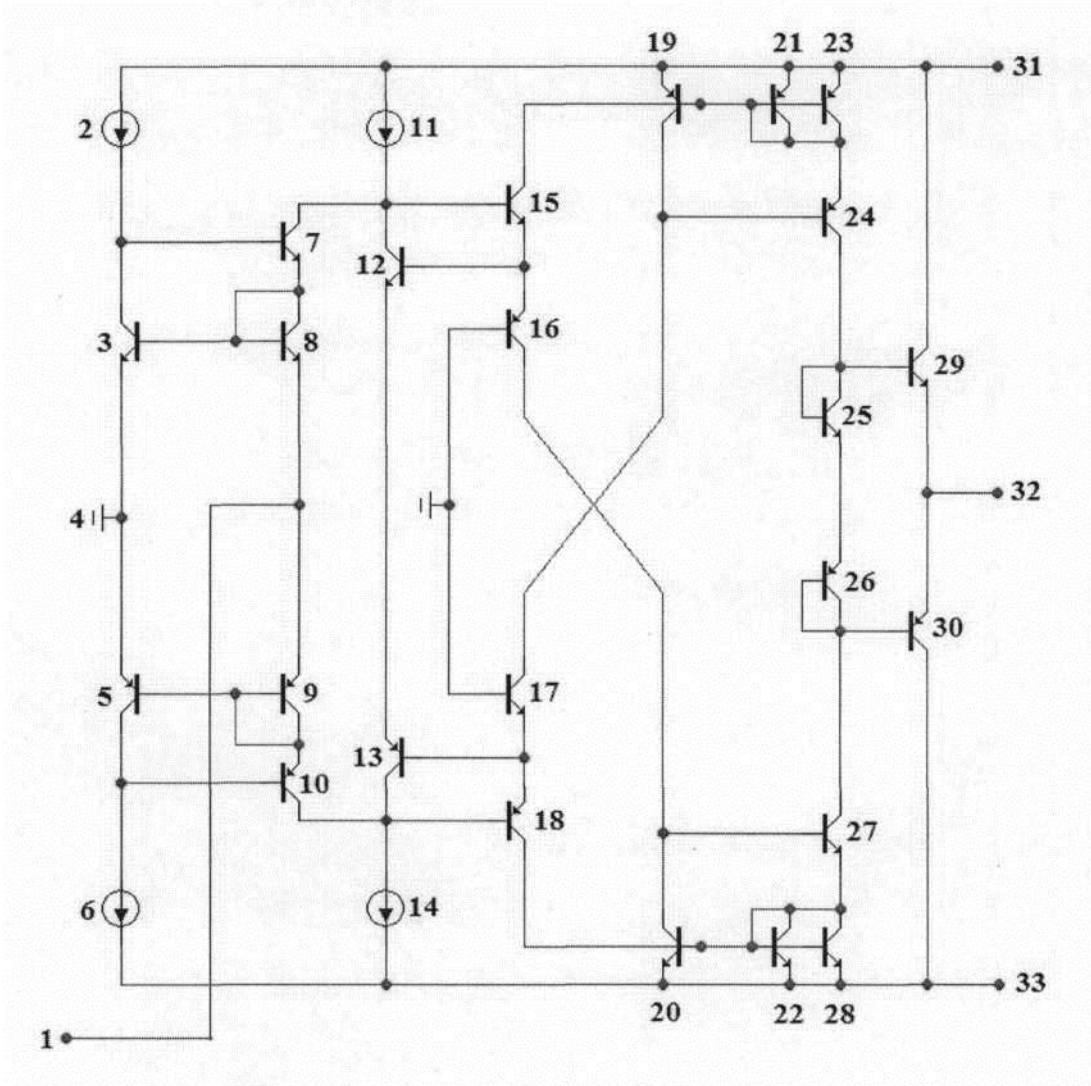
(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму містить перше і друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шістьнадцять транзисторів, причому емітери сьомого, дев'ятого та дев'ятнадцятого транзисторів об'єднані між собою та з'єднані з шиною додатного живлення та першим джерелом струму, яке в свою чергу з'єднано з базою третього транзистора, колектор третього транзистора з'єднано з базою тринадцятого транзистора, бази сьомого та дев'ятого транзисторів об'єднані з колектором дев'ятого транзистора, емітери восьмого, десятого та двадцятого транзисторів об'єднані між собою та з'єднані з шиною від'ємного живлення та другим джерелом струму, яке в свою чергу з'єднано з базою четвертого транзистора, колектор четвертого транзистора з'єднано з базою чотирнадцятого транзистора, бази восьмого та десятого транзисторів об'єднані з колектором десятого транзистора, колектори одинадцятого та дванадцятого транзисторів об'єднані, бази п'ятнадцятого та шістьнадцятого транзисторів з'єднані з шиною нульового потенціалу. Введено вісім транзисторів, два джерела постійного струму, причому шину додатного живлення з'єднано з емітером дев'ятнадцятого транзистора та третім джерелом струму. Колектор першого транзистора з'єднано з першим джерелом струму та базою третього транзистора. Бази першого та сімнадцятого транзисторів з'єднані з колектором сімнадцятого та емітером третього транзисторів, причому емітери сімнадцятого та вісімнадцятого транзисторів об'єднані та з'єднані з вхідною шиною, емітери першого та другого транзисторів об'єднані та з'єднані з шиною нульового потенціалу. Базу другого та вісімнадцятого транзисторів об'єднані та з'єднані з колектором вісімнадцятого та емітером четвертого транзисторів. Колектор другого транзистора з'єднано з базою четвертого транзистора та другим джерелом струму. Колектор одинадцятого транзистора з'єднаний з третім джерелом струму. Колектор дванадцятого транзистора з'єднаний з четвертим джерелом струму. Емітери чотирнадцятого та шістьнадцятого транзисторів об'єднані між собою та з'єднані з базою дванадцятого транзистора. Емітери тринадцятого та п'ятнадцятого транзисторів об'єднані між собою та з'єднані з базою одинадцятого транзистора. Колектор чотирнадцятого транзистора з'єднано з базами восьмого, десятого та двадцятого транзисторів, які в свою чергу з'єднані з колекторами десятого, двадцятого та емітером двадцять четвертого транзисторів. Колектор тринадцятого транзистора з'єднано з базами сьомого, дев'ятого та дев'ятнадцятого транзисторів, які в свою чергу з'єднані з колекторами дев'ятого, дев'ятнадцятого та емітером двадцять першого транзисторів. Колектори восьмого та п'ятнадцятого транзисторів з'єднані з базою двадцять четвертого

UA 134626 U

транзистора. Колектори сьомого та шістнадцятого транзисторів з'єднані з базою двадцять першого транзистора. Колектор п'ятого транзистора з'єднано з шиною додатного живлення. Колектор шостого транзистора з'єднано з шиною від'ємного живлення. Колектори двадцять першого та двадцять другого транзисторів об'єднані та з'єднані з базами п'ятого та двадцять другого транзисторів. Колектори двадцять третього та двадцять четвертого транзисторів об'єднані та з'єднані з базами шостого та двадцять третього транзисторів. Емітери двадцять другого та двадцять третього транзисторів з'єднані. Емітери п'ятого та шостого транзисторів з'єднані з вихідною шиною.



Корисна модель належить до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

Аналогом корисної моделі є підсилювач постійного струму (А.С. СРСР № 1548841, МПК Н03F3/26, опублікований 1989 р.), який містить перший і другий транзистори, які мають різну структуру. Емітери першого і другого транзисторів з'єднано, а точка з'єднання є входом підсилювача постійного струму. Третій і четвертий транзистори мають структуру відповідно другого і першого транзисторів, їх колектори є виходами підсилювача постійного струму, а бази третього і четвертого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно. Бази першого і другого транзисторів з'єднано з шиною нульового потенціалу через перший і другий транзистори відповідно у діодному включенні та перше і друге джерела струмів, які включено між шинами додатного та від'ємного живлення та базами першого і другого транзисторів відповідно. Перший та другий транзистори у діодному включенні мають структуру першого і другого транзисторів відповідно. Перший та другий струмозадавальні елементи виконано відповідно на першому і другому відбивачах струму та п'ятому і шостому транзисторах, які мають структуру відповідно до третього і четвертого транзисторів. Бази п'ятого і шостого транзисторів є виходами відповідно першого і другого струмозадавального елементів, їх колектори з'єднано з шиною нульового потенціалу, а емітери - з виходами відповідно першого і другого відбивачів струму. Входи відбивачів струму з'єднано через двополосний струмозадавальний елемент. Колектори третього і четвертого транзисторів з'єднано через коло зміщення. Коло зміщення виконано на третьому і четвертому транзисторах в діодному включенні. Виводи кола зміщення підключено до баз сьомого і восьмого транзисторів, які ввімкнено по схемі із загальним колектором. Емітери сьомого і восьмого транзисторів з'єднано, вони є виходом підсилювача.

Недоліком аналога є низький коефіцієнт підсилення, що обмежує галузь його використання.

Найближчим аналогом корисної моделі є двотактний симетричний підсилювач постійного струму (патент України № 65020, МПК Н03К 5/24, опубліковано 20.04.2011), який містить перше і друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шістьнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори п'ятого і шостого транзисторів з'єднано з вихідною шиною, емітери першого та другого транзисторів з'єднано з першими виводами першого та другого джерел струму відповідно, бази першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори першого та другого транзисторів з'єднано з шинами від'ємного та додатного живлення відповідно, колектори третього та четвертого транзисторів з'єднано з колекторами сьомого та восьмого транзисторів відповідно, бази сьомого та восьмого транзисторів з'єднано з базами та колекторами дев'ятого та десятого транзисторів відповідно, емітери сьомого та дев'ятого транзисторів, а також емітери восьмого та десятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятого та десятого транзисторів з'єднано з колекторами одинадцятого та дванадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів з'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з колекторами тринадцятого та чотирнадцятого транзисторів відповідно, а також з емітерами п'ятнадцятого та шістьнадцятого транзисторів відповідно, бази п'ятнадцятого та шістьнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори п'ятнадцятого та шістьнадцятого транзисторів, а також емітери чотирнадцятого та тринадцятого транзисторів з'єднано з шинами від'ємного та додатного живлення відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з базами п'ятого та шостого транзисторів відповідно.

Недоліком найближчого аналога є низький коефіцієнт підсилення та точність роботи пристрою, що обмежує галузь використання.

В основу корисної моделі поставлена задача створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи пристрою та збільшується коефіцієнт підсилення, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить перше, друге, третє, четверте джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять чотири транзистори, причому

емітери сьомого, дев'ятого та дев'ятнадцятого транзисторів об'єднані між собою та з'єднані з шиною додатного живлення та першим джерелом струму, яке в свою чергу з'єднано з базою третього транзистора, колектор третього транзистора з'єднано з базою тринадцятого транзистора, бази сьомого та дев'ятого транзисторів об'єднано з колектором дев'ятого транзистора, емітери восьмого, десятого та двадцятого транзисторів об'єднані між собою та з'єднані з шиною від'ємного живлення та другим джерелом струму, яке в свою чергу з'єднано з базою четвертого транзистора, колектор четвертого транзистора з'єднано з базою чотирнадцятого транзистора, бази восьмого та десятого транзисторів об'єднано з колектором десятого транзистора, колектори одинадцятого та дванадцятого транзисторів об'єднані, бази п'ятнадцятого та шістнадцятого транзисторів з'єднані з шиною нульового потенціалу, причому шину додатного живлення з'єднано з емітером дев'ятнадцятого транзистора та третім джерелом струму, колектор першого транзистора з'єднано з першим джерелом струму та базою третього транзистора, бази першого та сімнадцятого транзисторів з'єднані з колектором сімнадцятого та емітером третього транзисторів, причому емітери сімнадцятого та вісімнадцятого транзисторів об'єднано та з'єднано з вхідною шиною, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, базу другого та вісімнадцятого транзисторів об'єднано та з'єднано з колектором вісімнадцятого та емітером четвертого транзисторів, колектор другого транзистора з'єднано з базою четвертого транзистора та другим джерелом струму, колектор одинадцятого транзистора з'єднаний з третім джерелом струму, колектор дванадцятого транзистора з'єднаний з четвертим джерелом струму, емітери чотирнадцятого та шістнадцятого транзисторів об'єднані між собою та з'єднані з базою дванадцятого транзистора, емітери тринадцятого та п'ятнадцятого транзисторів об'єднані між собою та з'єднані з базою одинадцятого транзистора, колектор чотирнадцятого транзистора з'єднано з базами восьмого, десятого та двадцятого транзисторів, які в свою чергу з'єднані з колекторами десятого, двадцятого та емітером двадцять четвертого транзисторів, колектор тринадцятого транзистора з'єднано з базами сьомого, дев'ятого та дев'ятнадцятого транзисторів, які в свою чергу з'єднані з колекторами дев'ятого, дев'ятнадцятого та емітером двадцять першого транзисторів, колектори восьмого та п'ятнадцятого транзисторів з'єднані з базою двадцять четвертого транзистора, колектори сьомого та шістнадцятого транзисторів з'єднані з базою двадцять першого транзистора, колектор п'ятого транзистора з'єднано з шиною додатного живлення, колектор шостого транзистора з'єднано з шиною від'ємного живлення, колектори двадцять першого та двадцять другого транзисторів об'єднані та з'єднані з базами п'ятого та двадцять другого транзисторів, колектори двадцять третього та двадцять четвертого транзисторів об'єднані та з'єднані з базами шостого та двадцять третього транзисторів, емітери двадцять другого та двадцять третього транзисторів з'єднані, емітери п'ятого та шостого транзисторів з'єднані з вихідною шиною.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить перше 2, друге 6, третє 11, четверте 14 джерела струму, шини додатного 31 і від'ємного 33 живлення, вхідну 1 і вихідну шини 32, шину нульового потенціалу 4, двадцять чотири транзистори, причому емітери сьомого 19, дев'ятого 23 та дев'ятнадцятого 21 транзисторів об'єднані між собою та з'єднані з шиною додатного 31 живлення та першим 2 джерелом струму, яке в свою чергу з'єднано з базою третього 7 транзистора, колектор третього 7 транзистора з'єднано з базою тринадцятого 15 транзистора, бази сьомого 19 та дев'ятого 23 транзисторів об'єднано з колектором дев'ятого 23 транзистора, емітери восьмого 20, десятого 28 та двадцятого 22 транзисторів об'єднані між собою та з'єднані з шиною від'ємного 33 живлення та другим 6 джерелом струму, яке в свою чергу з'єднано з базою четвертого 10 транзистора, колектор четвертого 10 транзистора з'єднано з базою чотирнадцятого 18 транзистора, бази восьмого 20 та десятого 28 транзисторів об'єднано з колектором десятого 28 транзистора, колектори одинадцятого 12 та дванадцятого 13 транзисторів об'єднані, бази п'ятнадцятого 16 та шістнадцятого 17 транзисторів з'єднані з шиною нульового 4 потенціалу, причому шину додатного 31 живлення з'єднано з емітером дев'ятнадцятого 21 транзистора та третім 11 джерелом струму, колектор першого 3 транзистора з'єднано з першим 2 джерелом струму та базою третього 7 транзистора, бази першого 3 та сімнадцятого 8 транзисторів з'єднані з колектором сімнадцятого 8 та емітером третього 7 транзисторів, причому емітери сімнадцятого 8 та вісімнадцятого 9 транзисторів об'єднано та з'єднано з вхідною 1 шиною, емітери першого 3 та другого 5 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 4, базу другого 5 та вісімнадцятого 9 транзисторів об'єднано та з'єднано з колектором вісімнадцятого 9 та емітером четвертого 10 транзисторів, колектор другого 5 транзистора з'єднано з базою четвертого 10 транзистора та другим 6 джерелом струму,

колектор одинадцятого 12 транзистора з'єднаний з третім 11 джерелом струму, колектор дванадцятого транзистора 13 з'єднаний з четвертим 14 джерелом струму, емітери чотирнадцятого 18 та шістнадцятого 17 транзисторів об'єднані між собою та з'єднані з базою дванадцятого 13 транзистора, емітери тринадцятого 15 та п'ятнадцятого 16 транзисторів об'єднані між собою та з'єднані з базою одинадцятого 12 транзистора, колектор чотирнадцятого 18 транзистора з'єднано з базами восьмого 20, десятого 28 та двадцятого 22 транзисторів, які в свою чергу з'єднані з колекторами десятого 28, двадцятого 22 та емітером двадцять четвертого 27 транзисторів, колектор тринадцятого 15 транзистора з'єднано з базами сьомого 19, дев'ятого 23 та дев'ятнадцятого 21 транзисторів, які в свою чергу з'єднані з колекторами дев'ятого 23, дев'ятнадцятого 21 та емітером двадцять першого 24 транзисторів, колектори восьмого 20 та п'ятнадцятого 16 транзисторів з'єднані з базою двадцять четвертого 27 транзистора, колектори сьомого 19 та шістнадцятого 17 транзисторів з'єднані з базою двадцять першого 24 транзистора, колектор п'ятого 29 транзистора з'єднано з шиною додатного живлення, колектор шостого 30 транзистора з'єднано з шиною від'ємного живлення, колектори двадцять першого 24 та двадцять другого 25 транзисторів об'єднані та з'єднані з базами п'ятого 29 та двадцять другого 25 транзисторів, колектори двадцять третього 26 та двадцять четвертого 27 транзисторів об'єднані та з'єднані з базами шостого 30 та двадцять третього 26 транзисторів, емітери двадцять другого 25 та двадцять третього 26 транзисторів з'єднані, емітери п'ятого 29 та шостого 30 транзисторів з'єднані з вихідною шиною 32.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 1.

Якщо вхідний струм втікає в схему, то це призводить до його проходження через вісімнадцятий 9 та четвертий 10 транзистор і збільшення колекторного струму четвертого 10 транзистора та зменшення проходження струму через сімнадцятий 8 і третій 7 транзистори і зменшення колекторного струму третього 7 транзистора, це призводить до того, що базовий струм чотирнадцятого 18 транзистора збільшується, а шістнадцятого 17 транзистора зменшується, що призводить до часткового закривання чотирнадцятого 18 транзистора та часткового відкривання шістнадцятого 17 транзистора. У свою чергу це призводить до зменшення колекторних струмів чотирнадцятого 18 і шістнадцятого 17 транзисторів відповідно, та збільшення колекторних струмів шістнадцятого 17 і сімнадцятого 8 транзисторів відповідно, при цьому базовий струм двадцять четвертого 27 транзистора збільшується, що призводить до його часткового відкривання і збільшення колекторного струму та зменшення базового струму двадцять першого 24 транзистора його часткового закривання і зменшення його колекторного струму. Потенціал точки об'єднання двадцять другого 25 і двадцять третього 26 транзисторів в діодному вмиканні зменшується і прямує до шини від'ємного живлення, потенціал вихідної шини, яка з'єднана з точкою об'єднання емітерів п'ятого 29 і шостого 30 транзисторів, відслідковує потенціал точки об'єднання емітерів двадцять другого 25 і двадцять третього 26 транзисторів також зменшується і прямує до напруги шини від'ємного 33 живлення.

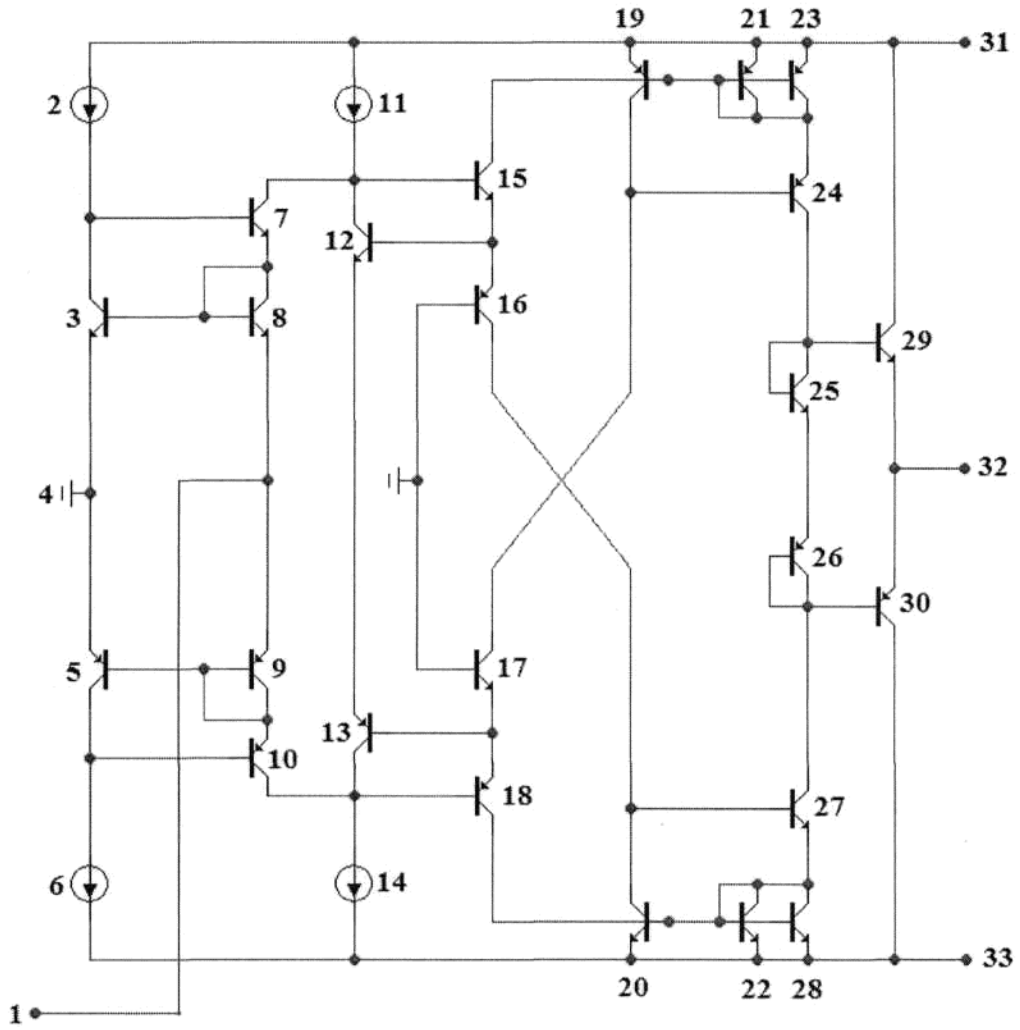
Якщо вхідний струм витікає зі схеми, то це призводить до його проходження через сімнадцятий 8 та третій 7 транзистор і зменшення колекторного струму сімнадцятого 8 транзистора та збільшення проходження струму через четвертий 10 і вісімнадцятий 9 транзистори і збільшення колекторного струму вісімнадцятого 9 транзистора, це призводить до того, що базовий струм шістнадцятого 17 транзистора збільшується, а чотирнадцятого 18 транзистора зменшується, що призводить до часткового закривання шістнадцятого 17 транзистора та часткового відкривання чотирнадцятого 18 транзистора. У свою чергу це призводить до зменшення колекторних струмів п'ятнадцятого 16 і тринадцятого 15 транзисторів відповідно та збільшення колекторних струмів чотирнадцятого 18 і шістнадцятого 17 транзисторів відповідно, при цьому базовий струм двадцять першого 24 транзистора збільшується, що призводить до його часткового відкривання і збільшення колекторного струму та зменшення базового струму двадцять четвертого 27 транзистора його часткового закривання і зменшення його колекторного струму. Потенціал точки об'єднання двадцять другого 25 і двадцять третього 26 транзисторів в діодному вмиканні збільшується і прямує до шини додатного живлення, потенціал вихідної шини, яка з'єднана з точкою об'єднання емітерів п'ятого 29 і шостого 30 транзисторів відслідковує потенціал точки об'єднання емітерів двадцять другого 25 і двадцять третього 26 транзисторів також збільшується і прямує до напруги шини додатного живлення.

Перший 3, третій 7, сімнадцятий 8 транзистори та другий 5, вісімнадцятий 9, четвертий 10 транзистори утворюють відбивачі Вілсона, які в поєднанні з першим 2 та 6 другим джерелами струму задають режим по постійному струму каскадів схеми, третє 11 та четверте 14 джерела струму задають режим роботи проміжних підсилювальних каскадів, які побудовані на

тринадцятому 15 і чотирнадцятому 18 транзисторах відповідно. П'ятнадцятий 16 та шістнадцятий 17 і одинадцятий 12 та дванадцятий 13 транзистори утворюють двонаправлений відбивач струму, який забезпечує задання режиму робочої точки проміжних підсилювальних каскадів на шістнадцятому 17, чотирнадцятому 18 транзисторах відповідно, відповідно сьомий 5 19, дев'ятнадцятий 21, дев'ятий 23 та двадцять перший 24, а також восьмий 20, двадцятий 22, десятий 28 та двадцять четвертий 27 транзистори утворюють складені відбивачі Вілсона, які забезпечують передачу підсиленого сигналу на вихідну шину 32 з проміжних підсилювальних каскадів на шістнадцятому 17 та чотирнадцятому 18 транзисторах на вихідний двотактний підсилювальний каскад, який побудовано на двадцять другому 25, двадцять третьому 26 і 10 п'ятому 29, шостому 30 транзисторах відповідно, шина нульового потенціалу 4, а також додатного 31 та від'ємного 33 живлення забезпечують необхідні рівні напруги для живлення схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

15 Двотактний симетричний підсилювач струму, що містить перше і друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шістнадцять транзисторів, причому емітери сьомого, дев'ятого та дев'ятнадцятого транзисторів об'єднані між собою та з'єднані з шиною додатного живлення та першим джерелом струму, яке в свою чергу 20 з'єднано з базою третього транзистора, колектор третього транзистора з'єднано з базою тринадцятого транзистора, бази сьомого та дев'ятого транзисторів об'єднано з колектором дев'ятого транзистора, емітери восьмого, десятого та двадцятого транзисторів об'єднані між собою та з'єднані з шиною від'ємного живлення та другим джерелом струму, яке в свою чергу з'єднано з базою четвертого транзистора, колектор четвертого транзистора з'єднано з базою 25 чотирнадцятого транзистора, бази восьмого та десятого транзисторів об'єднано з колектором десятого транзистора, колектори одинадцятого та дванадцятого транзисторів об'єднані, бази п'ятнадцятого та шістнадцятого транзисторів з'єднані з шиною нульового потенціалу, який **відрізняється** тим, що введено вісім транзисторів, два джерела постійного струму, причому шину додатного живлення з'єднано з емітером дев'ятнадцятого транзистора та третім 30 джерелом струму, колектор першого транзистора з'єднано з першим джерелом струму та базою третього транзистора, бази першого та сімнадцятого транзисторів з'єднані з колектором сімнадцятого та емітером третього транзисторів, причому емітери сімнадцятого та вісімнадцятого транзисторів об'єднано та з'єднано з вхідною шиною, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, базу другого та 35 вісімнадцятого транзисторів об'єднано та з'єднано з колектором вісімнадцятого та емітером четвертого транзисторів, колектор другого транзистора з'єднано з базою четвертого транзистора та другим джерелом струму, колектор одинадцятого транзистора з'єднаний з третім джерелом струму, колектор дванадцятого транзистора з'єднаний з четвертим джерелом струму, емітери чотирнадцятого та шістнадцятого транзисторів об'єднані між собою та з'єднані з 40 базою дванадцятого транзистора, емітери тринадцятого та п'ятнадцятого транзисторів об'єднані між собою та з'єднані з базою одинадцятого транзистора, колектор чотирнадцятого транзистора з'єднано з базами восьмого, десятого та двадцятого транзисторів, які в свою чергу з'єднані з колекторами десятого, двадцятого та емітером двадцять четвертого транзисторів, колектор тринадцятого транзистора з'єднано з базами сьомого, дев'ятого та дев'ятнадцятого 45 транзисторів, які в свою чергу з'єднані з колекторами дев'ятого, дев'ятнадцятого та емітером двадцять першого транзисторів, колектори восьмого та п'ятнадцятого транзисторів з'єднані з базою двадцять четвертого транзистора, колектори сьомого та шістнадцятого транзисторів з'єднані з базою двадцять першого транзистора, колектор п'ятого транзистора з'єднано з шиною додатного живлення, колектор шостого транзистора з'єднано з шиною від'ємного живлення, колектори двадцять першого та двадцять другого транзисторів об'єднані та з'єднані з базами 50 п'ятого та двадцять другого транзисторів, колектори двадцять третього та двадцять четвертого транзисторів об'єднані та з'єднані з базами шостого та двадцять третього транзисторів, емітери двадцять другого та двадцять третього транзисторів з'єднані, емітери п'ятого та шостого транзисторів з'єднані з вихідною шиною.



Комп'ютерна верстка М. Шамоніна

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601