



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **136164** (13) **U**
(51) МПК
G06F 7/06 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

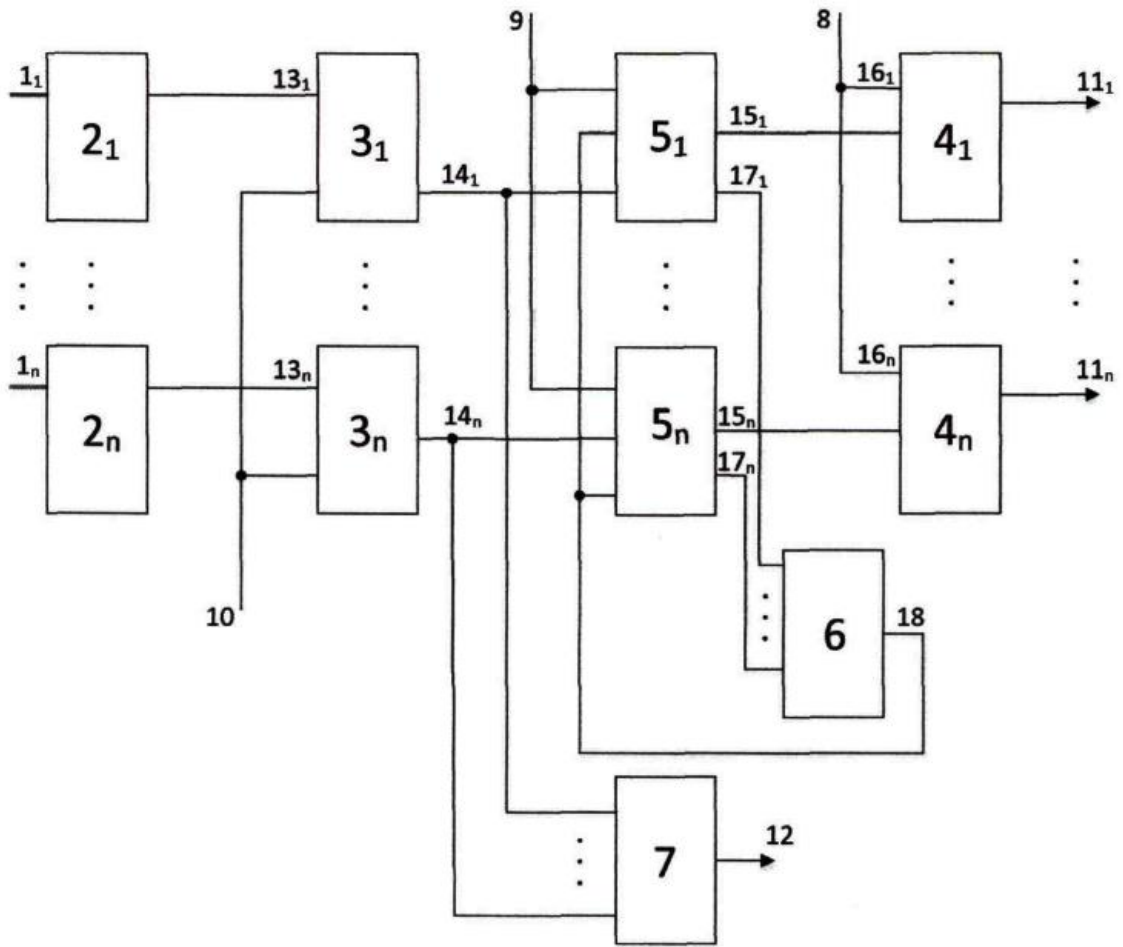
(21) Номер заявки: u 2019 01337	(72) Винахідник(и): Мартинюк Тетяна Борисівна (UA), Круківський Богдан Ігорович (UA), Фацілін Сергій Максимович (UA)
(22) Дата подання заявки: 11.02.2019	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 12.08.2019	
(46) Публікація відомостей про видачу патенту: 12.08.2019, Бюл.№ 15	

(54) ПРИСТРІЙ ДЛЯ РАНЖУВАННЯ ЧИСЕЛ

(57) Реферат:

Пристрій для ранжування чисел містить n регістрів, де n -кількість чисел, які сортуються, та n вихідних лічильників, причому виходи розрядів i -го вихідного лічильника є виходами рангу i -го числа пристрою. Введено n вхідних лічильників, n вузлів рангу, елемент АБО та елемент І, причому інформаційні входи пристрою з'єднані з входами відповідних регістрів. Вхід початкового встановлення пристрою з'єднаний з першим входом n вузлів рангів. Вхід тактових імпульсів пристрою підключений до входу зворотної лічби n вхідних лічильників, а вихід елемента І є виходом сигналу "Кінець" пристрою. Інформаційні входи n вхідних лічильників з'єднані з виходами відповідних регістрів, а вихід кожного з n вхідних лічильників є виходом ознаки нуля відповідного вхідного лічильника і з'єднаний з другим входом відповідного вузла рангів, а також з відповідним входом елемента І. Вихід кожного з n вузлів рангів з'єднаний з входом прямої лічби відповідного вихідного лічильника, інформаційний вхід якого з'єднаний з інформаційним входом початкового стану пристрою. Вихід ознаки кожного з n вузлів рангів з'єднаний з відповідним входом елемента АБО, вихід якого підключений до входу дозволу кожного з n вузлів рангів.

UA 136164 U



Фиг. 1

Корисна модель належить до обчислювальної техніки і може бути використана у спеціалізованих обчислювальних засобах та пристроях обробки даних.

Відомий пристрій для комутації та сортування (А.С. СРСР № 1520508, м.кл. G 06 F 7/06, 1989р, бюл № 41), що містить трикутну матрицю із $(n^2-n)/2$ блоків комутації, а-й рядок якої містить $(n-a)$ блоків комутації (де $a=1, \dots, n-1$, n - розмір масиву даних, який оброблюється), b-й стовпець трикутної матриці (де $b=1, \dots, n-1$), містить b блоків комутації, при цьому перший інформаційний вхід-вихід блока комутації а-го рядка k-го стовпця трикутної матриці (де $k=a, \dots, n-2$) підключений до другого інформаційного входу-виходу блока комутації а-го рядка $(k+1)$ -го стовпця трикутної матриці, перший інформаційний вхід-вихід блока комутації а-го рядка $(n-1)$ -го стовпця трикутної матриці підключений до а-го інформаційного входу-виходу першої групи пристрою, третій інформаційний вхід-вихід блока комутації а-го рядка а-го стовпця трикутної матриці підключений до другого інформаційного входу-виходу блока комутації $(a+1)$ -го рядка $(a+1)$ -го стовпця трикутної матриці, третій інформаційний вхід-вихід блока комутації $(n-1)$ -го рядка $(n-1)$ -го стовпця трикутної матриці підключений до n-го інформаційного входу-виходу першої групи пристрою, третій інформаційний вхід-вихід блока комутації b-го стовпця c-го рядка (де $c=1, \dots, b-1$) трикутної матриці підключений до четвертого інформаційного входу-виходу блока комутації b-го стовпця $(c+1)$ -го рядка трикутної матриці, другий інформаційний вхід-вихід блока комутації першого рядка першого стовпця трикутної матриці підключений до першого інформаційного входу-виходу другої групи пристрою, четвертий інформаційний вхід-вихід блока комутації першого рядка b-го стовпця трикутної матриці підключений до $(b+1)$ -го інформаційного входу-виходу другої групи пристрою, причому кожний блок комутації трикутної матриці містить тригер, вхід ознаки налаштування пристрою підключений до керуючих входів блоків комутації матриці, причому кожний блок комутації трикутної матриці містить компаратор, перший і другий магістральні комутатори, при цьому в кожному блоці комутації трикутної матриці перший інформаційний вхід-вихід блока комутації підключений до першого інформаційного входу-виходу першого магістрального комутатора, другий інформаційний вхід-вихід блока комутації підключений до першого входу компаратора, до другого інформаційного входу-виходу першого магістрального комутатора і до першого інформаційного входу-виходу другого магістрального комутатора, третій інформаційний вхід-вихід блока комутації підключений до другого інформаційного входу-виходу другого магістрального комутатора, четвертий інформаційний вхід-вихід блока комутації підключений до другого входу компаратора і до третіх інформаційних входів-виходів першого і другого магістральних комутаторів, керуючий вхід блока комутації підключений до входу синхронізації тригера, інверсний і прямий входи якого підключені відповідно до керуючих входів першого і другого магістральних комутаторів, перший і другий виходи компаратора підключені відповідно до входів встановлення в "1" і в "0" тригера.

Недоліком пристрою є недостатня швидкодія через послідовний процес порівняння пар чисел, а також невизначеність їх рангів.

Найбільш близьким аналогом корисної моделі є пристрій для ранжування чисел (А.С. СРСР № 1363184, м.кл. G 06 F 7/06, 1987р, бюл № 48), що містить розподільвач імпульсів, n регістрів, n схем порівняння, де n - кількість чисел які сортуються, n лічильників, в подальшому n вихідних лічильників, групи елементів I перезапису чисел, вузол підрахунку кількості одиниць, проміжний регістр, n тригерів, n елементів I аналізу першої групи, причому виходи розрядів i-го регістра, де $i=1, 2, \dots, n$, з'єднані з входами першої групи i-ої схеми порівняння, входи другої групи якої з'єднані з виходами розрядів проміжного регістра, перший вихід підключений до першого входу i-го елемента I аналізу першої групи, другий вхід якого з'єднаний з прямим виходом i-го тригера, вхід встановлення в одиничний стан якого з'єднаний з i-м виходом розподільвача імпульсів і керуючими входами елементів I перезапису чисел i-ої групи, тактовий вхід розподільвача імпульсів підключений до тактового входу пристрою, крім того, пристрій містить n елементів I аналізу другої групи, n груп елементів I перезапису рангу, причому інформаційні входи пристрою з'єднані з інформаційними входами відповідних елементів I перезапису чисел $(n+1)$ -ї групи, керуючі входи яких підключені до тактового входу пристрою, а виходи з'єднані з інформаційними входами проміжного регістра, виходи розрядів якого з'єднані додатково з відповідними інформаційними входами елементів I перезапису чисел i-x груп, виходи елементів I перезапису чисел i-ої групи з'єднані з інформаційними входами i-го регістра, другий вихід i-ої схеми порівняння підключений до першого входу i-го елемента I аналізу другої групи, другий вхід якого з'єднаний з прямим виходом i-го тригера, а вихід з'єднаний із виходом лічби i-го вихідного лічильника, виходи розрядів якого є виходами рангу i-го числа пристрою, а інформаційні входи з'єднані з виходами відповідних елементів I перепису рангу i-ої групи, керуючі входи яких підключені до i-го виходу розподільвача імпульсів, виходи елементів I

аналізу першої групи з'єднані з входами вузла підрахунку кількості одиниць, виходи якого з'єднані з інформаційними входами відповідних елементів I перепису рангу всіх груп.

Недоліком найближчого аналога є недостатня швидкодія через послідовний спосіб подання чисел у пристрій.

5 В основу корисної моделі поставлена задача створення пристрою для ранжування чисел, в якому введення нових вузлів та зв'язків дозволяє прискорити визначення рангів чисел масиву в процесі їх паралельного порівняння без перезапису даних у регістрах.

Поставлена задача вирішується тим, що у пристрій для ранжування чисел, , що містить n регістрів, де n -кількість чисел, які сортуються, та n вихідних лічильників, причому виходи розрядів i -го вихідного лічильника є виходами рангу i -го числа пристрою, згідно з корисною моделлю, введено n вхідних лічильників, n вузлів рангу, елемент АБО та елемент I, причому інформаційні входи пристрою з'єднані з входами відповідних регістрів, вхід початкового встановлення пристрою з'єднаний з першим входом n вузлів рангів, вхід тактових імпульсів пристрою підключений до входу зворотної лічби n вхідних лічильників, а вихід елемента I є виходом сигналу "Кінець" пристрою, інформаційні входи n вхідних лічильників з'єднані з виходами відповідних регістрів, а вихід кожного з n вхідних лічильників є виходом ознаки нуля відповідного вхідного лічильника і з'єднаний з другим входом відповідного вузла рангів, а також з відповідним входом елемента I, вихід кожного з n вузлів рангів з'єднаний з входом прямої лічби відповідного вихідного лічильника, інформаційний вхід якого з'єднаний з інформаційним входом початкового стану пристрою, вихід ознаки кожного з n вузлів рангів з'єднаний з відповідним входом елемента АБО, вихід якого підключений до входу дозволу кожного з n вузлів рангів.

Корисна модель пояснюється кресленнями, де:

на Фіг. 1 наведено функціональну схему пристрою для ранжування чисел,

на Фіг. 2 представлено функціональну схему вузла рангів.

Пристрій для ранжування чисел (Фіг. 1) містить інформаційні входи $1_{1...}, 1_n$, регістри $2_{1...}, 2_n$, вхідні лічильники $3_{1...}, 3_n$, вихідні лічильники $4_{1...}, 4_n$, вузли рангів $5_{1...}, 5_n$, елемент АБО 6, елемент I 7, інформаційний вхід 8 початкового стану пристрою. Інформаційні входи $1_1 \dots 1_n$ пристрою з'єднані з входами регістрів $2_{1...}, 2_n$, вхід 9 початкового встановлення пристрою з'єднаний з першим входом вузлів рангів $5_{1...}, 5_n$, вхід 10 тактових імпульсів пристрою підключений до входу зворотної лічби вхідних лічильників $3_{1...}, 3_n$. Виходи вихідних лічильників $4_{1...}, 4_n$ з'єднані з виходами $11_{1...}, 11_n$ рангів пристрою, а вихід елемента I 7 є виходом 12 сигналу "Кінець" пристрою.

Інформаційні входи $13_{1...}, 13_n$ вхідних лічильників $3_{1...}, 3_n$ з'єднані з виходами відповідних регістрів $2_{1...}, 2_n$, а їх виходи $14_{1...}, 14_n$ є виходами ознаки нуля вхідних лічильників $3_{1...}, 3_n$ і з'єднані відповідно з другими входами вузлів рангів $5_{1...}, 5_n$, а також з відповідними входами елемента I 7. Виходи $15_{1...}, 15_n$ вузлів рангів $5_{1...}, 5_n$ з'єднані з входами прямої лічби відповідних вихідних лічильників $4_{1...}, 4_n$, інформаційні входи $16_{1...}, 16_n$ яких з'єднані з інформаційним входом 8 початкового стану пристрою. Виходи $17_{1...}, 17_n$ ознаки вузлів рангів $5_{1...}, 5_n$ з'єднані з входами елемента АБО 6, вихід 18 якого підключений до входу дозволу вузлів рангів $5_{1...}, 5_n$.

Вузол рангу 5_i (Фіг. 2) містить RS-тригер 19, елемент HI 20, елементи I 21, 22. S-вхід RS-тригера 19 з'єднаний з входом 9 початкового встановлення пристрою, а R-вхід RS-тригера 19 з'єднаний з входом елемента HI 20, з входом 14_i вузла рангу 5_i і з першим входом елемента I 22, другий вхід якого з'єднаний з прямим виходом RS-тригера 19. Вихід елемента I 22 є виходом 17_i ознаки вузла рангу 5_i , а вихід елемента HI 20 з'єднаний з першим входом елемента I 21, другий вхід якого з'єднаний з входом 18 дозволу вузла рангу 5_i , а його вихід з'єднаний з виходом 15_i вузла рангу 5_i .

Пристрій для ранжування чисел (Фіг. 1) працює таким чином.

На початку роботи по входу 9 початкового встановлення пристрою одиничний сигнал встановлює в початковий стан вузли рангів $5_{1...}, 5_n$, будучи поданий на їх перші входи. Числові дані записуються по входах $1_{1...}, 1_n$ пристрою у відповідні регістри $2_{1...}, 2_n$, які потім переписуються відповідно у вхідні лічильники $3_{1...}, 3_n$. Одночасно у вихідні лічильники $4_{1...}, 4_n$ по їх інформаційних входах $16_{1...}, 16_n$ записується початкове одиничне значення по сигналу на вході 8 початкового стану пристрою. З подачею одиничного тактового імпульсу зі входу 10 пристрою на вхід зворотної лічби вхідних лічильників $3_{1...}, 3_n$ відбувається зворотна лічба їх вмісту, тобто кожне число під час подачі одного тактового імпульсу зменшується на одиницю до тих пір, поки найменше число з цього масиву не обнулиться. Так починається перший цикл формування рангів чисел масиву, що зафіксовані у регістрах $2_{1...}, 2_n$.

У випадку обнуління одного з вхідних лічильників $3_{1...}, 3_n$, наприклад вхідного лічильника 3_1 , на його виході 14_1 ознаки нуля з'являється одиничний сигнал, який подається на другий вхід

відповідного вузла рангів 5_1 , закриваючи проходження через нього сигналу з його виходу 15_1 на вхід прямої лічби вихідного лічильника 4_1 . На виходах $14_2, \dots, 14_n$ ознаки нуля інших вхідних лічильників $3_2, \dots, 3_n$ присутні нульові сигнали, які будучи подані на другі входи відповідних вузлів рангів $5_2, \dots, 5_n$, відкриють проходження сигналу з їх виходів $15_2, \dots, 15_n$ на вхід прямої лічби відповідних вихідних лічильників $4_2, \dots, 4_n$. При цьому задіяно виходи $17_1, \dots, 17_n$ ознаки вузлів рангів $5_1, \dots, 5_n$ та одиничний імпульс, що формується на виході 18 елемента АБО 6 і подається на вхід дозволу вузлів рангів $5_1, \dots, 5_n$, оскільки на виході 17_1 ознаки вузла рангу 5_1 формується короткий одиничний імпульс.

Одночасно одиничний сигнал з входу 14_1 ознаки нуля вхідного лічильника 3_1 подається на відповідний вхід елемента І 7, в результаті на виході елемента І 7, тобто на виході 12 сигналу "Кінець" пристрою нульовий сигнал не змінюється. Тільки вузли рангів $5_2, \dots, 5_n$ пропускають одиничний сигнал з виходів $15_2, \dots, 15_n$ на вхід прямої лічби відповідних вихідних лічильників $4_2, \dots, 4_n$, збільшуючи їх вміст на одиницю. Отже, в цьому випадку на виході вихідного лічильника 4_1 , тобто на виході 11_1 рангу пристрою зафіксовано одиницю, а на виходах вихідних лічильників $4_2, \dots, 4_n$, тобто на виходах $11_2, \dots, 11_n$ рангів пристрою фіксується величина "2".

В подальшому аналогічний процес відбувається при кожній появі одиничного сигналу на будь-якому виході 14_i , де $i=2, \dots, n$, ознаки нуля вхідних лічильників $3_2, \dots, 3_n$.

У випадку появи одиничного сигналу на виході 14_i ознаки нуля останнього вхідного лічильника 3_i , який ще не був обнулений, виконуються такі дії. Нехай останнім обнулиться вхідний лічильник 3_n .

Тоді на його виході 14_n ознаки нуля з'являється одиничний сигнал, який подається на другий вхід вузла рангів 5_n , закриваючи проходження через нього сигналу з його виходу 15_n на вхід прямої лічби вихідного лічильника 4_n . На всіх інших виходах $15_1, \dots, 15_{n-1}$ відповідних вузлів рангів $5_1, \dots, 5_{n-1}$ не буде відбуватись ніяких дій, так як всі ці виходи вже закриті. В результаті на виходах $17_1, \dots, 17_n$ всіх вузлів рангів $5_1, \dots, 5_n$ встановлюються нульові сигнали, тому на виході 18 елемента АБО 6 відсутній сигнал дозволу, що подається на відповідний вхід всіх вузлів рангів $5_1, \dots, 5_n$.

Одночасно одиничний сигнал з входу 14_n ознаки нуля вхідного лічильника 3_n подається на відповідний вхід елемента І 7. В результаті на виході елемента І 7, тобто на виході 12 сигналу "Кінець" пристрою формується одиничний сигнал. Отже, на виході вихідного лічильника 4_n , тобто на виході 11_n рангу пристрою буде зафіксована величина "n", що була сформована у попередньому циклі роботи пристрою.

В результаті вхідні лічильники $3_1, \dots, 3_n$ обнулені, а кінцевий результат ранжування початкового масиву чисел зафіксований на виходах $11_1, \dots, 11_n$ рангів пристрою. Ємність кожного вихідного лічильника $4_1, \dots, 4_n$ дорівнює величині $k=\log_2 n$, отже у кожного з них може бути сформовано максимальний ранг кожного з чисел масиву.

Вузол рангу 5_i (Фіг. 2) працює таким чином.

Спочатку встановлюється в одиничний стан RS-тригер 19 за одиничним сигналом на вході 9 початкового встановлення пристрою. На початку роботи пристрою на вході 14_i вузла рангу 5_i присутній нульовий сигнал, який проходячи через елемент І 22, встановлює нульовий сигнал на виході 17_i ; ознаки вузла рангу 5_i , а проходячи через елемент НІ 20, фіксує одиничний сигнал на першому вході елемента І 21. Якщо при цьому на другий вхід елемента І 21 надходить одиничний імпульс зі входу 18 дозволу вузла рангу 5_i , який є виходом елемента АБО 6, то з'являється одиничний імпульс на його виході 15_i , що приведе до збільшення вмісту відповідного вихідного лічильника 4_i на одиницю. Отже, за наявності нульового сигналу на вході 14_i вузла рангу 5_i з кожною появою одиничного імпульсу на вході 18 дозволу вузла рангу 5_i вміст відповідного вихідного лічильника 4_i збільшується на одиницю.

Після появи одиничного сигналу на вході 14_i , що відповідає нульовому значенню числа у відповідному вхідному лічильнику 3_i , забороняється процес лічби у вихідному лічильнику 4_i через наявність нульового сигналу на виході елемента НІ 20, тобто через відсутність появи одиничного імпульсу на виході елемента І 21, а отже, на виході 15_i вузла рангу 5_i . Крім того, скидається у нульовий стан RS-тригер 19, оскільки одиничний сигнал зі входу 14_i подається на його R-вхід.

Але до початку встановлення нульового сигналу на прямому виході RS-тригера 19, одиничний сигнал зі входу 14_i формує на виході елемента І 22 короткий одиничний сигнал (імпульс), який з'являється на виході 17_i ознаки вузла рангу 5_i . Після появи нульового сигналу на прямому виході RS-тригера 19 на виході елемента І 22, а отже, на виході 17_i ознаки вузла рангу 5_i , встановлюється нульовий сигнал, який свідчить про те, що ранг відповідного числа у вихідному лічильнику 4_i сформовано, тобто вузол рангу 5_i маскується.

Отже, в результаті паралельного порівняння n чисел масиву в процесі одночасного зменшення їх величини на одиничне значення (операції декременту) досягається прискорення процесу як сортування, так і ранжування чисел, оскільки час цього процесу не залежить від величини n , а обмежується максимальним значенням числа масиву.

5

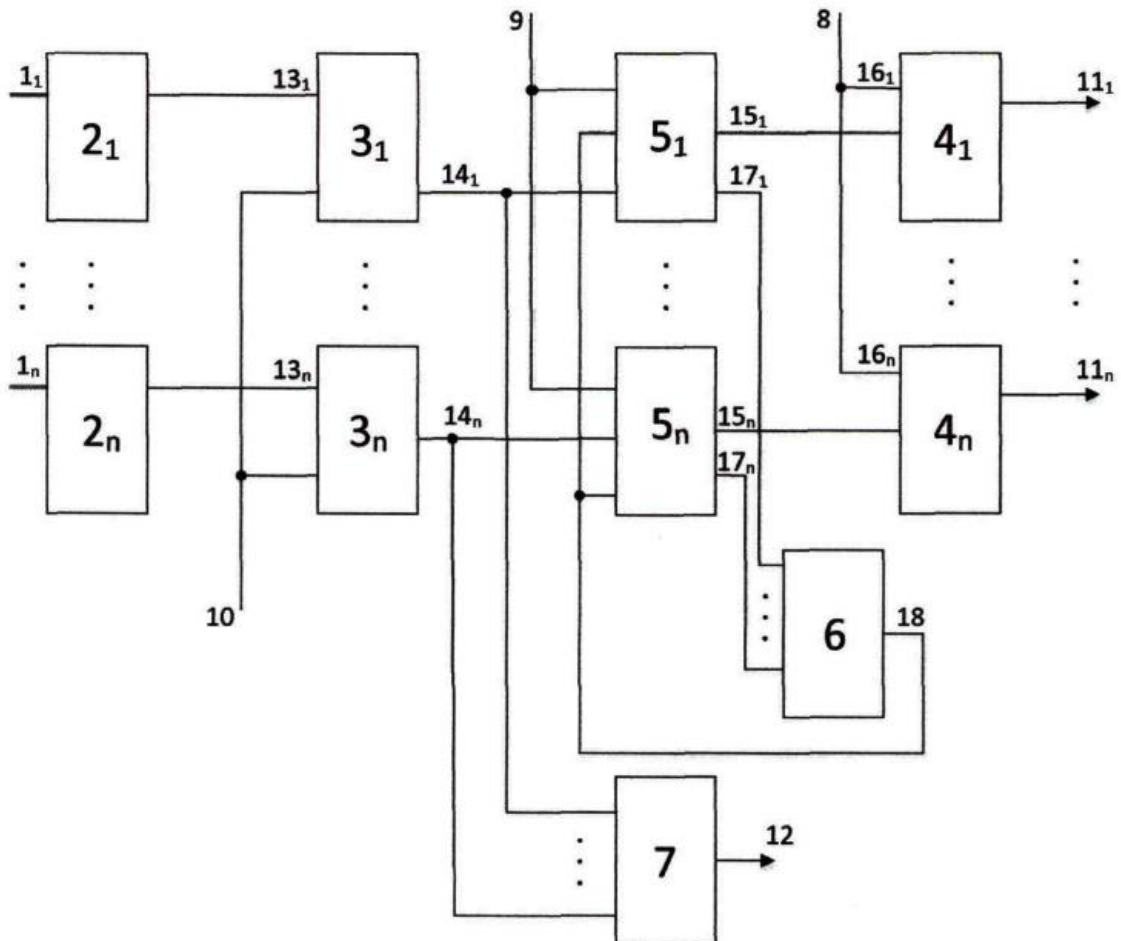
ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Пристрій для ранжування чисел, що містить n регістрів, де n -кількість чисел, які сортуються, та n вихідних лічильників, причому виходи розрядів i -го вихідного лічильника є виходами рангу i -го числа пристрою, який **відрізняється** тим, що введено n вхідних лічильників, n вузлів рангу, елемент АБО та елемент І, причому інформаційні входи пристрою з'єднані з входами відповідних регістрів, вхід початкового встановлення пристрою з'єднаний з першим входом n вузлів рангів, вхід тактових імпульсів пристрою підключений до входу зворотної лічби n вхідних лічильників, а вихід елемента І є виходом сигналу "Кінець" пристрою, інформаційні входи n вхідних лічильників з'єднані з виходами відповідних регістрів, а вихід кожного з n вхідних лічильників є виходом ознаки нуля відповідного вхідного лічильника і з'єднаний з другим входом відповідного вузла рангів, а також з відповідним входом елемента І, вихід кожного з n вузлів рангів з'єднаний з входом прямої лічби відповідного вихідного лічильника, інформаційний вхід якого з'єднаний з інформаційним входом початкового стану пристрою, вихід ознаки кожного з n вузлів рангів з'єднаний з відповідним входом елемента АБО, вихід якого підключений до входу дозволу кожного з n вузлів рангів.

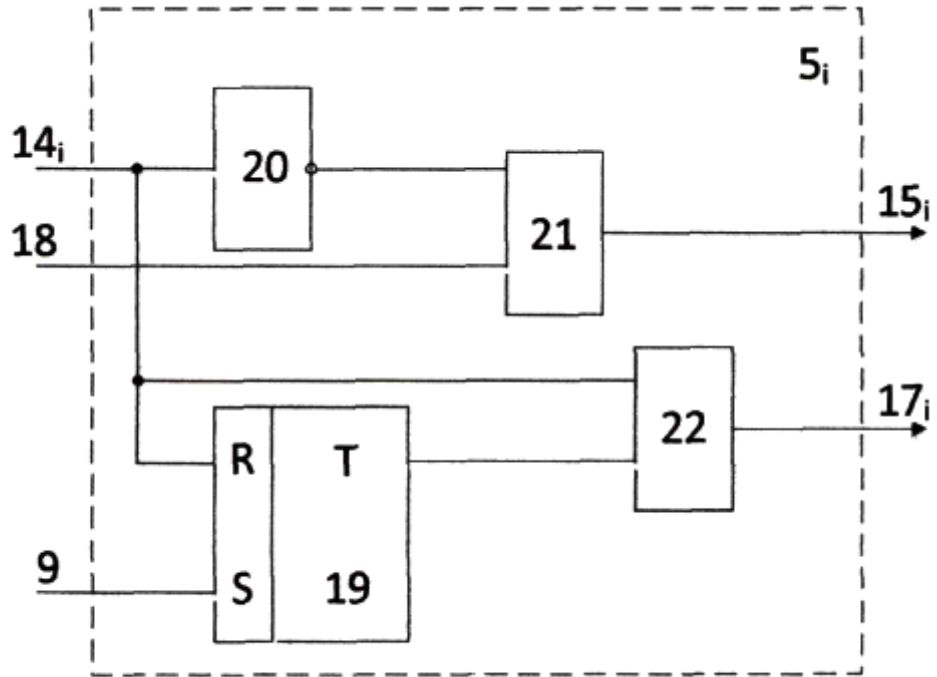
10

15

20



Фіг. 1



Фіг. 2