



УКРАЇНА

(19) UA

(11) 140786

(13) U

(51) МПК

G05F 1/08 (2006.01)

МІНІСТЕРСТВО РОЗВИТКУ  
ЕКОНОМІКИ, ТОРГІВЛІ ТА  
СІЛЬСЬКОГО ГОСПОДАРСТВА  
УКРАЇНИ

## (12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **u 2019 08807**

(22) Дата подання заявки: **22.07.2019**

(24) Дата, з якої є чинними  
права на корисну  
модель: **10.03.2020**

(46) Публікація відомостей  
про видачу патенту: **10.03.2020, Бюл.№ 5**

(72) Винахідник(и):

**Азаров Олексій Дмитрович (UA),  
Обертюх Максим Романович (UA),  
Стахов Олексій Ярославович (UA),  
Лизогуб Денис Володимирович (UA)**

(73) Власник(и):

**ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ  
ТЕХНІЧНИЙ УНІВЕРСИТЕТ,  
Хмельницьке шосе, 95, м. Вінниця, 21021  
(UA)**

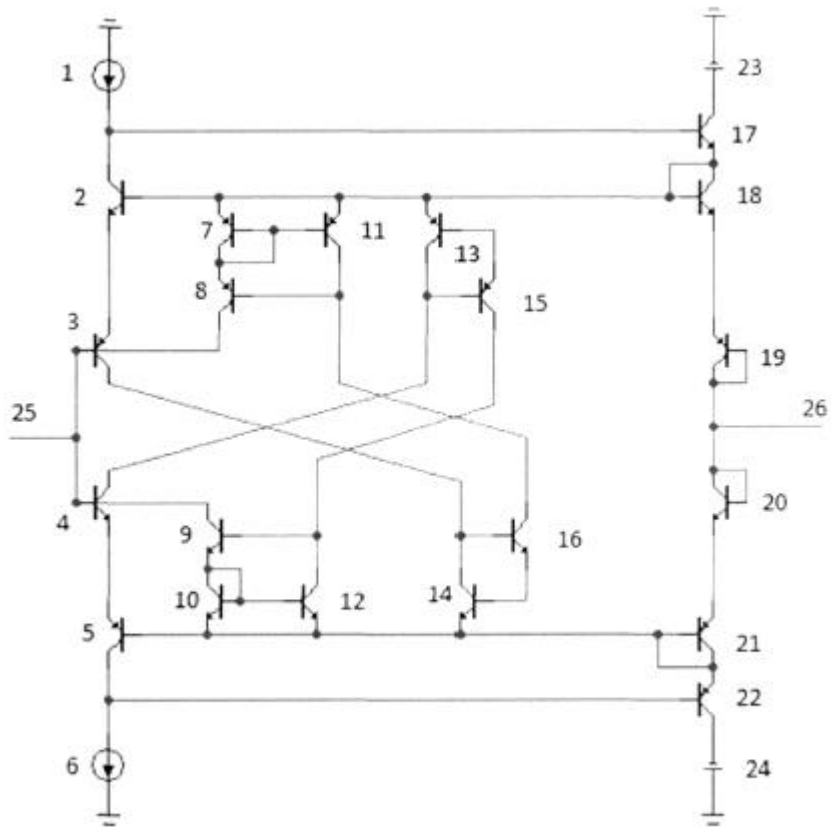
## (54) БУФЕР НАПРУГИ

(57) Реферат:

Буфер напруги містить двадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини. Джерела струму забезпечують роботу схеми в режимі по постійному струму. Для компенсації вхідного струму зміщення нуля в схему введено відбивачі струмів на транзисторах, а також генератори струмів бази. Шини додатного та від'ємного живлення забезпечують живлення схеми напругою +10 В та -10 В відповідно. Схема працює як буфер завдяки зворотному зв'язку.

UA 140786 U

UA 140786 U



Корисна модель належить до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомий буферний каскад [патент України № 1589, МПК H03K 5/22, G05B 1/00, опубл. 17.06.2006, бюл. № 7], який містить дванадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини. Вхідна шина з'єднана з базами четвертого та п'ятого транзисторів, колектори яких з'єднані з колекторами шостого та третього транзисторів відповідно, та емітерами сьомого та другого транзисторів відповідно. База та колектор першого транзистора об'єднані і приєднані до шини додатного живлення через перше джерело струму, а також до бази другого транзистора. База сьомого транзистора з'єднана з шиною від'ємного живлення через друге джерело струму. Колектори другого та сьомого транзисторів з'єднані з шинами додатного та від'ємного живлення відповідно. Емітер восьмого транзистора з'єднаний з базою сьомого транзистора та першим виводом другого джерела струму. Емітери дев'ятого та десятого транзисторів з'єднані з емітерами четвертого та п'ятого транзисторів відповідно. Бази та колектори дев'ятого та десятого транзисторів з'єднані з базами третього та шостого транзисторів відповідно. База та колектор дев'ятого транзистора з'єднані з емітером першого транзистора. База та колектор десятого транзистора з'єднані з базою та колектором восьмого транзистора. Емітери третього та шостого транзисторів з'єднані з емітерами одинадцятого та дванадцятого транзисторів відповідно. Бази і колектори одинадцятого та дванадцятого транзисторів з'єднані з вихідною шиною.

Недоліком цього технічного рішення є низька точність роботи обумовлена різницею базових струмів вхідного каскаду.

Найближчим аналогом є буферний пристрій [Бахтиаров Г.Д., Малинин В.В., Школин В.П. Аналого-цифровые преобразователи / Под ред. Г.Д. Бахтиарова. - М.: Советское радио, 1980. - 280 с. ил. Рис. 6.28 на сторінці 150], який містить вісім транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини. Бази другого та третього транзисторів з'єднані з вхідною шиною. Емітери другого та третього транзисторів з'єднані з емітерами першого та четвертого транзисторів відповідно, та з базами шостого та сьомого транзисторів відповідно, колектори другого та третього транзисторів з'єднані з колекторами сьомого та шостого транзисторів відповідно, а також з емітерами восьмого та п'ятого транзисторів відповідно. Бази та колектори першого та четвертого транзисторів з'єднані з базами п'ятого та восьмого транзисторів відповідно, а також з'єднані з шинами додатного та від'ємного живлення через перше та друге джерела струму відповідно. Колектори п'ятого та восьмого транзисторів з'єднані з шинами додатного та від'ємного живлення відповідно. Емітери шостого та сьомого транзисторів з'єднані з вихідною шиною.

Недоліком технічного рішення є низька точність роботи, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення буфера напруги, в якому за рахунок введення нових елементів і зв'язків між ними підвищується точність роботи пристрою та зменшується зсув нуля, що розширює функціональні можливості.

Поставлена задача вирішується тим, що в буфер напруги, який містить вісім транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому бази другого та третього транзисторів з'єднані з вхідною шиною, а емітери другого та третього транзисторів з'єднані з емітерами першого та четвертого транзисторів відповідно, колектори першого та четвертого транзисторів з'єднані з шинами додатного та від'ємного живлення через перше та друге джерела струму та базами п'ятого та восьмого транзисторів відповідно, колектори п'ятого та восьмого транзисторів з'єднані з шинами додатного та від'ємного живлення відповідно, колектор шостого транзистора з'єднаний з емітером п'ятого, а колектор сьомого транзистора з'єднаний з емітером восьмого, згідно з корисною моделлю, додатково введено дванадцять транзисторів, причому бази другого та третього транзисторів з'єднані з колекторами десятого та одинадцятого транзисторів відповідно, колектори другого та третього транзисторів з'єднані з колекторами шістнадцятого та п'ятнадцятого і базами вісімнадцятого та сімнадцятого транзисторів відповідно, базу першого транзистора з'єднано з емітерами дев'ятого, тринадцятого, п'ятнадцятого та п'ятого транзисторів а також колектором і базою шостого транзистора, емітер десятого транзистора з'єднаний з колектором дев'ятого та базами дев'ятого та тринадцятого транзисторів, база десятого з'єднана з колекторами тринадцятого та вісімнадцятого транзисторів, базу п'ятнадцятого та емітер сімнадцятого транзисторів з'єднано між собою, база четвертого транзистора з'єднана з емітерами дванадцятого, чотирнадцятого, шістнадцятого та восьмого транзисторів, а також з базою та колектором сьомого транзистора, емітер одинадцятого транзистора з'єднаний з колектором дванадцятого та базами чотирнадцятого та дванадцятого транзисторів, колектор чотирнадцятого транзистора з'єднаний з

базою одинадцятого та колектором сімнадцятого, емітер вісімнадцятого транзистора з'єднано з базою шістнадцятого, емітер шостого транзистора з'єднано з емітером дев'ятнадцятого транзистора, а емітер сьомого з'єднано з емітером двадцятого, база та колектор дев'ятнадцятого транзистора з'єднано з колектором та базою двадцятого транзистора та вихідною шиною.

Корисна модель пояснюється кресленням, на якому зображена схема буфера напруги.

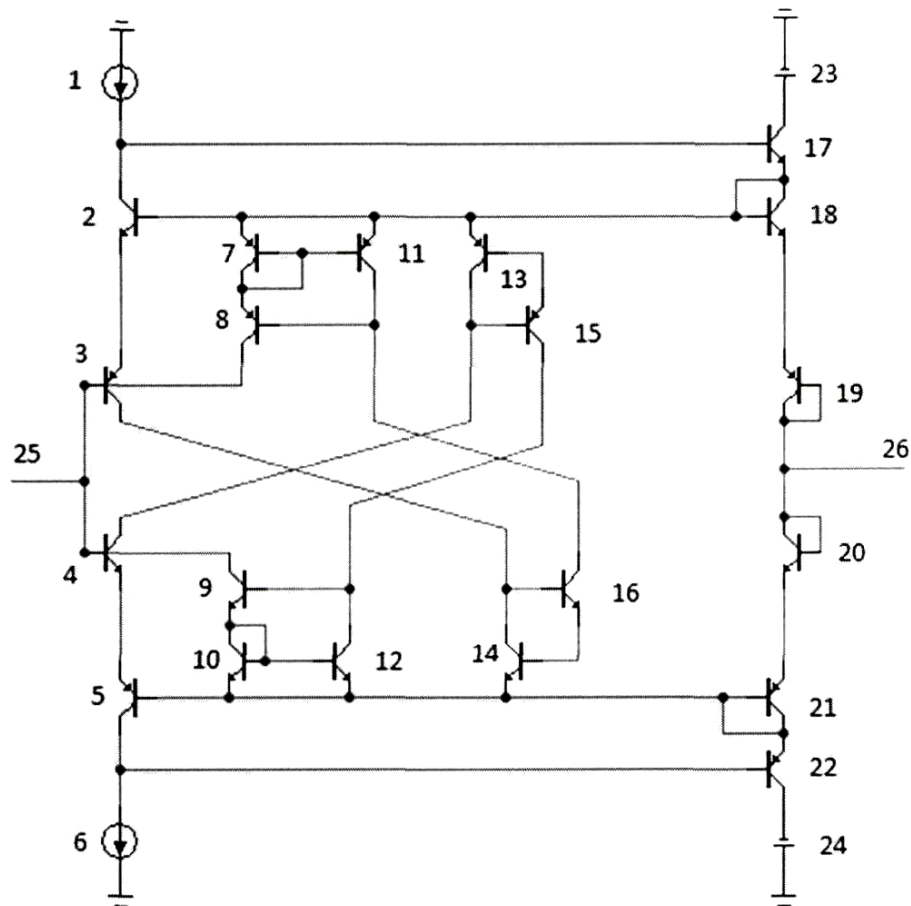
Буфер напруги містить вхідну 25 та вихідну 26 шини, двадцять транзисторів та шини додатного 23 та від'ємного 24 живлення. Бази другого 3 та третього 4 транзисторів з'єднані з вхідною шиною 25, а емітери другого 3 та третього 4 транзисторів з'єднано з емітерами першого 2 та четвертого 5 транзисторів відповідно. Колектори першого 2 та четвертого 5 транзисторів з'єднано з шинами додатного 23 та від'ємного 24 живлення через перше 1 та друге 6 джерела струму та базами п'ятого 17 та восьмого 22 транзисторів відповідно. Колектори п'ятого 17 та восьмого 22 транзисторів з'єднано з шинами додатного 23 та від'ємного 24 живлення відповідно, колектор шостого 18 транзистора з'єднано з емітером п'ятого 17, а колектор сьомого 21 транзистора з'єднано з емітером восьмого 22, введено дванадцять транзисторів, причому бази другого 3 та третього 4 транзисторів з'єднано з колекторами десятого 8 та одинадцятого 9 транзисторів відповідно, колектори другого 3 та третього 4 транзисторів з'єднано з колекторами шістнадцятого 14 та п'ятнадцятого 13 і базами вісімнадцятого 16 та сімнадцятого 15 транзисторів відповідно, базу першого 2 транзистора з'єднано з емітерами дев'ятого 7, тринадцятого 11, п'ятнадцятого 13 та п'ятого 17 транзисторів, а також колектором і базою шостого 18 транзистора, емітер десятого 8 транзистора з'єднано з колектором дев'ятого 7 та базами дев'ятого 7 та тринадцятого 11 транзисторів, база десятого 8 з'єднана з колекторами тринадцятого 11 та вісімнадцятого 16 транзисторів, базу п'ятнадцятого 13 та емітер сімнадцятого 15 транзисторів з'єднано між собою, база четвертого 5 транзистора з'єднана з емітерами дванадцятого 10, чотирнадцятого 12, шістнадцятого 14 та восьмого 22 транзисторів, а також з базою та колектором сьомого 21 транзистора, емітер одинадцятого 9 транзистора з'єднано з колектором дванадцятого 10 та базами чотирнадцятого 12 та дванадцятого 10 транзисторів, колектор чотирнадцятого 12 транзистора з'єднано з базою одинадцятого 9 та колектором сімнадцятого 15, емітер вісімнадцятого 16 транзистора з'єднано з базою шістнадцятого 14, емітер шостого 18 транзистора з'єднано з емітером дев'ятнадцятого 19 транзистора, а емітер сьомого 21 з'єднано з емітером двадцятого 20, база та колектор дев'ятнадцятого 19 транзистора з'єднано з колектором та базою двадцятого 20 транзистора та вихідною шиною 26.

Працює пристрій таким чином: вхідний сигнал від джерела вхідної напруги подається на вхідну шину 25. Якщо вхідна напруга збільшується то транзистор 3 призакривається а транзистор 4 привідкривається, при цьому транзистор 2 призакривається і струм зміщення від джерела струму 1 привідкриває транзистори 17, 18 та 19. Оскільки, транзистор 4 відкривається то транзистор 5 також відкривається і струм зміщення від генератора 6 протікає в базу транзистора 22 і призакриває його. Відповідно транзистори 21 та 20 також призакриваються. Таким чином напруга на виході схеми 26 зростає. Якщо вхідна напруга зменшується, то транзистори 4 та 5 призакриваються, а транзистори 2 та 3 привідкриваються. Струм від першого джерела струму перерозподіляється в базу транзистора 17 і призакриває його. Відповідно транзистори 19 та 18 призакриваються також. Струм від джерела струму 6 перерозподіляється в базу транзистора 22 і привідкриває його. Відповідно транзистори 21 та 20 привідкриваються також. Це призведе до зниження потенціалу на виході 26 схеми. Для компенсації вхідного струму зміщення нуля, в схему введено відбивачі струмів на транзисторах 7, 8, 11, а також 9, 10, 12, а також генератори струмів бази на транзисторах 12, 15 та 14, 16. Джерела струму 1 та 6 забезпечують роботу схеми в режимі по постійному струму. Шини додатного 23 та від'ємного 24 живлення забезпечують живлення схеми напругою +10Вта-10В відповідно.

#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Буфер напруги, який містить вісім транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому бази другого та третього транзисторів з'єднані з вхідною шиною, а емітери другого та третього транзисторів з'єднано з емітерами першого та четвертого транзисторів відповідно, колектори першого та четвертого транзисторів з'єднано з шинами додатного та від'ємного живлення через перше та друге джерела струму та базами п'ятого та восьмого транзисторів відповідно, колектори п'ятого та восьмого транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, колектор шостого транзистора з'єднано з емітером п'ятого, а колектор сьомого транзистора з'єднано з емітером восьмого

транзистора, який **відрізняється** тим, що введено додатково дванадцять транзисторів, причому бази другого та третього транзисторів з'єднано з колекторами десятого та одинадцятого транзисторів відповідно, колектори другого та третього транзисторів з'єднано з колекторами шістнадцятого та п'ятнадцятого і базами вісімнадцятого та сімнадцятого транзисторів відповідно, базу першого транзистора з'єднано з емітерами дев'ятого, тринадцятого, п'ятнадцятого та п'ятого транзисторів а також колектором і базою шостого транзистора, емітер десятого транзистора з'єднано з колектором дев'ятого та базами дев'ятого та тринадцятого транзисторів, база десятого транзистора з'єднана з колекторами тринадцятого та вісімнадцятого транзисторів, базу п'ятнадцятого та емітер сімнадцятого транзисторів з'єднано між собою, база четвертого транзистора з'єднана з емітерами дванадцятого, чотирнадцятого, шістнадцятого та восьмого транзисторів, а також з базою та колектором сьомого транзистора, емітер одинадцятого транзистора з'єднано з колектором дванадцятого та базами чотирнадцятого та дванадцятого транзисторів, колектор чотирнадцятого транзистора з'єднано з базою одинадцятого та колектором сімнадцятого транзисторів, емітер вісімнадцятого транзистора з'єднано з базою шістнадцятого, емітер шостого транзистора з'єднано з емітером дев'ятнадцятого транзистора, а емітер сьомого з'єднано з емітером двадцятого, база та колектор дев'ятнадцятого транзистора з'єднано з колектором та базою двадцятого транзистора та вихідною шиною.



Комп'ютерна верстка В. Мацело

Міністерство розвитку економіки, торгівлі та сільського господарства України,  
вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601