



УКРАЇНА

(19) **UA** (11) **142255** (13) **U**  
(51) МПК  
*H03F 3/26* (2006.01)

МІНІСТЕРСТВО РОЗВИТКУ  
ЕКОНОМІКИ, ТОРГІВЛІ ТА  
СІЛЬСЬКОГО ГОСПОДАРСТВА  
УКРАЇНИ

**(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ**

<p>(21) Номер заявки: <b>u 2019 11379</b></p> <p>(22) Дата подання заявки: <b>22.11.2019</b></p> <p>(24) Дата, з якої є чинними права на корисну модель: <b>25.05.2020</b></p> <p>(46) Публікація відомостей про видачу патенту: <b>25.05.2020, Бюл.№ 10</b></p>	<p>(72) Винахідник(и): <b>Азаров Олексій Дмитрович (UA), Генеральницький Євгеній Сергійович (UA)</b></p> <p>(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b></p>
--	---

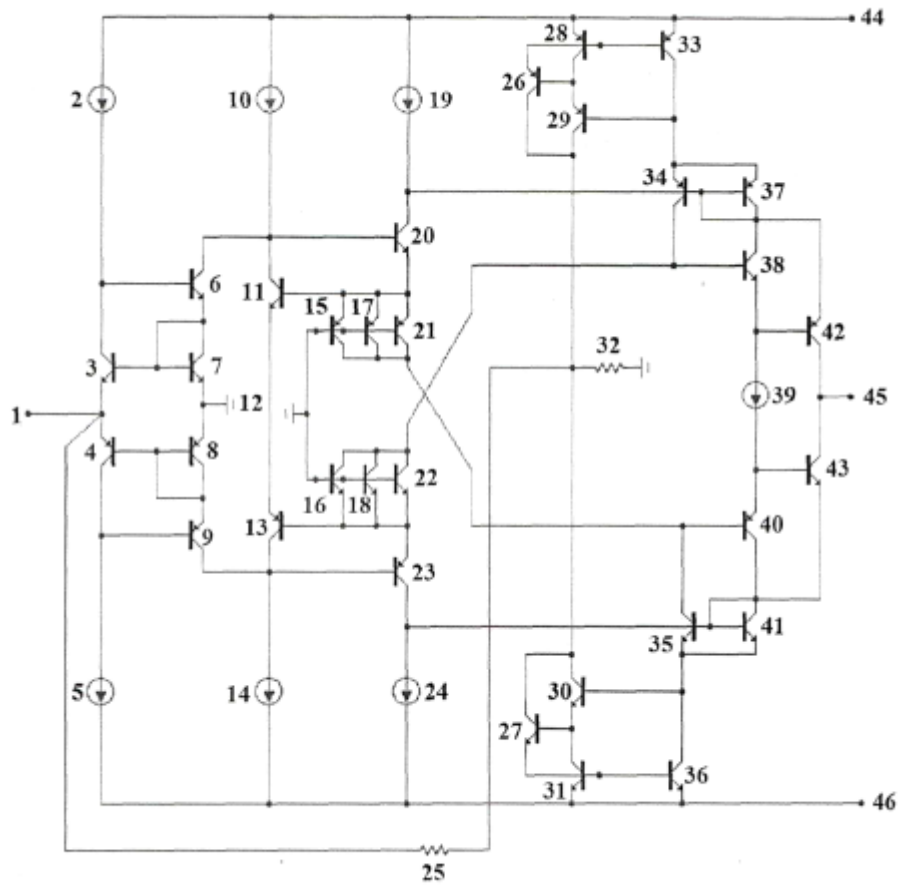
**(54) ДВОТАКТНИЙ ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ**

**(57) Реферат:**

Двотактний підсилювач постійного струму містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, перше і друге джерела струму з'єднані шинами додатного і від'ємного живлення відповідно. При цьому введено п'ять джерел струму, двадцять шість транзисторів, резистор масштабу та резистор шини нульового потенціалу, причому перше джерело струму з'єднано з базою сьомого та колектором третього транзисторів, друге джерело струму з'єднано з базою восьмого та колектором четвертого транзисторів, емітер сьомого транзистора з'єднано з колектором першого транзистора, емітер восьмого транзистора з'єднано з колектором другого транзистора, четверте та шосте джерела струму з'єднано з шиною від'ємного живлення, третє та п'яте джерела струму з'єднано з шиною додатного живлення, колектори сьомого та дев'ятого транзисторів об'єднані з базою одинадцятого транзистора та третім джерелом струму, колектори восьмого та десятого транзисторів об'єднані з базою чотирнадцятого транзистора та четвертим джерелом струму, емітери дев'ятого та десятого транзисторів з'єднані між собою, базу дев'ятого транзистора з'єднано з емітерами одинадцятого, дванадцятого, п'ятнадцятого, сімнадцятого транзисторів, базу десятого транзистора з'єднано з емітерами тринадцятого, чотирнадцятого, шістнадцятого, вісімнадцятого транзисторів.

UA 142255 U

UA 142255 U



Корисна модель належить до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

5 Як аналог вибрано двотактний симетричний підсилювач струму (патент України № 69736, Н03К 5/24, G05В 1/01, 2011), який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів та з колекторами сьомого та восьмого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, бази сьомого та восьмого транзисторів з'єднано з колекторами та базами дев'ятого та десятого транзисторів відповідно, а також з колекторами одинадцятого та дванадцятого транзисторів, а також з базами п'ятнадцятого та шістнадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів об'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з емітерами тринадцятого та чотирнадцятого транзисторів, а також з колекторами п'ятою та шостого транзисторів відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого та шістнадцятого транзисторів з'єднано з колекторами чотирнадцятого та тринадцятого транзисторів відповідно, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною, бази сімнадцятого та вісімнадцятого транзисторів з'єднано з базами п'ятого та шостого транзисторів відповідно, емітери сьомого, дев'ятого, п'ятого та сімнадцятого транзисторів, а також колектор п'ятнадцятого транзистора підключено до шини додатного живлення, емітери восьмого, десятого, шостого та вісімнадцятого транзисторів, а також колектор шістнадцятого транзистора підключено до шини від'ємного живлення.

Недоліком аналогу є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі схеми.

30 Як найближчий аналог вибрано підсилювач постійного струму (Push-pull amplifier with current mirrors for determining the quiescent operating point. United States Patent 3,852,678, Dec. 3, 1974), який містить перше і друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першим і другим джерелами струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, перше і друге джерела струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори п'ятого і шостого транзисторів з'єднано з вихідною шиною.

40 Недоліком найближчого аналога є недостатньо високий коефіцієнт підсилення та низький вихідний опір, що призводить до збільшення похибок при роботі схеми.

В основу корисної моделі поставлено задачу створення двотактного підсилювача постійного струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи пристрою за рахунок зменшення похибки лінійності передатної характеристики та збільшення вихідного опору, що розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний підсилювач постійного струму, який містить сім джерел струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, тридцять два транзистора, резистор масштабу та резистор шини нульового потенціалу, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, перше і друге джерела струму з'єднані шинами додатного і від'ємного живлення відповідно, причому перше джерело струму з'єднано з базою сьомого та колектором третього транзисторів, друге джерело струму з'єднано з базою восьмого та колектором четвертого транзисторів, емітер сьомого транзистора з'єднано з колектором першого транзистора, емітер восьмого транзистора з'єднано з колектором другого транзистора, четверте та шосте джерела струму з'єднано з шиною від'ємного живлення, третє та п'яте джерела струму з'єднано з шиною додатного живлення, колектори сьомого та дев'ятого транзисторів об'єднані з базою одинадцятого транзистора та третім джерелом струму,

колектори восьмого та десятого транзисторів об'єднані з базою чотирнадцятого транзистора та четвертим джерелом струму, емітери дев'ятого та десятого транзисторів з'єднані між собою, базу дев'ятого транзистора з'єднано з емітерами одинадцятого, дванадцятого, п'ятнадцятого, сімнадцятого транзисторів, базу десятого транзистора з'єднано з емітерами тринадцятого, чотирнадцятого, шістнадцятого, вісімнадцятого транзисторів, бази дванадцятого, п'ятнадцятого, сімнадцятого та тринадцятого, шістнадцятого, вісімнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори дванадцятого, п'ятнадцятого, сімнадцятого, двадцять сьомого транзисторів об'єднано та з'єднано з базою тридцять першого транзистора, колектори тринадцятого, шістнадцятого, вісімнадцятого, двадцять шостого транзисторів об'єднано та з'єднано з базою тридцятого транзистора, колектори чотирнадцятого, тридцять першого, тридцять другого транзисторів та бази двадцять сьомого, тридцять другого транзисторів та емітер шостого транзистора об'єднано та з'єднано з шостим джерелом струму, колектори одинадцятого, двадцять дев'ятого, тридцятого транзисторів та бази двадцять шостого, двадцять дев'ятого транзисторів та емітер п'ятого транзистора об'єднано та з'єднано з п'ятим джерелом струму, емітери двадцять першого та двадцять п'ятого транзисторів з'єднані з шиною додатного живлення, бази двадцять першого та двадцять п'ятого транзисторів об'єднано та з'єднано з емітером дев'ятнадцятого транзистора, базу дев'ятнадцятого транзистора з'єднано з емітером двадцять другого та колектором двадцять першого транзисторів, емітери двадцять шостого та двадцять дев'ятого транзисторів об'єднано та з'єднано з базою двадцять другого та колектором двадцять п'ятого транзисторів, колектори дев'ятнадцятого, двадцять другого, двадцятого, двадцять третього транзисторів об'єднано та з'єднано з резистором шини нульового потенціалу та резистором масштабу, резистор шини нульового потенціалу з'єднано з шиною нульового потенціалу, резистор масштабу з'єднано з вхідною шиною, емітер тридцятого та база п'ятого транзисторів об'єднані та з'єднані з сьомим джерелом струму, емітер тридцять першого та база шостого транзисторів об'єднано та з'єднано з сьомим джерелом струму, емітер двадцятого транзистора з'єднано з базами двадцять четвертого та двадцять восьмого транзисторів, базу двадцятого транзистора з'єднано з емітером двадцять третього та колектором двадцять четвертого транзисторів, емітери двадцять сьомого, тридцять другого транзисторів об'єднані та з'єднані з базою двадцять третього та колектором двадцять восьмого транзисторів, емітери двадцять четвертого та двадцять восьмого транзисторів з'єднані з шиною додатного живлення.

На кресленні представлено принципову схему двотактного підсилювача постійного струму.

Пристрій містить перше 2, друге 5, третє 10, четверте 14, п'яте 19, шосте 24, сьоме 39 джерела струму, шини додатного 44 і від'ємного 46 живлення, вхідну 1 і вихідну 45 шини, шину нульового потенціалу 12, тридцять два транзисторів, резистор масштабу 25 та резистор шини нульового потенціалу 32, причому вхідну шину 1 з'єднано з емітерами третього 3 та четвертого 4 транзисторів відповідно, бази третього 3 і четвертого 4 транзисторів з'єднано з базами та колекторами першого 7 і другого 8 транзисторів відповідно, емітери першого 7 і другого 8 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 12, перше 2 і друге 5 джерела струму з'єднані шинами додатного 44 і від'ємного 46 живлення відповідно, причому перше джерело струму 2 з'єднано з базою сьомого 6 та колектором третього 3 транзисторів, друге джерело струму 5 з'єднано з базою восьмого 9 та колектором четвертого 4 транзисторів, емітер сьомого 6 транзистора з'єднано з колектором першого 7 транзистора, емітер восьмого 9 транзистора з'єднано з колектором другого 8 транзистора, четверте 14 та шосте 24 джерела струму з'єднано з шиною від'ємного живлення 46, третє 10 та п'яте 19 джерела струму з'єднано з шиною додатного живлення 44, колектори сьомого 6 та дев'ятого 11 транзисторів об'єднані з базою одинадцятого 20 транзистора та третім джерелом струму 10, колектори восьмого 9 та десятого 13 транзисторів об'єднані з базою чотирнадцятого 23 транзистора та четвертим джерелом струму 14, емітери дев'ятого 11 та десятого 13 транзисторів з'єднані між собою, базу дев'ятого транзистора 11 з'єднано з емітерами одинадцятого 20, дванадцятого 15, п'ятнадцятого 17, сімнадцятого 21 транзисторів, базу десятого 13 транзистора з'єднано з емітерами тринадцятого 16, чотирнадцятого 23, шістнадцятого 18, вісімнадцятого 22 транзисторів, бази дванадцятого 15, п'ятнадцятого 17, сімнадцятого 21 та тринадцятого 16, шістнадцятого 18, вісімнадцятого 22 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 12, колектори дванадцятого 15, п'ятнадцятого 17, сімнадцятого 21, двадцять сьомого 35 транзисторів об'єднано та з'єднано з базою тридцять першого 40 транзистора, колектори тринадцятого 16, шістнадцятого 18, вісімнадцятого 22, двадцять шостого 34 транзисторів об'єднано та з'єднано з базою тридцятого 38 транзистора, колектори чотирнадцятого 23, тридцять першого 40, тридцять другого 41 транзисторів та бази двадцять сьомого 35, тридцять другого 41 транзисторів та емітер шостого 43 транзистора об'єднано та

з'єднано з шостим джерелом струму 24, колектори одинадцятого 20, двадцять дев'ятого 37, тридцятого 38 транзисторів та бази двадцять шостого 34, двадцять дев'ятого 37 транзисторів та емітер п'ятого 42 транзистора об'єднано та з'єднано з п'ятим джерелом струму 19, емітери двадцять першого 28 та двадцять п'ятого 33 транзисторів з'єднані з шиною додатного живлення 44, бази двадцять першого 28 та двадцять п'ятого 33 транзисторів об'єднано та з'єднано з емітером дев'ятнадцятого 26 транзистора, базу дев'ятнадцятого 26 транзистора з'єднано з емітером двадцять другого 29 та колектором двадцять першого 28 транзисторів, емітери двадцять шостого 34 та двадцять дев'ятого 37 транзисторів об'єднано та з'єднано з базою двадцять другого 29 та колектором двадцять п'ятого 33 транзисторів, колектори дев'ятнадцятого 26, двадцять другого 29, двадцятого 27, двадцять третього 30 об'єднано та з'єднано з резистором шини нульового потенціалу 32 та резистором масштабу 25, резистор шини нульового потенціалу 32 з'єднано з шиною нульового потенціалу 12, резистор масштабу 25 з'єднано з вхідною шиною 1, емітер тридцятого 38 та база п'ятого 42 транзисторів об'єднані та з'єднані з сьомим джерелом струму 39, емітер тридцять першого 40 та база шостого 43 транзисторів об'єднано та з'єднано з сьомим джерелом струму 39, емітер двадцятого 27 транзистора з'єднано з базами двадцять четвертого 31 та двадцять восьмого 36 транзисторів, базу двадцятого 27 транзистора з'єднано з емітером двадцять третього 30 та колектором двадцять четвертого 31 транзисторів, емітери двадцять сьомого 35, тридцять другого 41 транзисторів об'єднані та з'єднані з базою двадцять третього 30 та колектором двадцять восьмого 36 транзисторів, емітери двадцять четвертого 31 та двадцять восьмого 36 транзисторів з'єднані з шиною додатного живлення 44.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 1.

Якщо вхідний струм втікає через вхідну шину на вхід, то четвертий 4 транзистор призакривається, а третій 3 транзистор привідкривається, при цьому базовий струм восьмого 9 транзистора зменшується і він призакривається, а базовий струм сьомого 6 транзистора збільшується і він привідкривається, відповідно чотирнадцятий 23 транзистор привідкривається, а одинадцятий 20 транзистор призакривається, при цьому базовий струм дванадцятого 15, п'ятнадцятого 17, сімнадцятого 21 транзисторів зменшується і вони призакривається, а базовий струм тринадцятого 16, шістнадцятого 18, вісімнадцятого 22 транзисторів збільшується і вони відповідно привідкриваються, при цьому п'ятий 42 транзистор привідкривається, а шостий 43 транзистор призакривається, різницевий колекторний струм п'ятого 42 і шостого 43 транзисторів протікає на вихід через вихідну шину 45, відповідно двадцять другий 29 транзистор привідкривається, а двадцять третій 30 транзистор призакривається, при цьому різницевий колекторний струм двадцять другого 29 і двадцять третього 30 транзисторів через шину зворотного зв'язку потрапляє на до резистору шини нульового потенціалу 32, а далі через резистор масштабу 25 повертається на вхід схеми 1.

Якщо вхідний струм витікає через вхідну шину на вхід, то четвертий 4 транзистор привідкривається, а третій 3 транзистор призакривається, при цьому базовий струм восьмого 9 транзистора збільшується і він привідкривається, а базовий струм сьомого 6 транзистора зменшується і він призакривається, відповідно чотирнадцятий 23 транзистор призакривається, а одинадцятий 20 транзистор привідкривається, при цьому базовий струм дванадцятого 15, п'ятнадцятого 17, сімнадцятого 21 транзисторів збільшується і вони привідкриваються, а базовий струм тринадцятого 16, шістнадцятого 18, вісімнадцятого 22 транзисторів зменшується і вони відповідно призакриваються, при цьому п'ятий 42 транзистор призакривається, а шостий 43 транзистор привідкривається, різницевий колекторний струм п'ятого 42 і шостого 43 транзисторів протікає на вихід через вихідну шину 45, відповідно двадцять другий 29 транзистор призакривається, а двадцять третій 30 транзистор привідкривається, при цьому різницевий колекторний струм двадцять другого 29 і двадцять третього 30 транзисторів через шину зворотного зв'язку потрапляє на до резистору шини нульового потенціалу 32, а далі через резистор масштабу 25 повертається на вхід схеми 1.

Перше 2, друге 5, третє 10, четверте 14, п'яте 19, шосте 24 джерела струму утворюють схему задання режимів по постійному струму каскадів схеми.

Перший 7, третій 3, сьомий 6 та другий 8, четвертий 4 та восьмий 9 транзистори утворюють вхідний каскад на основі відбивачів Вілсона, дев'ятий 11, десятий 13, одинадцятий 20, дванадцятий 15, тринадцятий 16, чотирнадцятий 23, п'ятнадцятий 17, шістнадцятий 18, сімнадцятий 21, вісімнадцятий 22 транзистори утворюють проміжний підсилювальний каскад.

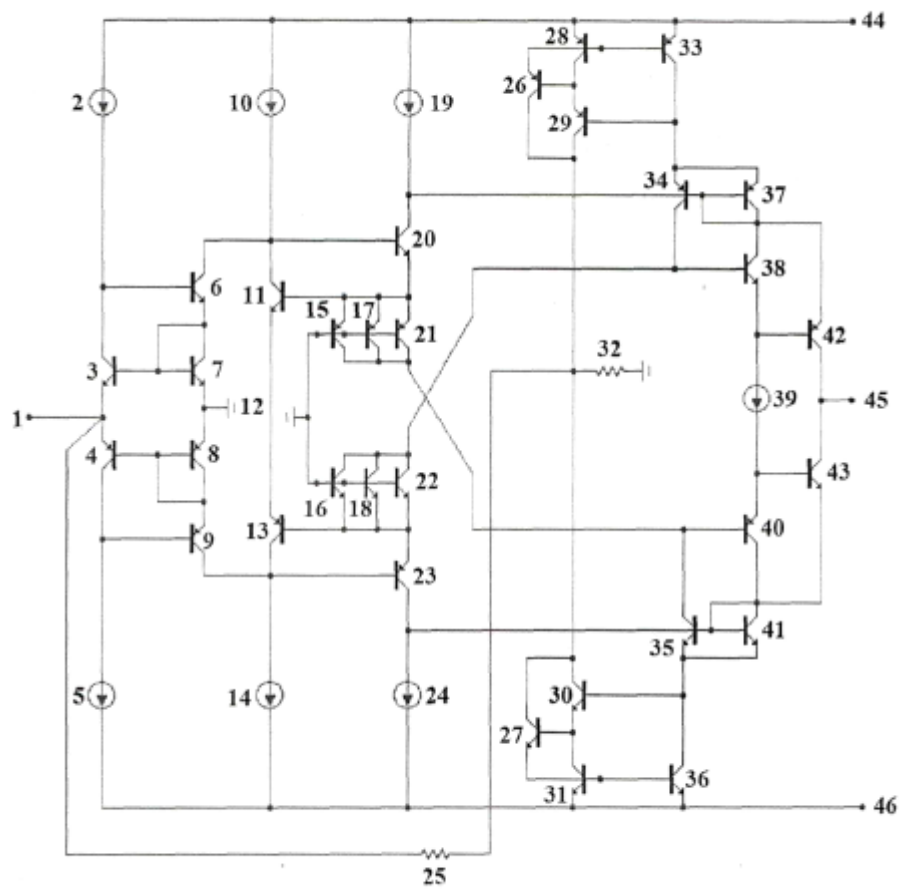
Удосконалені відбивачі струму Вілсона, які утворені на дев'ятнадцятому 26, двадцять першому 28, двадцять другому 29, двадцять п'ятому 33 та двадцятому 27, двадцять третьому 30, двадцять четвертому 31, двадцять восьмому 36 транзисторах слугують для роботи

від'ємного зовнішнього зворотного зв'язку та за рахунок його глибини дозволяють масштабувати коефіцієнт передачі по струму, який задається на резисторі масштабу 25 та резисторі шини нульового потенціалу 32.

5 Вихідний каскад по якому сигнал прямує до вихідної шини 45 побудовано на двох спеціалізованих відбивачах струму, які містять складені транзистори регулятори, які утворені з тридцятого 38, п'ятого 42 та тридцять першого 40, шостого 43 транзисторів відповідно. Двадцять шостий 34, двадцять дев'ятий 37, а також двадцять сьомий 35, тридцять другий 41 транзистори забезпечують від'ємний зворотний зв'язок відбивачів струму вихідного каскаду, сьоме джерело струму 39 задає робочу точку транзисторів вихідного каскаду, шина нульового потенціалу 12, шина додатного живлення 44 та шина від'ємного живлення 46 слугують для забезпечення режиму по напрузі каскадів схеми.

#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

15 Двотактний підсилювач постійного струму, що містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, перше і друге джерела струму з'єднані шинами додатного і від'ємного живлення відповідно, який **відрізняється** тим, що введено п'ять джерел струму, двадцять шість транзисторів, резистор масштабу та резистор шини нульового потенціалу, причому перше джерело струму з'єднано з базою сьомого та колектором третього транзисторів, друге джерело струму з'єднано з базою восьмого та колектором четвертого транзисторів, емітер сьомого транзистора з'єднано з колектором першого транзистора, емітер восьмого транзистора з'єднано з колектором другого транзистора, четверте та шосте джерела струму з'єднано з шиною від'ємного живлення, третє та п'яте джерела струму з'єднано з шиною додатного живлення, колектори сьомого та дев'ятого транзисторів об'єднані з базою одинадцятого транзистора та третім джерелом струму, колектори восьмого та десятого транзисторів об'єднані з базою чотирнадцятого транзистора та четвертим джерелом струму, емітери дев'ятого та десятого транзисторів з'єднані між собою, базу дев'ятого транзистора з'єднано з емітерами одинадцятого, дванадцятого, п'ятнадцятого, сімнадцятого транзисторів, базу десятого транзистора з'єднано з емітерами тринадцятого, чотирнадцятого, шістнадцятого, вісімнадцятого транзисторів, бази дванадцятого, п'ятнадцятого, сімнадцятого та тринадцятого, шістнадцятого, вісімнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори дванадцятого, п'ятнадцятого, сімнадцятого, двадцять сьомого транзисторів об'єднано та з'єднано з базою тридцять першого транзистора, колектори тринадцятого, шістнадцятого, вісімнадцятого, двадцять шостого транзисторів об'єднано та з'єднано з базою тридцятого транзистора, колектори чотирнадцятого, тридцять першого, тридцять другого транзисторів та бази двадцять сьомого, тридцять другого транзисторів та емітер шостого транзистора об'єднано та з'єднано з шостим джерелом струму, колектори одинадцятого, двадцять дев'ятого, тридцятого транзисторів та бази двадцять шостого, двадцять дев'ятого транзисторів та емітер п'ятого транзистора об'єднано та з'єднано з п'ятим джерелом струму, емітери двадцять першого та двадцять п'ятого транзисторів з'єднані з шиною додатного живлення, бази двадцять першого та двадцять п'ятого транзисторів об'єднано та з'єднано з емітером дев'ятнадцятого транзистора, базу дев'ятнадцятого транзистора з'єднано з емітером двадцять другого та колектором двадцять першого транзисторів, емітери двадцять шостого та двадцять дев'ятого транзисторів об'єднано та з'єднано з базою двадцять другого та колектором двадцять п'ятого транзисторів, колектори дев'ятнадцятого, двадцять другого, двадцять, двадцять третього транзисторів об'єднано та з'єднано з резистором шини нульового потенціалу та резистором масштабу, резистор шини нульового потенціалу з'єднано з шиною нульового потенціалу, резистор масштабу з'єднано з вхідною шиною, емітер тридцятого та база п'ятого транзисторів об'єднані та з'єднані з сьомим джерелом струму, емітер тридцять першого та база шостого транзисторів об'єднано та з'єднано з сьомим джерелом струму, емітер двадцятього транзистора з'єднано з базами двадцять четвертого та двадцять восьмого транзисторів, базу двадцятього транзистора з'єднано з емітером двадцять третього та колектором двадцять четвертого транзисторів, емітери двадцять сьомого, тридцять другого транзисторів об'єднані та з'єднані з базою двадцять третього та колектором двадцять восьмого транзисторів, емітери двадцять четвертого та двадцять восьмого транзисторів з'єднані з шиною додатного живлення.




---

Комп'ютерна верстка А. Крулевський

Міністерство розвитку економіки, торгівлі та сільського господарства України,  
вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

---

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601