



УКРАЇНА

(19) UA

(11) 142768

(13) U

(51) МПК

H03F 3/26 (2006.01)

МІНІСТЕРСТВО РОЗВИТКУ
ЕКОНОМІКИ, ТОРГІВЛІ ТА
СІЛЬСЬКОГО ГОСПОДАРСТВА
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **u 2020 00203**

(22) Дата подання заявки: **13.01.2020**

(24) Дата, з якої є чинними
права на корисну
модель: **25.06.2020**

(46) Публікація відомостей
про видачу патенту: **25.06.2020, Бюл.№ 12**

(72) Винахідник(и):

**Азаров Олексій Дмитрович (UA),
Генеральницький Євгеній Сергійович
(UA)**

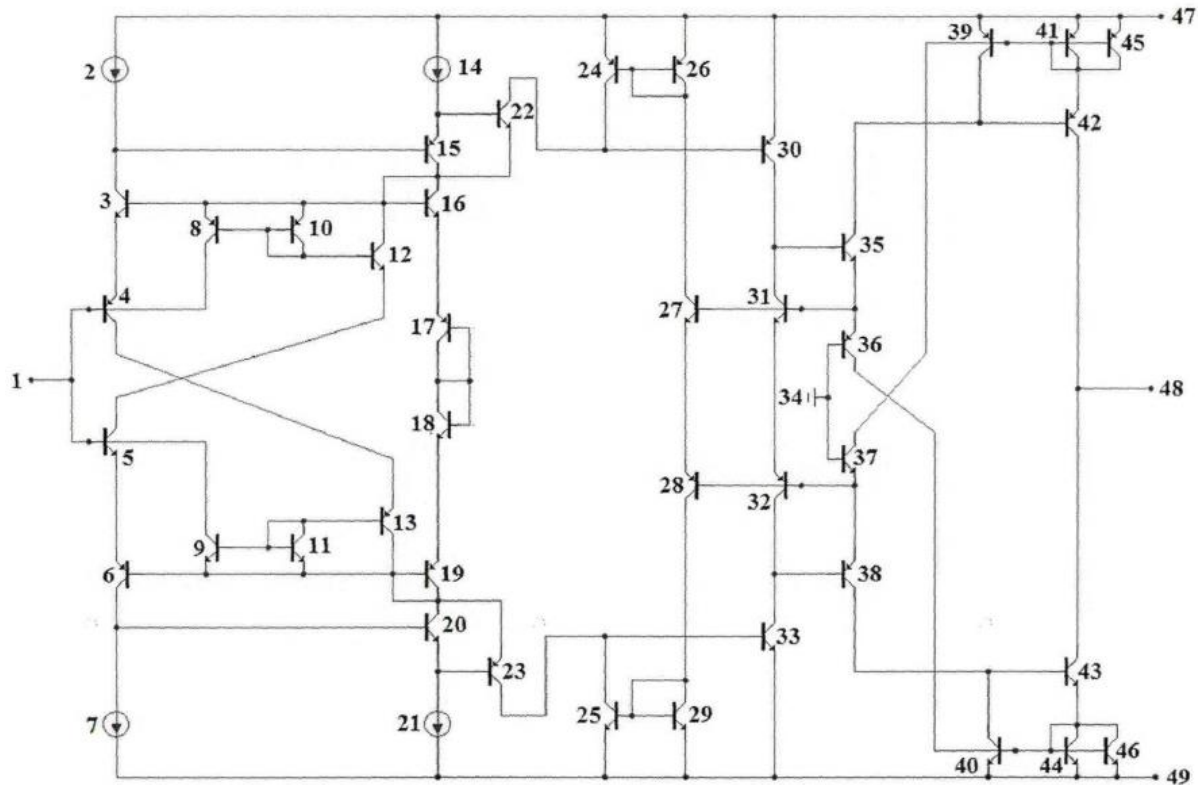
(73) Власник(и):

**ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ
ТЕХНІЧНИЙ УНІВЕРСИТЕТ,
Хмельницьке шосе, 95, м. Вінниця, 21021
(UA)**

(54) БУФЕРНИЙ КАСКАД

(57) Реферат:

Буферний каскад містить десять джерел струму, перше та друге джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини. Введено тридцять транзисторів, два джерела струму, шину нульового потенціалу.



UA 142768 U

Корисна модель належить до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомий аналог - буферний каскад (патент України № 15896 м. кл., H03K 5/22, G05B 1/00, бюл. № 7, 2006 р.), який містить вісім транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідна шина з'єднана з базами четвертого та п'ятого транзисторів, колектори яких з'єднані з колекторами шостого та третього транзисторів відповідно, та емітерами сьомого та другого транзисторів відповідно, база та колектор першого транзистора об'єднані і приєднані до шини додатного живлення через перше джерело струму, а також до бази другого транзистора, база сьомого транзистора з'єднана з шиною від'ємного живлення через друге джерело струму, колектори другого та сьомого транзисторів з'єднані з шинами додатного та від'ємного живлення відповідно, крім того введені дев'ятий, десятий, одинадцятий, дванадцятий транзистори, причому база кожного з них з'єднана з його колектором, емітер восьмого транзистора з'єднаний з базою сьомого транзистора та першим виводом другого джерела струму, емітери дев'ятого та десятого транзисторів з'єднані з емітерами четвертого та п'ятого транзисторів відповідно, бази та колектори дев'ятого та десятого транзисторів з'єднані з базами третього та шостого транзисторів відповідно, а також база та колектор дев'ятого транзистора з'єднані з емітером першого транзистора, база та колектор десятого транзистора з'єднані з базою та колектором восьмого транзистора, емітери третього та шостого транзисторів з'єднані з емітерами одинадцятого та дванадцятого транзисторів відповідно, бази і колектори одинадцятого та дванадцятого транзисторів з'єднані з вихідною шиною.

Недоліками аналога є низька точність, що викликано значною вихідною напругою зміщення нуля через неідентичність параметрів пар п-р-п та р-п-р транзисторів у верхньому та нижньому каналах.

За найближчий аналог вибрано буферний каскад (патент України № 51014 м. кл., H03K 5/22, G05B 1/00, бюл. № 12, 2010 р.), який містить вісім транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого та п'ятого транзисторів, колектори другого та сьомого транзисторів з'єднано з шинами додатного та від'ємного живлення відповідно, емітери другого та сьомого транзисторів з'єднано з колекторами третього та шостого транзисторів відповідно, колектор першого транзистора з'єднано з шиною додатного живлення через відповідні виводи першого джерела струму, колектор восьмого транзистора з'єднано з шиною від'ємного живлення через відповідні виводи другого джерела струму, крім того введено дев'ятий та десятий транзистори, причому бази другого та сьомого транзисторів з'єднано з колекторами першого та восьмого транзисторів відповідно, а бази першого та восьмого транзисторів з'єднано з базами та колекторами третього та шостого транзисторів відповідно, колектори та бази дев'ятого та десятого транзисторів об'єднано між собою, а також з колекторами четвертого та п'ятого транзисторів та з'єднано з вихідною шиною.

Недоліками найближчого аналога є низька точність за рахунок низького вхідного опору, який обумовлений низьким вхідним опором біполярних транзисторів, що призводите до збільшення похибки коефіцієнта передачі при підключенні на вхід буферного пристрою джерела сигналу з високим вихідним опором. Крім цього такі недоліки обмежують функціональні можливості пристрою.

В основу корисної моделі поставлено задачу створення буферного каскаду, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність, а це в свою чергу розширює галузь використання корисної моделі в різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що буферний каскад містить сорок транзисторів, чотири джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, шину нульового потенціалу, причому вхідну шину з'єднано з базами четвертого та п'ятого транзисторів, емітери першого та четвертого транзисторів з'єднані між собою, базу першого транзистора з'єднано з базою і колектором третього транзистора та емітером другого транзистора, колектор першого транзистора з'єднано з першим джерелом струму, яке в свою чергу з'єднане з шиною додатного живлення, емітери п'ятого та восьмого транзисторів з'єднані між собою, колектор восьмого транзистора з'єднано з другим джерелом струму, яке в свою чергу з'єднано з шиною від'ємного живлення, база восьмого транзистора з'єднана з базою і колектором шостого транзистора та емітером сьомого транзистора, емітери шостого та десятого транзисторів об'єднано між собою, колектори та бази дев'ятого та десятого транзисторів з'єднано між собою, емітери дев'ятого та третього транзисторів об'єднані, причому базу четвертого з'єднано з колектором одинадцятого транзисторів, емітери одинадцятого та

тринадцятого транзисторів об'єднано та з'єднано з базою першого транзистора, базу першого та колектор п'ятнадцятого транзисторів об'єднано між собою, бази одинадцятого, тринадцятого та п'ятнадцятого транзисторів об'єднано та з'єднано з колектором тринадцятого транзистора, колектор п'ятого транзистора з'єднано з емітером п'ятнадцятого транзистора, колектор четвертого транзистора з'єднано з емітером шістнадцятого транзистора, база п'ятого та колектор дванадцятого транзисторів з'єднані між собою, бази дванадцятого, чотирнадцятого, шістнадцятого транзисторів об'єднані та з'єднані з колектором чотирнадцятого транзистора, емітери дванадцятого та чотирнадцятого транзисторів об'єднані та з'єднані з базою восьмого транзистора, колектор шістнадцятого транзистора з'єднано з базою восьмого транзистора, базу вісімнадцятого транзистора з'єднано з колектором восьмого транзистора, колектори шостого та вісімнадцятого транзисторів з'єднані між собою, емітер вісімнадцятого транзистора об'єднано з базою сьомого транзистора та з'єднано з четвертим джерелом струму, яке в свою чергу з'єднане з шиною від'ємного живлення, базу сімнадцятого транзистора з'єднано з колектором першого транзистора, колектори сімнадцятого та третього транзисторів з'єднані між собою, емітер сімнадцятого транзистора об'єднано з базою другого транзистора та з'єднано з третім джерелом струму, яке в свою чергу з'єднано з шиною додатного живлення, колектори другого та дев'ятнадцятого транзисторів об'єднані та з'єднані з базою двадцять п'ятого транзистора, шина додатного живлення з'єднана з емітерами дев'ятнадцятого, двадцять першого, двадцять п'ятого, тридцять третього, тридцять п'ятого, тридцять дев'ятого транзисторів, колектори двадцять першого та двадцять другого транзисторів об'єднані та з'єднані з базами дев'ятнадцятого та двадцять першого транзисторів, емітери двадцять другого та двадцять третього транзисторів з'єднані між собою, колектори двадцять третього та двадцять четвертого транзисторів об'єднані та з'єднані з базами двадцять другого та двадцять четвертого транзисторів, колектори сьомого та двадцять другого транзисторів об'єднані та з'єднані з базою двадцять восьмого транзистора, шина від'ємного живлення з'єднана з емітерами двадцять другого, двадцять четвертого, двадцять восьмого, тридцять четвертого, тридцять восьмого, сорокового транзисторів, бази двадцять другого та двадцять шостого транзисторів об'єднано та з'єднано з емітерами двадцять дев'ятого та тридцять другого транзисторів, бази двадцять третього та двадцять сьомого транзисторів об'єднано та з'єднано з емітерами тридцять першого та тридцять другого транзисторів, емітери двадцять шостого та двадцять сьомого транзисторів з'єднані між собою, бази тридцять другого та тридцять першого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори двадцять п'ятого та двадцять шостого транзисторів об'єднані та з'єднані з базою двадцять дев'ятого транзистора, колектори двадцять сьомого та двадцять восьмого транзисторів об'єднані та з'єднані з базою тридцять другого транзистора, колектори тридцять першого, тридцять п'ятого, тридцять дев'ятого транзисторів об'єднано та з'єднано з базами тридцять третього, тридцять п'ятого, тридцять дев'ятого транзисторів, які в свою чергу з'єднані з емітером тридцять шостого транзистора, колектори двадцять дев'ятого та тридцять третього транзисторів об'єднані та з'єднані з базою тридцять шостого транзистора, колектори тридцять шостого та тридцять сьомого транзисторів об'єднані та з'єднані з вихідною шиною, колектори тридцять другого та тридцять четвертого транзисторів об'єднані та з'єднані з базою тридцять сьомого транзистора, колектори тридцять другого, тридцять восьмого, сорокового транзисторів об'єднані та з'єднані з базами тридцять четвертого, тридцять восьмого, сорокового транзисторів, які в свою чергу з'єднані з емітером тридцять сьомого транзистора.

Суть корисної моделі пояснюється кресленням, де представлено принципову схему буферного каскаду.

Пристрій містить сорок транзисторів, перше 2, друге 7, третє 14, четверте 21 джерела струму, шини додатного 47 та від'ємного 49 живлення, вхідну 1 та вихідну 48 шини, шину нульового потенціалу 34, причому вхідну шину 1 з'єднано з базами четвертого 4 та п'ятого 5 транзисторів, емітери першого 3 та четвертого 4 транзисторів з'єднані між собою, базу першого 3 транзистора з'єднано з базою і колектором третього 16 транзистора та емітером другого 22 транзистора, колектор першого 3 транзистора з'єднано з першим джерелом струму 2, яке в свою чергу з'єднане з шиною додатного живлення 47, емітери п'ятого 5 та восьмого 6 транзисторів з'єднані між собою, колектор восьмого 6 транзистора з'єднано з другим 7 джерелом струму, яке в свою чергу з'єднано з шиною від'ємного живлення 49, базу восьмого 6 транзистора з'єднано з базою і колектором шостого 19 транзистора та емітером сьомого 23 транзистора, емітери шостого 19 та десятого 18 транзисторів об'єднано між собою, колектори та бази дев'ятого 17 та десятого 18 транзисторів з'єднані між собою, емітери дев'ятого 17 та третього 16 транзисторів об'єднані, причому базу четвертого 4 з'єднано з колектором одинадцятого 8 транзисторів, емітери одинадцятого 8 та тринадцятого 10 транзисторів об'єднано та з'єднано з базою першого 3 транзистора, базу першого 3 та колектор

п'ятнадцятого 12 транзисторів об'єднано між собою, бази одинадцятого 8, тринадцятого 10 та п'ятнадцятого 12 транзисторів об'єднано та з'єднано з колектором тринадцятого 10 транзистора, колектор п'ятого 5 транзистора з'єднано з емітером п'ятнадцятого 12 транзистора, колектор четвертого 4 транзистора з'єднано з емітером шістнадцятого 13 транзистора, база 5 п'ятого 5 та колектор дванадцятого 9 транзисторів з'єднані між собою, бази дванадцятого 9, чотирнадцятого 11, шістнадцятого 13 транзисторів об'єднані та з'єднані з колектором чотирнадцятого 11 транзистора, емітери дванадцятого 9 та чотирнадцятого 11 транзисторів об'єднані та з'єднані з базою восьмого 6 транзистора, колектор шістнадцятого 13 транзистора з'єднано з базою восьмого 6 транзистора, базу вісімнадцятого 20 транзистора з'єднано з колектором восьмого 6 транзистора, колектори шостого 19 та вісімнадцятого 20 транзисторів з'єднані між собою, емітер вісімнадцятого 20 транзистора об'єднано з базою сьомого 23 транзистора та з'єднано з четвертим 21 джерелом струму, яке в свою чергу з'єднане з шиною від'ємного живлення 49, базу сімнадцятого 15 транзистора з'єднано з колектором першого 3 транзистора, колектори сімнадцятого 15 та третього 16 транзисторів з'єднані між собою, емітер сімнадцятого 15 транзистора об'єднано з базою другого 22 транзистора та з'єднано з третім джерело струму 14, яке в свою чергу з'єднано з шиною додатного живлення 47, колектори другого 22 та дев'ятнадцятого 24 транзисторів об'єднані та з'єднані з базою двадцять п'ятого 30 транзистора, шина додатного живлення 47 з'єднана з емітерами дев'ятнадцятого 24, двадцять першого 26, двадцять п'ятого 30, тридцять третього 39, тридцять п'ятого 41, тридцять дев'ятого 20 45 транзисторів, колектори двадцять першого 26 та двадцять другого 27 транзисторів об'єднані та з'єднані з базами дев'ятнадцятого 24 та двадцять першого 26 транзисторів, емітери двадцять другого 27 та двадцять третього 28 транзисторів з'єднані між собою, колектори двадцять третього 28 та двадцять четвертого 29 транзисторів об'єднані та з'єднані з базами двадцятого 25 та двадцять четвертого 29 транзисторів, колектори сьомого 23 та двадцятого 25 25 транзисторів об'єднані за з'єднані з базою двадцять восьмого 33 транзистора, шина від'ємного живлення 49 з'єднана з емітерами двадцятого 25, двадцять четвертого 29, двадцять восьмого 33, тридцять четвертого 40, тридцять восьмого 44, сорокового 46 транзисторів, бази двадцять другого 27 та двадцять шостого 31 транзисторів об'єднано та з'єднано з емітерами двадцять дев'ятого 35 та тридцятого 36 транзисторів, бази двадцять третього 28 та двадцять сьомого 32 30 транзисторів об'єднано та з'єднано з емітерами тридцять першого 37 та тридцять другого 38 транзисторів, емітери двадцять шостого 31 та двадцять сьомого 32 транзисторів з'єднані між собою, бази тридцятого 36 та тридцять першого 37 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 34, колектори двадцять п'ятого 30 та двадцять шостого 31 транзисторів об'єднані та з'єднані з базою двадцять дев'ятого 35 транзистора, колектори двадцять сьомого 32 та двадцять восьмого 33 транзисторів об'єднані та з'єднані з базою тридцять другого 38 35 транзистора, колектори тридцять першого 37, тридцять п'ятого 41, тридцять дев'ятого 45 транзисторів об'єднано та з'єднано з базами тридцять третього 39, тридцять п'ятого 41, тридцять дев'ятого 45 транзисторів, які в свою чергу з'єднані з емітером тридцять шостого 42 транзистора, колектори двадцять дев'ятого 35 та тридцять третього 39 транзисторів об'єднані 40 за з'єднані з базою тридцять шостого 42 транзистора, колектори тридцять шостого 42 та тридцять сьомого 43 транзисторів об'єднані та з'єднані з вихідною шиною 48, колектори тридцять другого 38 та тридцять четвертого 40 транзисторів об'єднані та з'єднані з базою тридцять сьомого 43 транзистора, колектори тридцятого 36, тридцять восьмого 44, сорокового 46 транзисторів об'єднані та з'єднані з базами тридцять четвертого 40, тридцять восьмого 44, 45 сорокового 46 транзисторів, які в свою чергу з'єднані з емітером тридцять сьомого 43 транзистора.

Пристрій працює таким чином.

Вхідний сигнал у вигляді напруги надходить на вхідну шину 1.

50 Якщо вхідний сигнал має додатну полярність то п'ятий 5 транзистор привідкривається, а четвертий 4 транзистор призакривається, при цьому емітерний струм п'ятого 5 транзистора збільшується, а четвертого 4 транзистора зменшується, це у свою чергу приводить до збільшення емітерного струму восьмого 6 транзистора та зменшення емітерного струму першого 3 транзистора, у свою чергу це призводить до збільшення колекторного струму восьмого 6 транзистора та зменшення колекторного струму першого 3 транзистора, у свою 55 чергу це призводить до зменшення базового струму вісімнадцятого 20 транзистора та збільшення базового струму сімнадцятого 15 транзистора, які у свою чергу привідкриваються, що призводить до збільшення емітерного струму шостого 19 транзистора та зменшення емітерного струму третього 16 транзистора, що призводить до призакривання дев'ятого 17 та 60 десятого 18 транзисторів, емітерний струм шостого 19 та третього 16 транзисторів через сьомий 23 та другий 22 транзистори передається на відбивачі струму, що утворені з

дев'ятнадцятого 24 та двадцять першого 26 і двадцятого 25 та двадцять четвертого 29 транзисторів, з яких сигнал далі потрапляє на проміжний каскад.

Якщо вхідний сигнал має від'ємну полярність то п'ятий 5 транзистор призакривається, а четвертий 4 транзистор привідкривається, при цьому емітерний струм п'ятого 5 транзистора зменшується, а четвертого 4 транзистора збільшується, це у свою чергу приводить до зменшення емітерного струму восьмого 6 транзистора та збільшення емітерного струму першого 3 транзистора, у свою чергу це призводить до зменшення колекторного струму восьмого 6 транзистора та збільшення колекторного струму першого 3 транзистора, у свою чергу це призводить до збільшення базового струму вісімнадцятого 20 транзистора та зменшення базового струму сімнадцятого 15 транзистора, які у свою чергу призакриваються, що призводить до зменшення емітерного струму шостого 19 транзистора та збільшення емітерного струму третього 16 транзистора, що призводить до привідкривання дев'ятого 17 та десятого 18 транзисторів, емітерний струм шостого 19 та третього 16 транзистора через сьомий 23 та другий 22 транзистори передається на відбивачі струму, що утворені з дев'ятнадцятого 24 та двадцять першого 26 і двадцятого 25 та двадцять четвертого 29 транзисторів, з яких сигнал далі потрапляє на проміжний каскад.

Проміжний каскад утворено з двадцять другого 27, двадцять третього 28, двадцять п'ятого 30, двадцять шостого 31, двадцять сьомого 32, двадцять восьмого 33, двадцять дев'ятого 35, тридцятого 36, тридцять першого 37, тридцять другого 38 транзисторів, з яких сигнал далі потрапляє на вихідний каскад і в свою чергу на вихідну шину 48, вихідний каскад складається з двох відбивачів струму, які утворені з тридцять третього 39, тридцять п'ятого 41, тридцять шостого 42, тридцять дев'ятого 45 транзисторів та тридцять четвертого 40, тридцять сьомого 43, тридцять восьмого 44, сорокового 46 транзисторів.

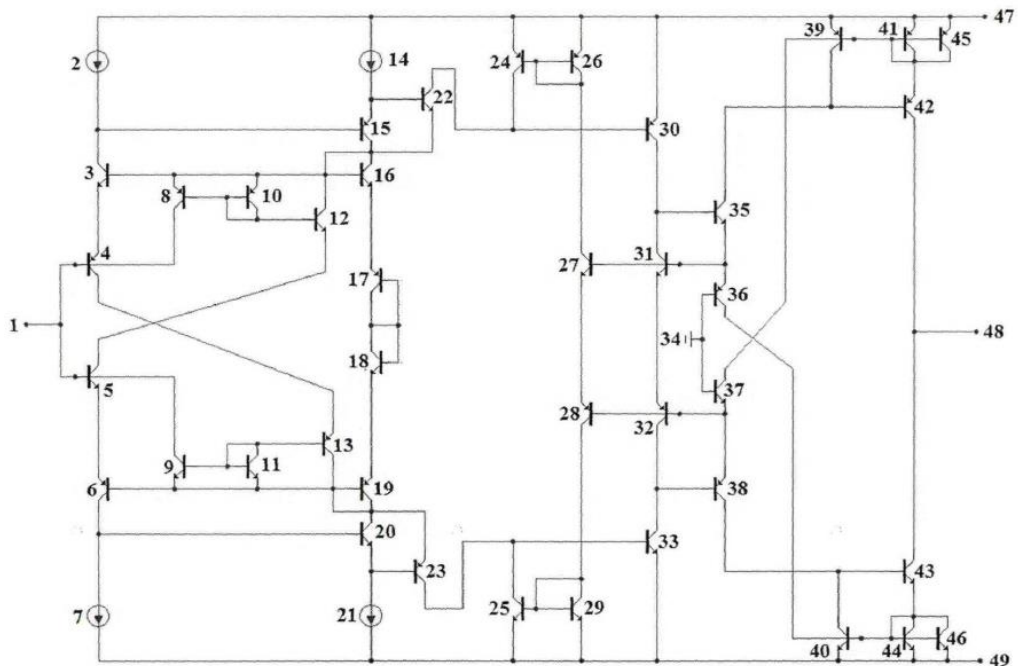
Компенсатор зсуву нуля утворено з одинадцятого 8, тринадцятого 10, п'ятнадцятого 12 та дванадцятого 9, чотирнадцятого 11, шістнадцятого 13 транзисторів.

Перше 2, друге 7, третє 14, четверте 21 джерела струму задають режим по постійному струмі каскадів схеми, шини додатного живлення 47, від'ємного живлення 49 та шина нульового потенціалу 34 забезпечують напругу потрібну для живлення схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Буферний каскад, який містить десять транзисторів, перше та друге джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого та п'ятого транзисторів, емітери першого та четвертого транзисторів з'єднані між собою, базу першого транзистора з'єднано з базою і колектором третього транзистора та емітером другого транзистора, колектор першого транзистора з'єднано з першим джерелом струму, яке в свою чергу з'єднане з шиною додатного живлення, емітери п'ятого та восьмого транзисторів з'єднані між собою, колектор восьмого транзистора з'єднано з другим джерелом струму, яке в свою чергу з'єднано з шиною від'ємного живлення, база восьмого транзистора з'єднана з базою і колектором шостого транзистора та емітером сьомого транзистора, емітери шостого та десятого транзисторів об'єднано між собою, колектори та бази дев'ятого та десятого транзисторів з'єднано між собою, емітери дев'ятого та третього транзисторів об'єднані, який **відрізняється** тим, що введено тридцять транзисторів, два джерела струму, шину нульового потенціалу, причому базу четвертого транзистора з'єднано з колектором одинадцятого транзистора, емітери одинадцятого та тринадцятого транзисторів об'єднано та з'єднано з базою першого транзистора, базу першого та колектор п'ятнадцятого транзисторів об'єднано між собою, бази одинадцятого, тринадцятого та п'ятнадцятого транзисторів об'єднано та з'єднано з колектором тринадцятого транзистора, колектор п'ятого транзистора з'єднано з емітером п'ятнадцятого транзистора, колектор четвертого транзистора з'єднано з емітером шістнадцятого транзистора, база п'ятого та колектор дванадцятого транзисторів з'єднані між собою, бази дванадцятого, чотирнадцятого, шістнадцятого транзисторів об'єднані та з'єднані з колектором чотирнадцятого транзистора, емітери дванадцятого та чотирнадцятого транзисторів об'єднані та з'єднані з базою восьмого транзистора, колектор шістнадцятого транзистора з'єднано з базою восьмого транзистора, базу вісімнадцятого транзистора з'єднано з колектором восьмого транзистора, колектори шостого та вісімнадцятого транзисторів з'єднані між собою, емітер вісімнадцятого транзистора об'єднано з базою сьомого транзистора та з'єднано з четвертим джерелом струму, яке в свою чергу з'єднане з шиною від'ємного живлення, базу сімнадцятого транзистора з'єднано з колектором першого транзистора, колектори сімнадцятого та третього транзисторів з'єднані між собою, емітер сімнадцятого транзистора об'єднано з базою другого транзистора та з'єднано з третім джерелом струму, яке в свою чергу з'єднано з шиною

додатного живлення, колектори другого та дев'ятнадцятого транзисторів об'єднані та з'єднані з базою двадцять п'ятого транзистора, шина додатного живлення з'єднана з емітерами дев'ятнадцятого, двадцять першого, двадцять п'ятого, тридцять третього, тридцять п'ятого, тридцять дев'ятого транзисторів, колектори двадцять першого та двадцять другого транзисторів об'єднані та з'єднані з базами дев'ятнадцятого та двадцять першого транзисторів, емітери двадцять другого та двадцять третього транзисторів з'єднані між собою, колектори двадцять третього та двадцять четвертого транзисторів об'єднані та з'єднані з базами двадцятього та двадцять четвертого транзисторів, колектори сьомого та двадцятього транзисторів об'єднані за з'єднані з базою двадцять восьмого транзистора, шина від'ємного живлення з'єднана з емітерами двадцятього, двадцять четвертого, двадцять восьмого, тридцять четвертого, тридцять восьмого, сорокового транзисторів, бази двадцять другого та двадцять шостого транзисторів об'єднано та з'єднано з емітерами двадцять дев'ятого та тридцятього транзисторів, бази двадцять третього та двадцять сьомого транзисторів об'єднано та з'єднано з емітерами тридцять першого та тридцять другого транзисторів, емітери двадцять шостого та двадцять сьомого транзисторів з'єднані між собою, бази тридцятього та тридцять першого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори двадцять п'ятого та двадцять шостого транзисторів об'єднані та з'єднані з базою двадцять дев'ятого транзистора, колектори двадцять сьомого та двадцять восьмого транзисторів об'єднані та з'єднані з базою тридцять другого транзистора, колектори тридцять першого, тридцять п'ятого, тридцять дев'ятого транзисторів об'єднано та з'єднано з базами тридцять третього, тридцять п'ятого, тридцять дев'ятого транзисторів, які в свою чергу з'єднані з емітером тридцять шостого транзистора, колектори двадцять дев'ятого та тридцять третього транзисторів об'єднані за з'єднані з базою тридцять шостого транзистора, колектори тридцять шостого та тридцять сьомого транзисторів об'єднані та з'єднані з вихідною шиною, колектори тридцять другого та тридцять четвертого транзисторів об'єднані та з'єднані з базою тридцять сьомого транзистора, колектори тридцятього, тридцять восьмого, сорокового транзисторів об'єднані та з'єднані з базами тридцять четвертого, тридцять восьмого, сорокового транзисторів, які в свою чергу з'єднані з емітером тридцять сьомого транзистора.



Комп'ютерна верстка Л. Бурлак

Міністерство розвитку економіки, торгівлі та сільського господарства України,
вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601