

УДК 004.032.26(063); 004.383.8.032.26(063)

## АРХІТЕКТУРНІ ПРИНЦИПИ ПОБУДОВИ СПАЙКІНГОВИХ НЕЙРОКОМП'ЮТЕРІВ ТА ВАРІАНТИ ЇХ АПАРАТНОЇ РЕАЛІЗАЦІЇ

Колесницький Олег, Куцман Владислав

Вінницький національний технічний університет

### Анотація

У доповіді розглянуто архітектурні принципи побудови біоморфних нейрокомп'ютерів, операційним ядром яких є спайкінгові нейронні мережі. Також пропонується варіант апаратної реалізації таких нейрокомп'ютерів у вигляді оптоелектронної сендвіч-структури, яка поєднує оптичні двовимірні просторово-неперервні прилади і електронні (НВІС) компоненти.

### Abstract

The report examines the architectural principles for biomorphic neurocomputers development, the operating kernel of which is spiking neural network. A variant of hardware implementation of such neurocomputers is also proposed in the form of optoelectronic sandwich structure, which combines optical two-dimensional spatial-continuous devices and electronic (VLSI) components.

**Вступ.** Сьогодні на питання «Які засоби краще розв'язують важкоформалізовані і неформалізовані задачі?» відповідь очевидна – нейрокомп'ютери. Нейрокомп'ютер – це інформаційна система, основним процесорним ядром якої є штучна нейронна мережа (на відміну від мікропроцесора), а основним принципом функціонування є навчання на прикладах (на відміну від програмування) [1]. Більшість сучасних нейрокомп'ютерних засобів існують у вигляді програмних або програмно-апаратних реалізацій, але загальновідомим є той факт, що максимум переваг від застосування нейрокомп'ютерів можна отримати саме при їх апаратній реалізації [2,3]. На сьогодні, на жаль, не створено ефективної апаратної реалізації нейрокомп'ютера. Ефективною вважається така апаратна реалізація нейрокомп'ютера, яка містить максимально можливу кількість нейронів (в ідеалі – близьку до кількості нейронів у мозку людини:  $5 \times 10^{10}$ ) і при цьому займає мінімальний об'єм і споживає мінімум енергії.

**Спайкінгові нейромережі як операційне ядро нейрокомп'ютера.** В останні роки спостерігається впевнений перехід від традиційних нейронних мереж на основі бінарних та аналогових нейронів з потенційними сигналами до так званих спайкінгових нейромереж з імпульсними сигналами [4]. Спайкінгові нейромережі є більш подібними до своїх біологічних прототипів, а тому мають більші потенційні можливості в досягненні адекватного відтворення інтелектуальних функцій мозку. Найближчою стратегічною метою є розробка нейроморфних ядер (чипів апаратних нейромереж), які зацікавлені дослідники зможуть використовувати для перевірки своїх власних гіпотез і теорій щодо принципів роботи кори мозку і для побудови на їх основі різноманітних нейрокомп'ютерних засобів для практичних застосувань.

**Архітектура нейрокомп'ютера.** В доповіді розглянуто архітектуру нейрокомп'ютера і сформульовано принципи його побудови за аналогією з принципами Джона фон Неймана для побудови цифрових комп'ютерів: 1) принцип імпульсного кодування, 2) принцип асоціативності обробки, 3) принцип автономності та адаптивності навчання, 4) принцип розподіленості пам'яті, 5) принцип природності інтерфейсу, 6) принцип однорідності обробки і управління, 7) принцип підсилення цифровим комп'ютером.

**Оптоелектронна реалізація нейрокомп'ютера.** У доповіді запропонована оптоелектронна реалізація нейрокомп'ютера, виконана у гібридному вигляді, тобто поєднує оптичні двовимірні просторово-неперервні структури і електронні (НВІС)

компоненти. Даний нейрокомп'ютер можна виготовити у вигляді «сандвіч-структури». На сьогоднішній день є реальним виготовлення апаратних реалізацій нейрокомп'ютера з кількістю нейронів близько 3000. Причому це будуть модулі, які можна каскадувати за допомогою оптичних засобів і отримувати нейрокомп'ютери з більшою кількістю елементів.

**Висновки.** Всі сучасні проекти з апаратної реалізації нейрокомп'ютерів використовують технологію електронних надвеликих інтегральних схем (НВІС), яка є добре розвинутою і апробованою, а тому зручною. Деякі проекти використовують як елементну базу мікропроцесори, деякі – цифрові НВІС, деякі – аналогові НВІС. Було виділено 2 головних недоліки всіх проектів: 1) відсутність безпосередніх зв'язків між нейронами, оскільки технологічно неможливе створення великої кількості електричних ліній зв'язку в площині напівпровідникового кристалу; 2) навчання нейронних мереж відбувається за допомогою цифрових комп'ютерів та спеціального програмного забезпечення, а не за допомогою власних непрограмних механізмів і засобів, не пов'язаних з обчисленнями.

Запропонований в доповіді варіант апаратної реалізації оптоелектронного нейрокомп'ютера вільний від цих недоліків. Перший недолік усунуто завдяки використанню оптичних сигналів для організації зв'язків між нейронами, оскільки світлові промені не вимагають ізоляції між сигнальними шляхами, можуть проходити один через інший без взаємного впливу, можуть розташовуватись у трьох вимірах та працювати одночасно, забезпечуючи величезний темп передачі даних. Другий недолік виправлено завдяки організації навчання запропонованого нейрокомп'ютера за допомогою апаратних засобів без використання обчислювальних процедур, причому також існує здатність нейрокомп'ютера донавчатись і перенавчатись (адаптивність).

### Список використаних джерел

1. Колесницький О. К. Принципи побудови архітектури спайкових нейрокомп'ютерів / О. К. Колесницький // Вісник Вінницького політехнічного інституту. – Вінниця: УНІВЕРСУМ-Вінниця. – 2014. – №4 (115), С.70-78.
2. Kolesnytskyj O. K. Optoelectronic Implementation of Pulsed Neurons and Neural Networks Using Bispin-Devices / O. K. Kolesnytskyj, I. V. Bokotsey, S. S. Yaremchuk // Optical Memory & Neural Networks (Information Optics). – 2010. – Vol.19. – №2. – P.154–165. – ISSN 1060-992X.
3. Колесницький О. К. Компактна оптоелектронна реалізація імпульсної нейронної мережі / О. К. Колесницький, І. В. Бокоцей // Оптико-електронні інформаційно-енергетичні технології. – 2010. – №2. – С.54-62.
4. Бардаченко В. Ф. Перспективи застосування імпульсних нейронних мереж з таймерним представленням інформації для розпізнавання динамічних образів // В.Ф.Бардаченко, О.К.Колесницький, С.А.Василецький // УСiМ. – 2003, №6. - С. 73-82.