

Вінницький національний технічний університет

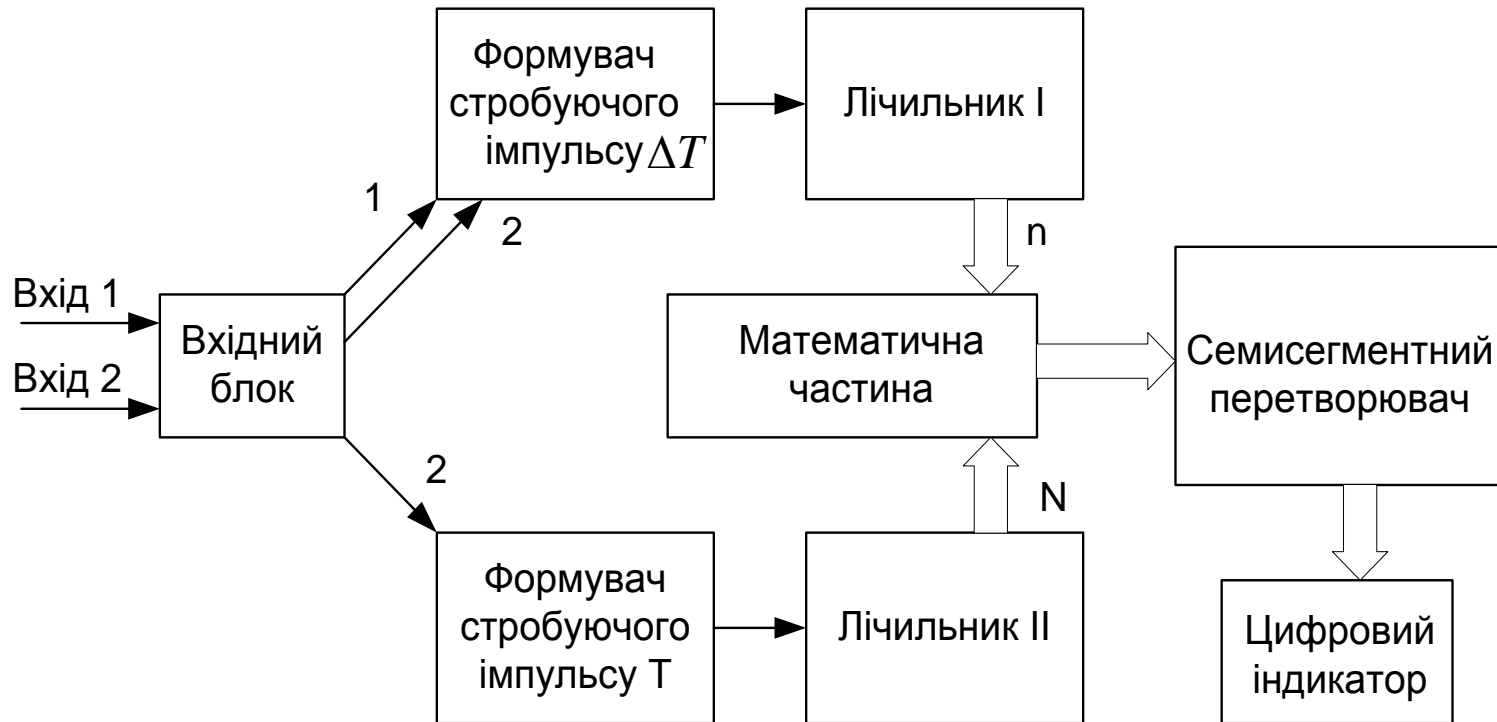
“Розробка вимірювача фази на FPGA”

магістерська кваліфікаційна робота

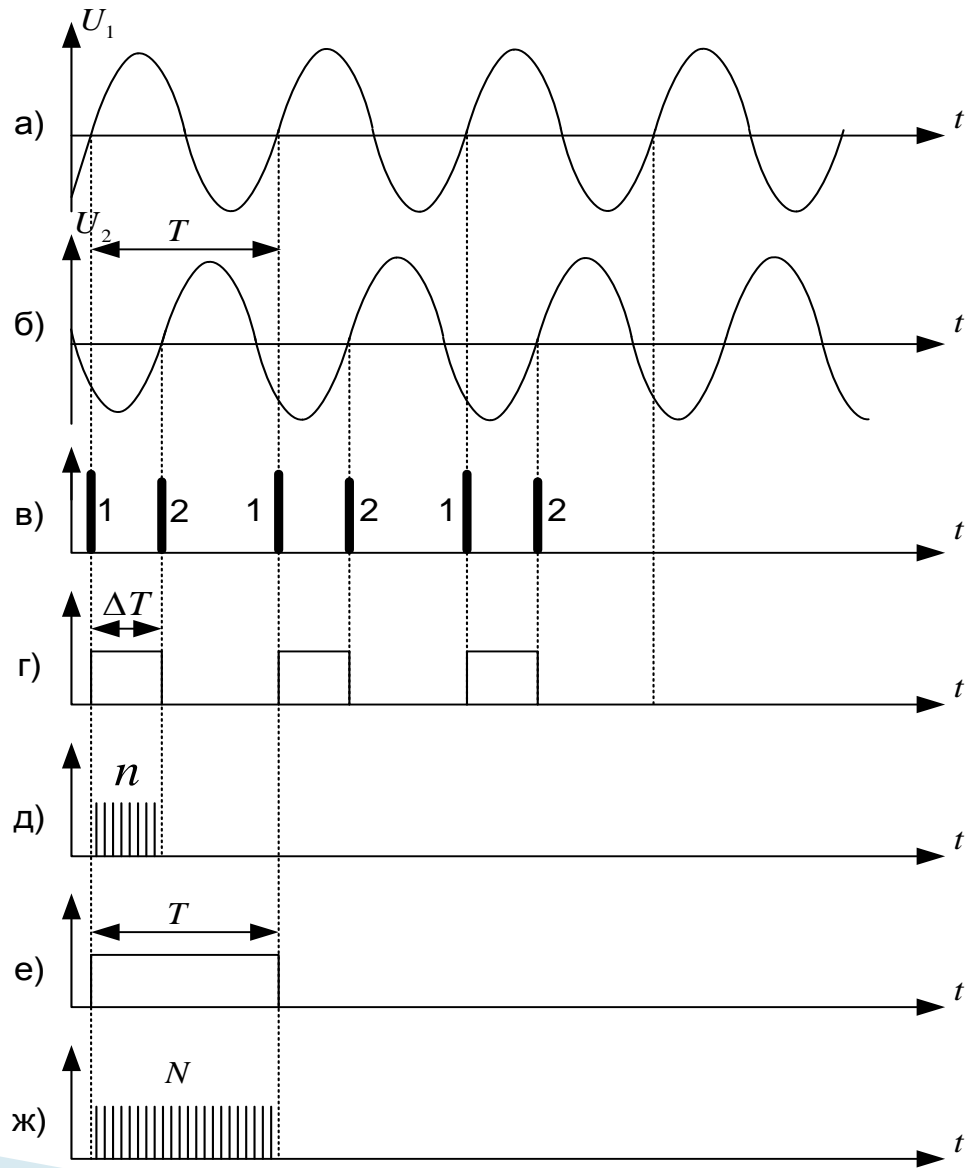
Керівник – к.т.н. доц. Гаврілов Д.В.

Розробив студент гр. ТКР–18м з/в Кобися М.В.

# Схема електрична структурна



# Принцип роботи





# Електричні схеми функціональних блоків цифрового фазометра в програмному пакеті Quartus II

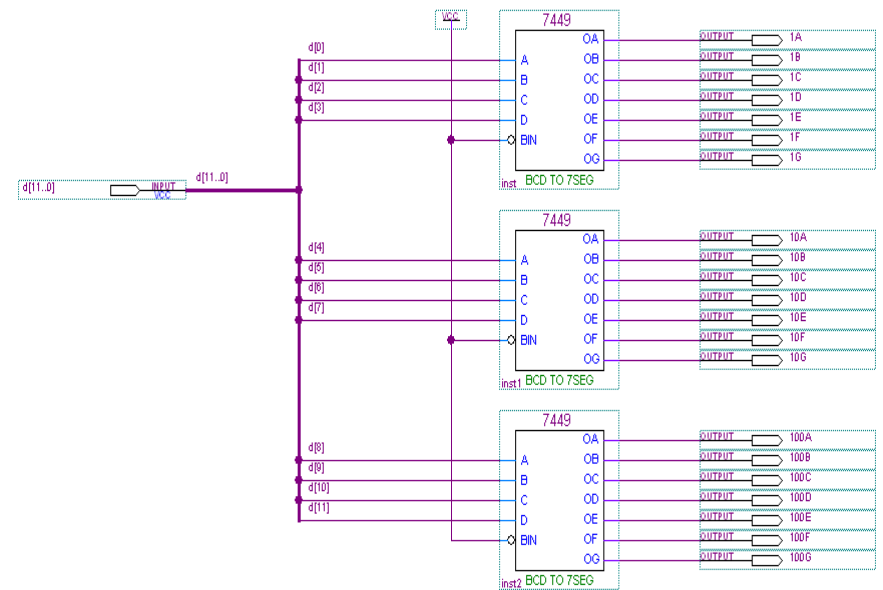
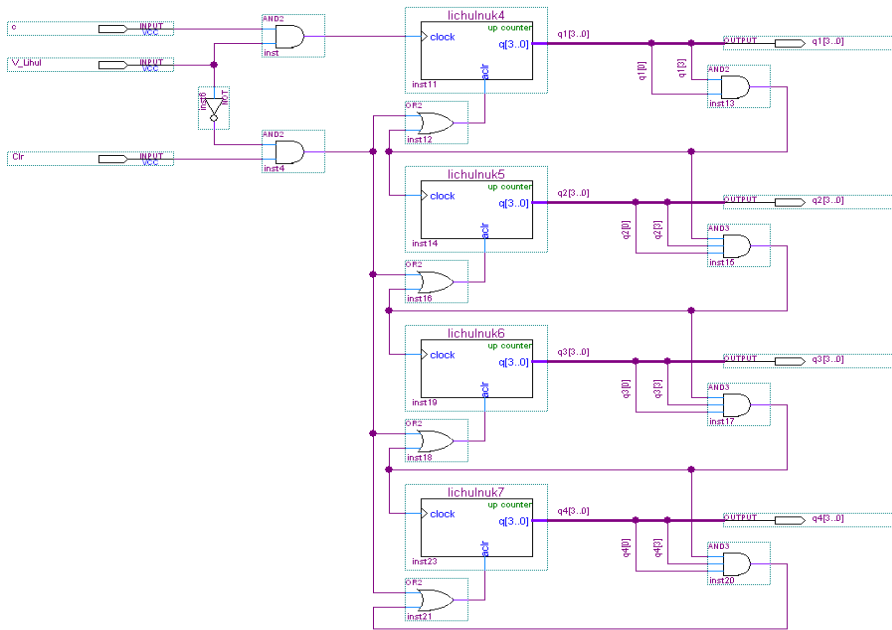
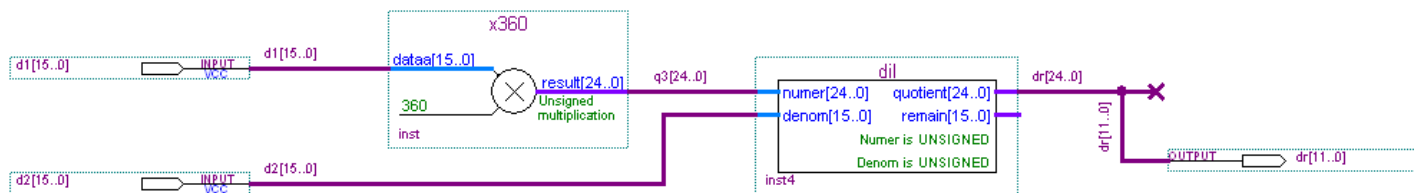


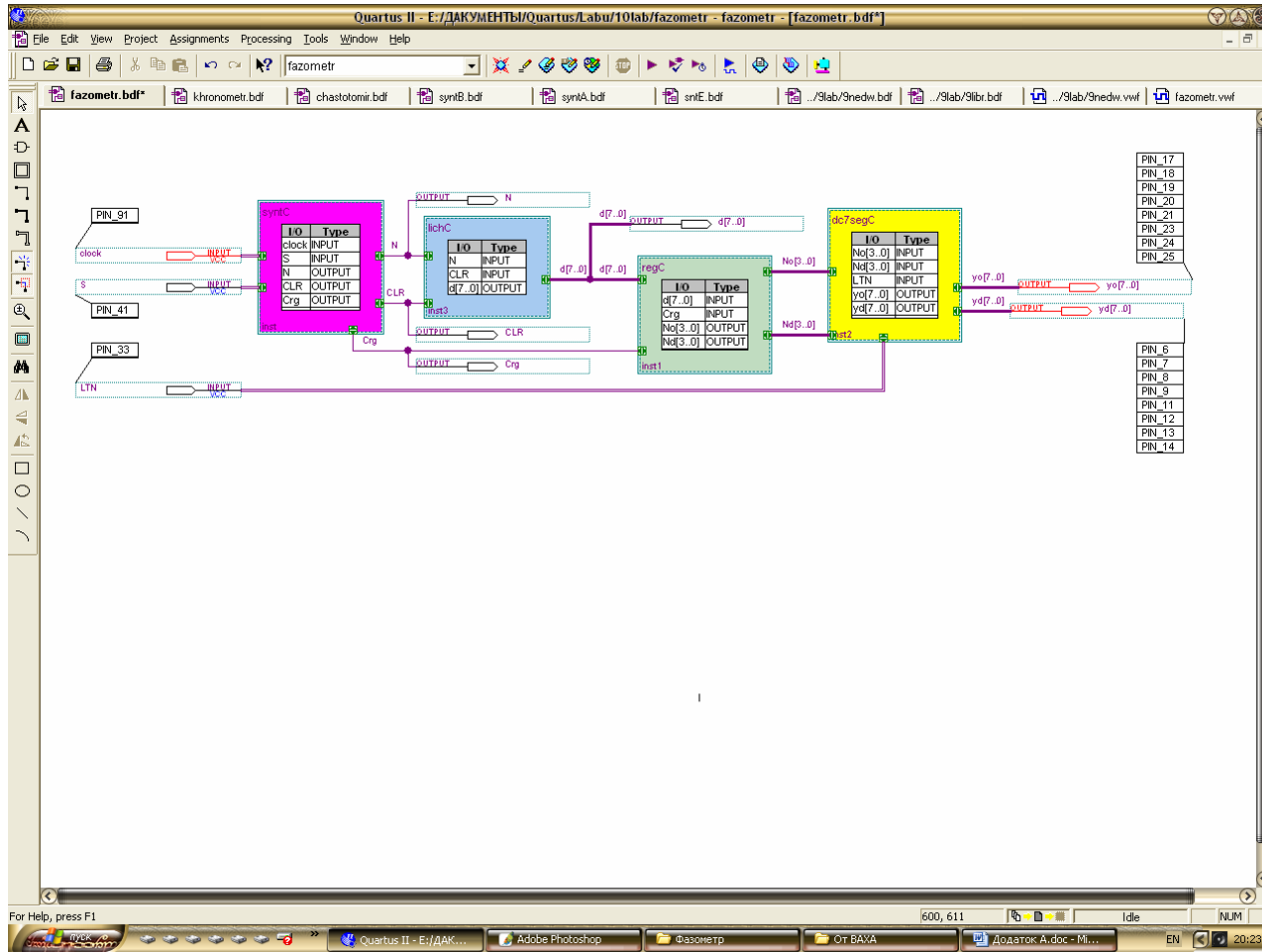
Схема 7-сегментного перетворювача

Електрична схема лічильника для підрахунку N

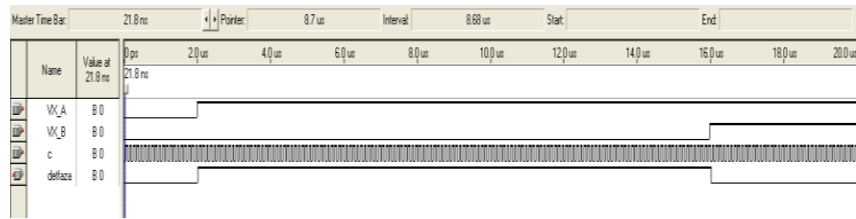


Електрична схема математичної частини

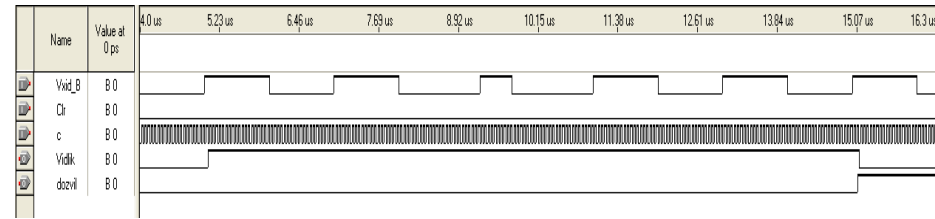
# Функціональна електрична схема



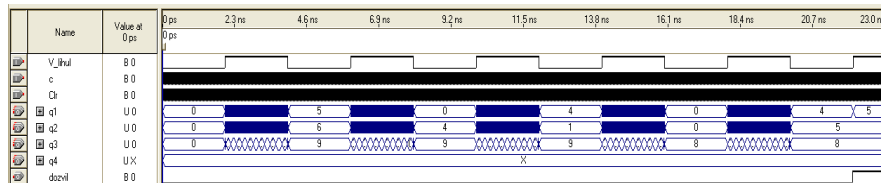
# Моделювання функціональних блоків цифрового фазометра в програмному пакеті Quartus II



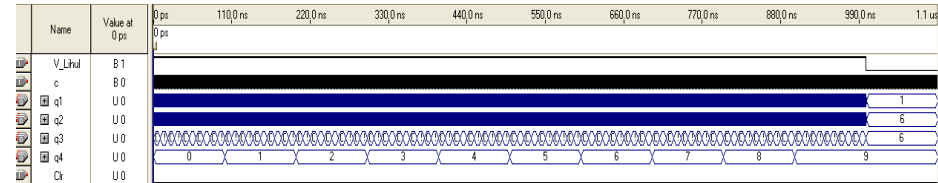
Моделювання роботи формувача стробуючого імпульсу  $\Delta T$



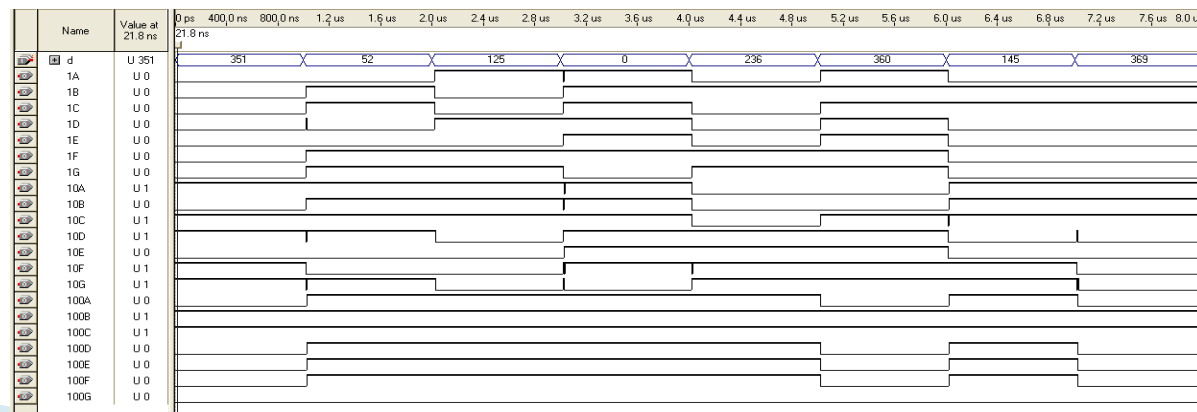
Моделювання роботи формувача стробуючого імпульсу  $T*5$



Моделювання роботи лічильника для підрахунку n



Моделювання роботи лічильника для підрахунку N



Моделювання роботи 7-сегментного перетворювача