



УКРАЇНА

(19) **UA** (11) **91391** (13) **U**
(51) МПК
G06F 7/60 (2006.01)

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

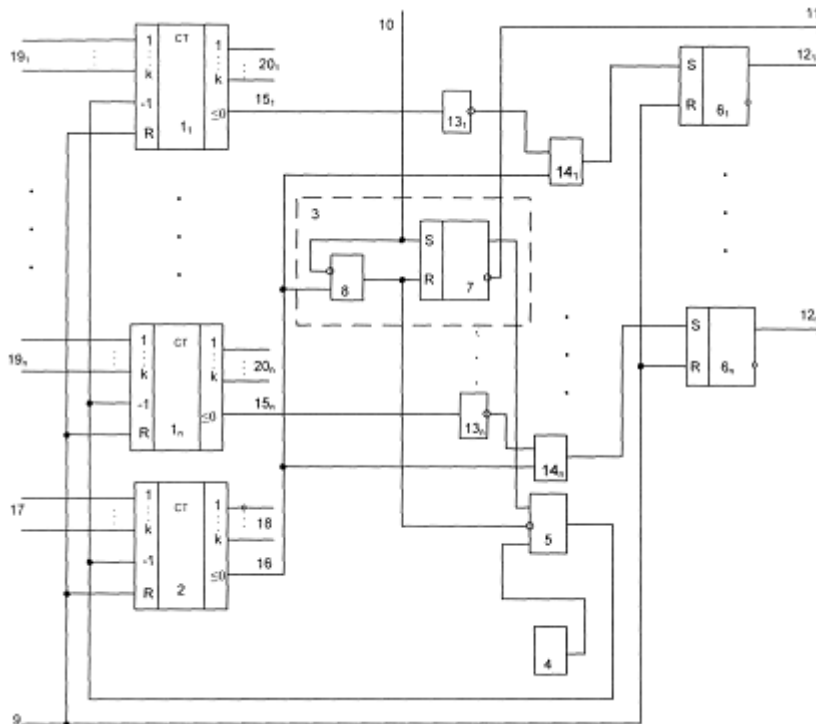
(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: u 2013 06883	(72) Винахідник(и): Мартинюк Тетяна Борисівна (UA), Кожем'яко Андрій Вікторович (UA), Сидорук Світлана Володимирівна (UA)
(22) Дата подання заявки: 01.06.2013	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 10.07.2014	
(46) Публікація відомостей про видачу патенту: 10.07.2014, Бюл.№ 13	

(54) ПРИСТРІЙ ДЛЯ ОБРОБКИ ЧИСЕЛ

(57) Реферат:

Пристрій для обробки чисел містить генератор імпульсів, дозволяючий елемент І, n лічильників, вхідний лічильник і блок аналізу, який містить RS-тригер і елемент І. Додатково містить n RS-тригерів, n елементів НІ, n елементів І.



UA 91391 U

Корисна модель належить до обчислювальної техніки і може бути використана для обробки чисел, величина яких задана кількістю імпульсів.

Відомий пристрій для віднімання чисел (патент України № 18569, м. кл. G06F 7/60, 2006 р., Бюл. № 11), який містить генератор імпульсів, елемент I, два лічильники, два елементи АБО-НІ і блок аналізу, який містить RS-тригер і елемент АБО, причому другий вхід елемента I з'єднаний з виходом генератора імпульсів, настановний вхід пристрою з'єднаний з входом скиду першого і другого лічильників, вхід запуску пристрою з'єднаний з S-входом RS-тригера блока аналізу, інверсний вихід якого є виходом сигналу "Кінець" пристрою, а виходи першого і другого елементів АБО-НІ є відповідно першим і другим виходами ознаки пристрою, інформаційні входи першого і другого лічильників з'єднані відповідно з входами першого і другого операндів пристрою, а інформаційні виходи є відповідно першим і другим виходами пристрою, виходи ознаки нуля першого і другого лічильників з'єднані з першим входом відповідно першого і другого елементів АБО-НІ і двома входами елемента АБО блока аналізу, третій вхід якого з'єднаний з настановним входом пристрою, а його вихід з'єднаний з R-входом RS-тригера блока аналізу та інверсним входом елемента I, перший вхід якого підключений до прямого виходу RS-тригера блока аналізу і до другого входу першого і другого елементів АБО-НІ, а вихід з'єднаний з входом зворотної лічби першого і другого лічильників.

Недоліком даного пристрою є обмежені функціональні можливості через відсутність порівняння операндів із зовнішнім порогом обробки.

Найбільш близьким за технічною суттю є пристрій для обробки чисел (патент України № 67820, м. кл. G06F 7/60, 2012 р., Бюл. № 5), який містить генератор імпульсів, дозволяючий елемент I, n елементів АБО-НІ, n лічильників, вихідний лічильник, в подальшому вхідний лічильник, і блок аналізу, який містить RS-тригер і елемент I, причому другий вхід дозволяючого елемента I з'єднаний з виходом генератора імпульсів, установний вхід елемента I з'єднаний з виходом генератора імпульсів, установний вхід пристрою з'єднаний з входами скиду n лічильників і вхідного лічильника, вхід запуску пристрою з'єднаний з S-входом RS-тригера блока аналізу, інверсний вихід якого є виходом сигналу "Кінець" пристрою, а виходи n елементів АБО-НІ є відповідно n виходами ознаки пристрою, інформаційні входи n лічильників з'єднані відповідно з входами n операндів пристрою, а інформаційні виходи є відповідно n виходами пристрою, виходи ознаки нуля n лічильників з'єднані з першим входом відповідно n елементів АБО-НІ, перший вхід дозволяючого елемента I підключений до прямого виходу RS-тригера блока аналізу і до другого входу n елементів АБО-НІ, а вихід з'єднаний з входом зворотної лічби n лічильників і вхідного лічильника, інверсний вхід елемента I блока аналізу з'єднаний з S-входом RS-тригера блока аналізу і входом запуску пристрою, а його вихід з'єднаний з R-входом RS-тригера блока аналізу та інверсним входом дозволяючого елемента I, інформаційний вхід вхідного лічильника з'єднаний відповідно з входом порога пристрою, прямий вхід елемента I блока аналізу з'єднаний з виходом ознаки нуля вхідного лічильника, інформаційний вихід якого є (n+1) виходом пристрою.

Недоліком прототипу є недостатні функціональні можливості через відсутність порівняння операндів із зовнішнім порогом обробки з фіксуванням ознак їх співвідношення.

В основу корисної моделі поставлено задачу створення пристрою для обробки чисел, в якому за рахунок введення нових елементів та нових зв'язків створюється можливість порівняння масиву операндів із зовнішнім порогом і фіксування ознак їх співвідношення (>, ≤), що приводить до розширення його функціональних можливостей.

Поставлена задача досягається тим, що у пристрій для обробки чисел, який містить генератор імпульсів, дозволяючий елемент I, n лічильників, вхідний лічильник і блок аналізу, який містить RS-тригер і елемент I, причому другий вхід дозволяючого елемента I з'єднаний з виходом генератора імпульсів, установний вхід пристрою з'єднаний з входами скиду n лічильників і вхідного лічильника, вхід запуску пристрою з'єднаний з S-входом RS-тригера блока аналізу, інверсний вихід якого є виходом сигналу "Кінець" пристрою, інформаційні входи n лічильників з'єднані відповідно з входами n операндів пристрою, а інформаційні виходи є відповідно n виходами пристрою, перший вхід дозволяючого елемента I підключений до прямого виходу RS-тригера блока аналізу, а вихід з'єднаний з входом зворотної лічби n лічильників і вхідного лічильника, інверсний вхід елемента I блока аналізу з'єднаний з S-входом RS-тригера блока аналізу і входом запуску пристрою, а його вихід з'єднаний з R-входом RS-тригера блока аналізу та інверсним входом дозволяючого елемента I, інформаційний вхід вхідного лічильника з'єднаний відповідно з входом порога пристрою, прямий вхід елемента I блока аналізу з'єднаний з виходом ознаки нуля вхідного лічильника, інформаційний вихід якого є (n+1)-м виходом пристрою, введено n RS-тригерів, n елементів НІ, n елементів I, причому установний вхід пристрою з'єднаний з R-входом n RS-тригерів, прямі виходи яких є відповідно n

виходами ознак пристрою, виходи ознаки нуля n лічильників з'єднані відповідно з входом n елементів HI , виходи яких з'єднані відповідно з першим входом n елементів I , другий вхід яких з'єднаний з виходом ознаки нуля вхідного лічильника, а виходи з'єднані відповідно з S -входом n RS -тригерів.

5 На кресленні зображено структурну схему пристрою для обробки чисел.

Пристрій для обробки чисел містить n лічильників $11...1n$ і вхідний лічильник 2 , блок 3 аналізу, генератор 4 імпульсів, дозволяючий елемент I 5 , n RS -тригерів $61...6n$, причому блок 3 аналізу містить RS -тригер 7 та елемент I 8 . Установний вхід 9 пристрою з'єднаний з входом скиду n лічильників $11...1n$ і вхідного лічильника 2 та з R -входом n RS -тригерів $61...6n$. Вхід 10 запуску пристрою з'єднаний з S -входом RS -тригера 7 блока 3 аналізу, інверсний вихід якого є виходом 11 сигналу "Кінець" пристрою, а прямі виходи n RS -тригерів $61...6n$ є відповідно виходами $121...12n$ ознаки пристрою.

Крім того, пристрій містить n елементів HI $131...13n$ та n елементів I $141...14n$. Вихід $15i$ ознаки нуля лічильника $1i$, де $i=1, \dots, n$ з'єднаний відповідно з входом елемента HI $13i$, вихід якого з'єднаний відповідно з першим входом елемента I $14i$, . Другий вхід елемента I $14i$ з'єднаний з виходом 16 ознаки нуля вхідного лічильника 2 , а його вихід з'єднаний відповідно з S -входом RS -тригера $6i$. Інверсний вхід елемента I 8 блока 3 аналізу з'єднаний з S -входом RS -тригера 7 блока 3 аналізу і входом 10 запуску пристрою.

Інформаційний вхід вхідного лічильника 2 з'єднаний відповідно з входом 17 порогу пристрою, прямий вхід елемента I 8 блока 3 аналізу з'єднаний з виходом 16 ознаки нуля вхідного лічильника 2 , інформаційний вихід якого є виходом 18 пристрою. Вихід елемента I 8 блока 3 аналізу з'єднаний з R -входом RS -тригера 7 блока 3 аналізу та інверсним входом дозволяючого елемента I 5 , перший вхід якого підключений до прямого виходу RS -тригера 7 блока 3 аналізу, його другий вхід з'єднаний з виходом генератора 4 імпульсів, а вихід з'єднаний з входом зворотної лічби n лічильників $11...1n$ та вхідного лічильника 2 . Інформаційні входи n лічильників $11...1n$ з'єднані відповідно з входами $191...19n$ операндів пристрою, а їх інформаційні виходи є виходами $201...20n$ пристрою відповідно.

Пристрій для обробки чисел працює таким чином.

30 Перед початком роботи пристрою на його установний вхід 9 подається одиничний сигнал, який встановлює у нульовий стан лічильники $11...1n$, вхідний лічильник 2 та RS -тригери $61...6n$. Зі входів $191...19n$ операндів пристрою у лічильники $11...1n$ відбувається запис відповідних n k -розрядних операндів $A1...An$: у перший лічильник 11 записується операнд $A1$, у другий лічильник 12 - операнд $A2$ і т. д., у лічильник $1n$ - операнд An . При цьому на виходах $151, \dots, 15n$ ознаки нуля лічильників $11...1n$ присутні нульові сигнали. У вхідний лічильник 2 відбувається запис k -розрядного зовнішнього порогу P зі входу 17 порога пристрою, при цьому на його виході 16 ознаки нуля також присутній нульовий сигнал.

40 При надходженні на вхід 10 запуску пристрою, а отже і на S -вхід RS -тригера 7 блока 3 аналізу одичного сигналу тривалістю $1t$ з одночасною появою нульового сигналу на виході елемента I 8 блока 3 аналізу відбувається спрацьовування RS -тригера 7 і поява на його прямому виході одичного сигналу, що надходить на перший вхід дозволяючого елемента I 5 . На інверсний вхід дозволяючого елемента I 5 подається нульовий сигнал доти, поки не обнулиться вхідний лічильник 2 , а отже, на виході елемента I 8 блока 3 аналізу не з'явиться одичний сигнал. Таким чином, при наявності нульового сигналу на інверсному вході дозволяючого елемента I 5 на його вихід проходять тактові імпульси з виходу генератора 4 імпульсів.

45 Одичний сигнал надходить з прямого виходу RS -тригера 7 блока 3 аналізу доти, поки не з'явиться одичний сигнал на його R -вході, тобто на виході елемента I 8 блока 3 аналізу. Таким чином, у лічильниках $11...1n$ і вхідному лічильнику 2 відбувається послідовне одночасне зменшення (зчитування) інформації, оскільки тактові імпульси від генератора 4 імпульсів через дозволяючий елемент I 5 надходять на вхід зворотної лічби лічильників $11...1n$ і вхідного лічильника 2 . Цей процес продовжується доти, поки вміст вхідного лічильника 2 не стане нульовим.

55 При зануленні вхідного лічильника 2 на його k -розрядному інформаційному виході 18 присутні нульові сигнали, а одичний сигнал з його виходу 16 ознаки нуля, проходячи через елемент I 8 на R -вхід RS -тригера 7 блока 3 аналізу при відсутності одичного сигналу на вході 10 запуску пристрою, викликає занулення RS -тригера 7 і припиняє надходження тактових імпульсів через дозволяючий елемент I 5 на входи зворотної лічби лічильників $11...1n$ і вхідного лічильника 2 . Таким чином, вхідний лічильник 2 є зануленим, а у лічильниках $11...1n$ фіксується різниця операндів $A1...An$, із зовнішнім порогом P .

У випадку, коли будь-який операнд $A_1...A_n$ більший за значенням, ніж поріг P , наприклад, $A_1 > P$, тобто різниця знаходиться у першому лічильнику 11 про це свідчить наявність нульового сигналу на його виході 151 ознаки нуля. Цей нульовий сигнал інвертується, проходячи через елемент HI 131 і подається як одиничний сигнал на перший вхід відповідно елемента I 141, на

5 другий вхід якого подається одиничний сигнал з виходу 16 ознаки нуля вхідного лічильника 2. Одиничний сигнал з виходу елемента I 14X надходить на S-вхід відповідного RS-тригера 61 і встановлює одиничний сигнал на його виході 121 ознаки пристрою. Це свідчить про те, що значення операнда A_i лічильника 11 більше від порогу P у вхідному лічильнику 2, тобто виконується співвідношення $A_1 > P$.

10 У випадку, коли будь-який операнд $A_1...A_n$ рівний або менший за значенням, ніж поріг P , наприклад, $A_n < P$, тобто у лічильнику 2 знаходиться інформація, а операнд A_n у лічильнику 1n є зануленим і на його виході 15n ознаки нуля зафіксовано одиничний сигнал. Цей одиничний сигнал інвертується, проходячи через елемент HI 13n і подається як нульовий на перший вхід відповідного елемента I 14n, на другий вхід якого подається нульовий сигнал з виходу 16 ознаки нуля вхідного лічильника 2. В результаті нульовий сигнал з виходу елемента I 14n надходить на S-вхід RS-тригера 6P і не змінює нульовий сигнал на його виході 12n ознаки пристрою. Це свідчить про те, що значення операнда A_n у лічильнику 1n менше або дорівнює порогу P у вхідному лічильнику 2, оскільки значення сигналу з виходу 16 ознаки нуля вхідного лічильника 2 не може змінити нульовий сигнал на виході відповідного елемента I 14n. Таким чином

20 фіксується співвідношення $A_i \leq P$.

Одночасно із зануленням RS-тригера 7 блока 3 аналізу на його інверсному виході, а отже, на виході 11 сигналу "Кінець" пристрою з'являється одиничний сигнал, що свідчить про закінчення процесу обробки n операндів і можливість зчитування результатів порівняння ($>$, \leq) з виходів 121, ..., 12n ознак пристрою.

25 Таким чином, у результаті одночасного зменшення вмісту n лічильників і вхідного лічильника в процесі порівняння операндів $A_1...A_n$ із зовнішнім порогом P фіксуються відповідні бінарні сигнали на виходах 121., 12n ознак пристрою. Отже, пристрій для обробки чисел має розширені функціональні можливості, що досягається за рахунок порівняння масиву з n операндів із зовнішнім порогом обробки з фіксуванням відповідних ознак їх співвідношення ($>$, \leq) з порогом.

30 При цьому на відповідному виході 121, ..., 12n ознак пристрою співвідношенню ($>$) відповідає одиничний сигнал, а співвідношенню (\leq) відповідає нульовий сигнал.

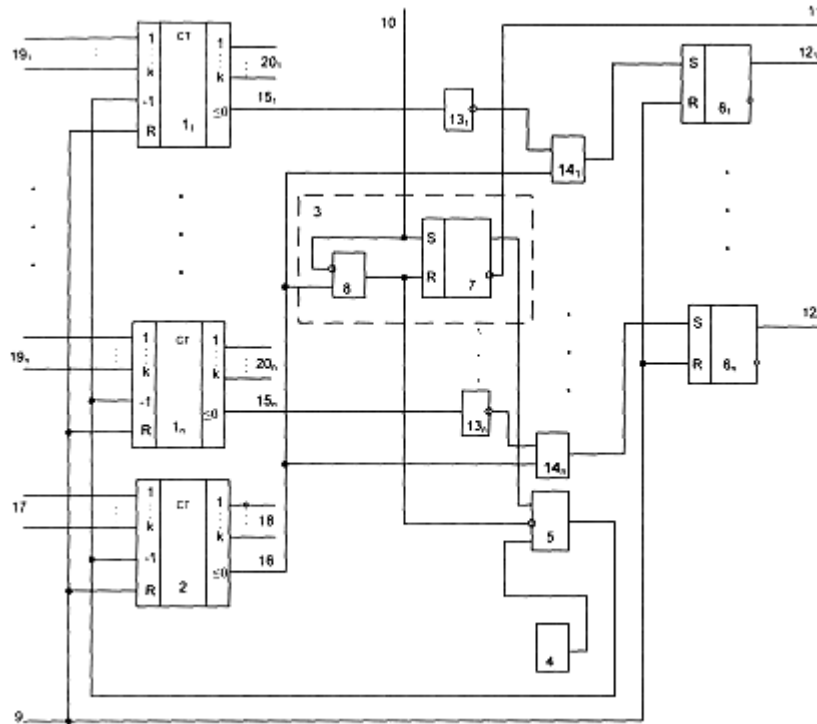
ФОРМУЛА КОРИСНОЇ МОДЕЛІ

35 Пристрій для обробки чисел, що містить генератор імпульсів, дозволяючий елемент I, n лічильників, вхідний лічильник і блок аналізу, який містить RS-тригер і елемент I, причому другий вхід дозволяючого елемента I з'єднаний з виходом генератора імпульсів, установний вхід пристрою з'єднаний з входами скиду n лічильників і вхідного лічильника, вхід запуску пристрою з'єднаний з S-входом RS-тригера блока аналізу, інверсний вихід якого є виходом

40 сигналу "Кінець" пристрою, інформаційні входи n лічильників з'єднані відповідно з входами n операндів пристрою, а інформаційні виходи є відповідно n виходами пристрою, перший вхід дозволяючого елемента I підключений до прямого виходу RS-тригера блока аналізу, а вихід з'єднаний з входом зворотної лічби n лічильників і вхідного лічильника, інверсний вхід елемента I блока аналізу з'єднаний з S-входом RS-тригера блока аналізу і входом запуску пристрою, а

45 його вихід з'єднаний з R-входом RS-тригера блока аналізу та інверсним входом дозволяючого елемента I, інформаційний вхід вхідного лічильника з'єднаний відповідно з входом порога пристрою, прямий вхід елемента I блока аналізу з'єднаний з виходом ознаки нуля вхідного лічильника, інформаційний вихід якого є $(n+1)$ -м виходом пристрою, який відрізняється тим, що в нього введено n RS-тригерів, n елементів HI, n елементів I, причому установний вхід пристрою

50 з'єднаний з R-входом n RS-тригерів, прямі виходи яких є відповідно n виходами ознак пристрою, виходи ознаки нуля n лічильників з'єднані відповідно з входом n елементів HI, виходи яких з'єднані відповідно з першим входом n елементів I, другий вхід яких з'єднаний з виходом ознаки нуля вхідного лічильника, а виходи з'єднані відповідно з S-входом n RS-тригерів.



Комп'ютерна верстка І. Мироненко

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601