УКРАЇНА

(19) UA **(11) 124792** **(13) C2**

(51) МПК
H03F 3/26 (2006.01)
H03F 3/34 (2006.01)

НАЦІОНАЛЬНИЙ ОРГАН ІНТЕЛЕКТУАЛЬНОЇ ВЛАСНОСТІ
ДЕРЖАВНЕ ПІДПРИЄМСТВО "УКРАЇНСЬКИЙ ІНСТИТУТ ІНТЕЛЕКТУАЛЬНОЇ ВЛАСНОСТІ"

(12) ОПИС ДО ПАТЕНТУ НА ВИНАХІД

(21) Номер заявки: **a 2020 00208**

(22) Дата подання заявки: **13.01.2020**

(24) Дата, з якої є чинними права інтелектуальної власності: **18.11.2021**

(41) Публікація відомостей про заявку: **14.07.2021, Бюл.№ 28**

(46) Публікація відомостей про державну реєстрацію: **17.11.2021, Бюл.№ 46**

(72) Винахідник(и):
Азаров Олексій Дмитрович (UA),
Генеральницький Євгеній Сергійович (UA)

(73) Володілець (володільці):
ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ,
Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)

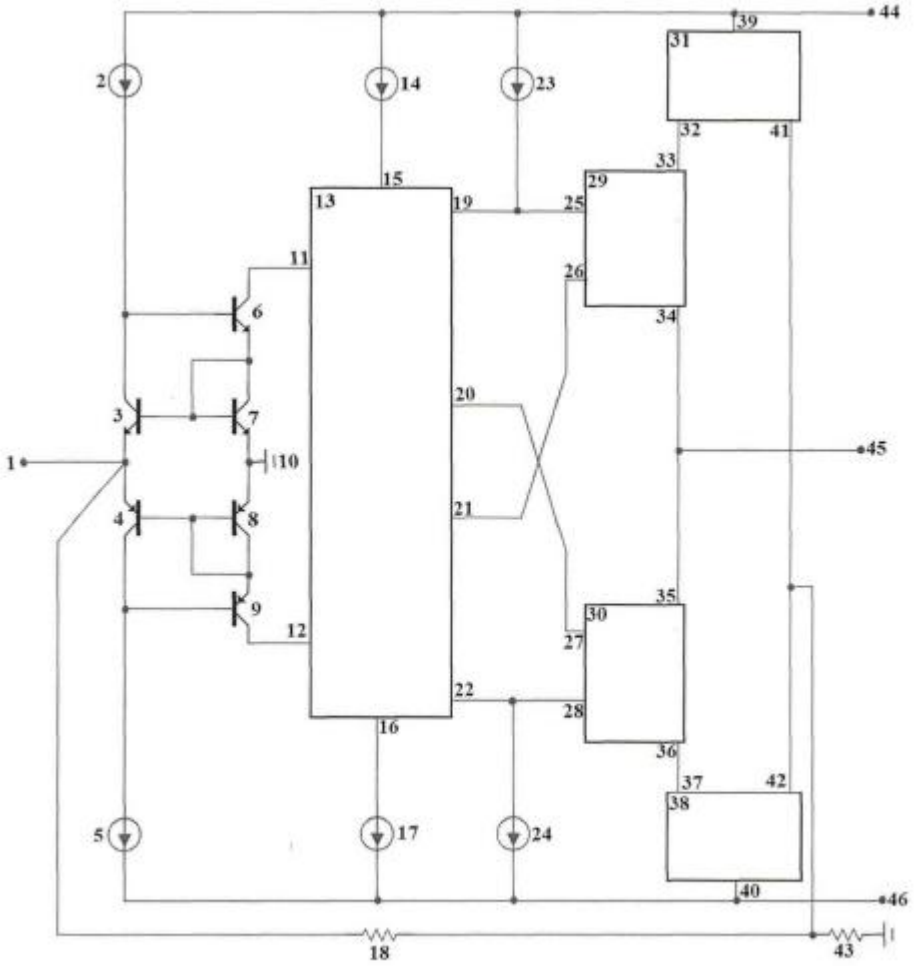
(56) Перелік документів, взятих до уваги експертизою:
US 3852678 A, 03.12.1974
UA 96650 C2, 25.11.2011
UA 91923 C2, 10.09.2010
UA 99009 C2, 10.07.2012
RU 2319289 C1, 10.03.2008
EP 0118178 A1, 12.09.1984
WO 2018024756 A1, 08.02.2018
US 2012313707 A1, 13.12.2012

(54) ДВОТАКТНИЙ ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

(57) Реферат:

Двотактний підсилювач постійного струму належить до імпульсної техніки і може бути використаний в пристроях імпульсної та обчислювальної техніки. Двотактний підсилювач постійного струму містить шість джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, чотири відбивачі струму, блок балансування-підсилення струмів, резистор масштабу та резистор шини нульового потенціалу. Причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно. Бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно. Емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу. Перше і друге джерела струму з'єднані шинами додатного і від'ємного живлення відповідно. Причому колектор першого та емітер шостого транзисторів з'єднані між собою. Колектор третього та база шостого транзисторів об'єднана та з'єднана з першим джерелом струму. Колектор другого та емітер п'ятого транзисторів з'єднані між собою. Колектор четвертого та база п'ятого транзисторів об'єднана та з'єднана з другим джерелом струму. Шину живлення третього відбивача струму об'єднано з третім та п'ятим джерелом струму та з'єднано з шиною додатного живлення. Інверсний вихід другого відбивача струму з'єднано з входом четвертого відбивача струму. Вихід третього та вихід четвертого відбивачів струму об'єднані та з'єднані з резистором масштабу та резистором шини нульового потенціалу, який в свою чергу з'єднаний з шиною нульового потенціалу. Резистор масштабу з'єднано з вхідною шиною. Вихід першого та вихід другого відбивачів струму об'єднано та з'єднано з вихідною шиною. Технічний результат: підвищення точності роботи пристрою, а також розширення функціональних можливостей.

UA 124792 C2


1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46

Фіг.

Винахід належить до імпульсної техніки і може бути використаний в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

За аналог обрано двотактний симетричний підсилювач струму (патент України № 69736, H03K 5/24, G05B 1/01, 2011), який містить перше та друге джерело струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів та з колекторами сьомого та восьмого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, бази сьомого та восьмого транзисторів з'єднано з колекторами та базами дев'ятого та десятого транзисторів відповідно, а також з колекторами одинадцятого та дванадцятого транзисторів, а також з базами п'ятнадцятого та шістнадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів об'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з емітерами тринадцятого та чотирнадцятого транзисторів, а також з колекторами п'ятою та шостого транзисторів відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого та шістнадцятого транзисторів з'єднано з колекторами чотирнадцятого та тринадцятого транзисторів відповідно, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною, бази сімнадцятого та вісімнадцятого транзисторів з'єднано з базами п'ятого та шостого транзисторів відповідно, емітери сьомого, дев'ятого, п'ятого та сімнадцятого транзисторів, а також колектор п'ятнадцятого транзистора підключено до шини додатного живлення, емітери восьмого, десятого, шостого та вісімнадцятого транзисторів, а також колектор шістнадцятого транзистора підключено до шини від'ємного живлення.

Недоліком аналогу є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі схеми.

За прототип обрано підсилювач постійного струму (Push-pull amplifier with current mirrors for determining the quiescent operating point. United States Patent 3,852,678, Dec.3, 1974), який містить перше і друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першим і другим джерелами струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, перше і друге джерела струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори п'ятого і шостого транзисторів з'єднано з вихідною шиною.

Недоліком прототипу є недостатньо високий коефіцієнт підсилення та низький вихідний опір, що призводить до збільшення похибок при роботі схеми, що обмежує точність роботи пристрою, а також галузь його використання.

В основу винаходу поставлено задачу створення двотактного підсилювача постійного струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи пристрою за рахунок зменшення похибки лінійності передатної характеристики та збільшення вихідного опору, що також сприяє розширенню галузі використання винаходу у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний підсилювач постійного струму, який містить шість джерел струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, чотири відбивачі струму, блок балансування-підсилення струмів, резистор масштабу та резистор шини нульового потенціалу, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, перше і друге джерела струму з'єднані шинами додатного і від'ємного живлення відповідно, причому колектор першого та емітер шостого транзисторів з'єднані між собою, колектор третього та база шостого транзисторів об'єднані та з'єднані з першим джерелом струму, колектор другого та емітер п'ятого транзисторів з'єднані між собою, колектор четвертого та база п'ятого транзисторів об'єднані та з'єднані з другим джерелом струму, шину живлення третього відбивача струму об'єднано з третім та п'ятим джерелом струму та з'єднано з шиною

додатного живлення, шину живлення четвертого відбивача струму об'єднано з четвертим та шостим джерелами струму та з'єднано з шиною від'ємного живлення, колектор шостого транзистора з'єднано з першим входом блока балансування-підсилення струмів, колектор п'ятого транзистора з'єднано з другим входом блока балансування-підсилення струмів, трете джерело струму з'єднано з першим входом задання струму робочої точки блока балансування-підсилення струмів, четверте джерело струму з'єднане з другим входом задання струму робочої точки блока балансування-підсилення струмів, перший вихід блока балансування-підсилення струмів об'єднано з п'ятим джерелом струму та з'єднано з входом першого відбивача струму, другий вихід блока балансування-підсилення струмів об'єднано з шостим джерелом струму та з'єднано з входом другого відбивача струму, перший інверсний вихід блока балансування-підсилення струмів з'єднано з інверсним входом першого відбивача струму, другий інверсний вихід блока балансування-підсилення струмів з'єднано з інверсним входом другого відбивача струму, інверсний вихід першого відбивача струму з'єднано з входом третього відбивача струму, інверсний вихід другого відбивача струму з'єднано з входом четвертого відбивача струму, вихід третього та вихід четвертого відбивачів струму об'єднані та з'єднані з резистором масштабу та резистором шини нульового потенціалу, який в свою чергу з'єднаний з шиною нульового потенціалу, резистор масштабу з'єднано з вхідною шиною, вихід першого та вихід другого відбивачів струму об'єднано та з'єднано з вихідною шиною.

На кресленні представлено принципову схему двотактного підсилювача постійного струму.

Пристрій містить перше 2, друге 5, трете 14, четверте 17, п'яте 23, шосте 24 джерела струму, шини додатного 44 і від'ємного 46 живлення, вхідну 1 і вихідну 45 шини, шину нульового потенціалу 10, шість транзисторів, перший 29, другий 30, третій 31, четвертий 38 відбивачі струму, блок балансування-підсилення струмів 13, резистор масштабу 18 та резистор шини нульового потенціалу 43, причому вхідну шину 1 з'єднано з емітерами третього 3 та четвертого 4 транзисторів відповідно, бази третього 3 і четвертого 4 транзисторів з'єднано з базами та колекторами першого 7 і другого 8 транзисторів відповідно, емітери першого 7 і другого 8 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 10, перше 2 і друге 5 джерела струму з'єднані шинами додатного 44 і від'ємного 46 живлення відповідно, причому колектор першого 7 та емітер шостого 6 транзисторів з'єднані між собою, колектор третього 3 та база шостого 6 транзисторів об'єднана та з'єднана з першим джерелом струму 2, колектор другого 8 та емітер п'ятого 9 транзисторів з'єднані між собою, колектор четвертого 4 та база п'ятого 9 транзисторів об'єднана та з'єднана з другим джерелом струму 5, шину живлення 39 третього відбивача струму 31 об'єднано з третім 14 та п'ятим 23 джерелом струму та з'єднано з шиною додатного живлення 44, шину живлення 40 четвертого відбивача струму 38 об'єднано з четвертим 17 та шостим 24 джерелами струму та з'єднано з шиною від'ємного живлення 46, колектор шостого 6 транзистора з'єднано з першим входом 11 блока балансування-підсилення струмів 13, колектор п'ятого 9 транзистора з'єднано з другим входом 12 блока балансування-підсилення струмів 13, трете джерело струму 14 з'єднано з першим входом задання струму робочої точки 15 блока балансування-підсилення струмів 13, четверте джерело струму 17 з'єднане з другим входом задання струму робочої точки 16 блока балансування-підсилення струмів 13, перший вихід 19 блока балансування-підсилення струмів 13 об'єднано з п'ятим джерелом струму 23 та з'єднано з входом 25 першого відбивача струму 29, другий вихід 22 блока балансування-підсилення струмів 13 об'єднано з шостим джерелом струму 24 та з'єднано з входом 28 другого відбивача струму 30, перший інверсний вихід 21 блока балансування-підсилення струмів 13 з'єднано з інверсним входом 26 першого відбивача струму 29, другий інверсний вихід 20 блока балансування-підсилення струмів 13 з'єднано з інверсним входом 27 другого відбивача струму 30, інверсний вихід 33 першого відбивача струму 29 з'єднано з входом 32 третього відбивача струму 31, інверсний вихід 36 другого відбивача струму 30 з'єднано з входом 37 четвертого відбивача струму 38, вихід 41 третього 31 та вихід 42 четвертого 38 відбивачів струму об'єднані та з'єднані з резистором масштабу 18 та резистором шини нульового потенціалу 43, який в свою чергу з'єднаний з шиною нульового потенціалу 10, резистор масштабу 18 з'єднано з вхідною шиною 1, вихід 34 першого 29 та вихід 35 другого 30 відбивачів струму об'єднано та з'єднано з вихідною шиною 45.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 1.

Якщо вхідний струм втікає через вхідну шину 1 на вхід, то четвертий 4 транзистор привідкривається, а третій 3 транзистор призакривається, при цьому базовий струм шостого 6 транзистора збільшується і він привідкривається, а базовий струм п'ятого 9 транзистора зменшується і він призакривається, при цьому струм що протікає через колектор шостого 6 транзистора збільшується, а струм який протікає через колектор п'ятого 9 транзистора

зменшується. Ці струми передаються через перший 7 та другий 8 транзистори відповідно на шину нульового потенціалу 10, що призводить до збільшення її потенціалу, у випадку коли струм витікає через вхідну шину 1 на вхід, то четвертий 4 транзистор призакривається, а третій 3 транзистор привідкривається, при цьому базовий струм п'ятого 9 транзистора збільшується і він привідкривається, а базовий струм шостого 6 транзистора зменшується і він призакривається, при цьому струм що протікає через колектор шостого 6 транзистора зменшується, а струм який протікає через колектор п'ятого 9 транзистора збільшується. Ці струми передаються через перший 7 та другий 8 транзистори відповідно на шину нульового потенціалу 10, що призводить до зменшення її потенціалу, далі сигнал потрапляє до першого 11 та другого 12 входів блоку балансування-підсилення струмів 13, після задання струмів на першому 15 та другому 16 входах задання струму робочої точки за допомогою третього 14 та четвертого 17 джерел струму та підсилення і балансування в блоці балансування-підсилення струмів 13 сигнал з першого 19 та першого інверсного 21 виходів надходить на вхід 25 та інверсний вхід 26 першого відбивача струму 29, а з другого 22 та другого інверсного 20 виходу блока балансування-підсилення струмів 13 надходить на вхід 28 та інверсний вхід 27 другого відбивача струму 30, шини живлення 39, 40 третього 31 та четвертого 38 відбивачів струму підключені до додатної 44 та від'ємної 46 шини живлення відповідно, з інверсних виходів 33, 36 першого 29 та другого 30 відбивачів струму відповідно, струм протікає на входи 32, 37 третього 31 та четвертого 38 відбивачів струму відповідно, з виходів 41, 42 третього 31 та четвертого 38 відбивачів струму відповідно, струм через шину зворотного зв'язку потрапляє на резистор шини нульового потенціалу 43, а далі через резистор масштабу 18 повертається на вхід схеми 1.

Перше 2, друге 5, трете 14, четверте 17, п'яте 23, шосте 24, джерела струму утворюють схему задання режимів по постійному струму каскадів схеми.

Третій 31 та четвертий 38 відбивачі струму слугують для роботи від'ємного зовнішнього зворотного зв'язку та за рахунок його глибини дозволяють масштабувати коефіцієнт передачі по струму, який задається на резисторі масштабу 18 та резисторі шини нульового потенціалу 43 за формулою:

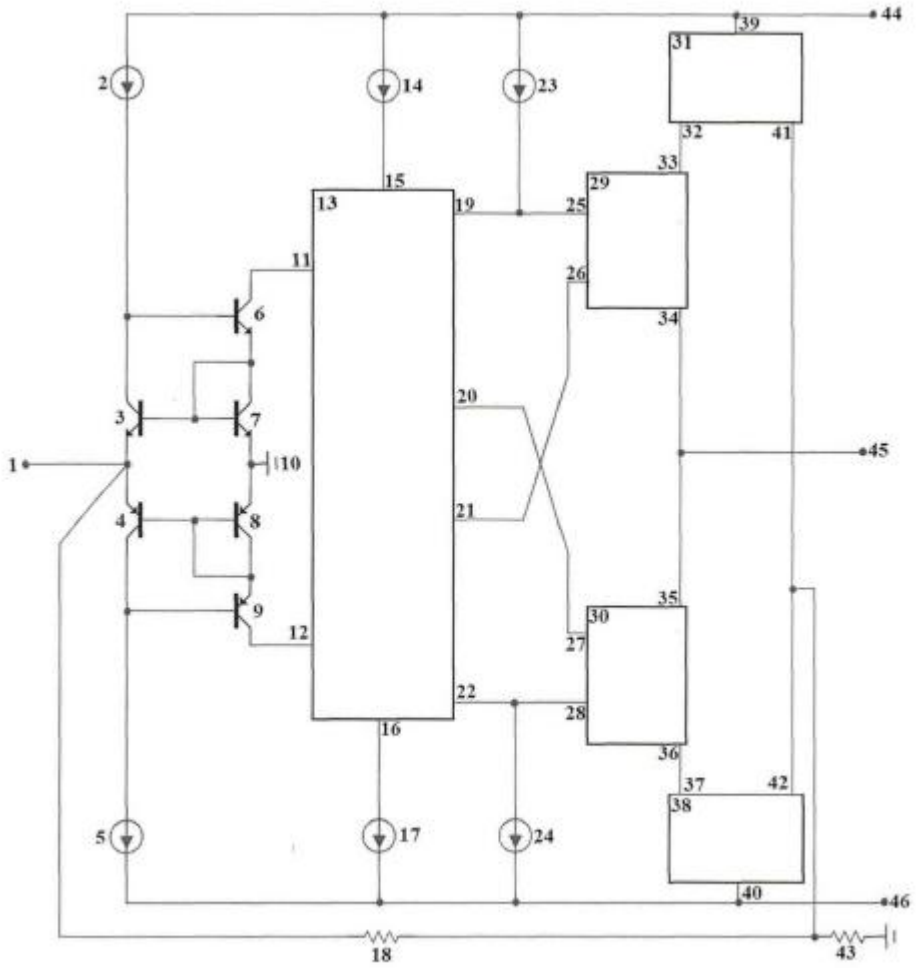
$$K_{ni} = \frac{R_M + R_\perp}{R_\perp}.$$

Перший 29 та другий 30 відбивачі струму утворюють вихідний каскад, по якому сигнал через їхні виходи 34, 35 прямує до вихідної шини 45, шина нульового потенціалу 10 та шина додатного живлення 44 та шина від'ємного живлення 46 слугують для забезпечення режиму по напрузі каскадів схеми.

ФОРМУЛА ВИНАХОДУ

Двотактний підсилювач постійного струму, який містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, перше і друге джерела струму з'єднані шинами додатного і від'ємного живлення відповідно, який **відрізняється** тим, що введено блок балансування-підсилення струмів, чотири відбивачі струму та чотири джерела струму, резистор масштабу та резистор шини нульового потенціалу, причому колектор першого та емітер шостого транзисторів з'єднані між собою, колектор третього та база шостого транзисторів об'єднана та з'єднана з першим джерелом струму, колектор другого та емітер п'ятого транзисторів з'єднані між собою, колектор четвертого та база п'ятого транзисторів об'єднані та з'єднані з другим джерелом струму, шину живлення третього відбивача струму об'єднано з третім та п'ятим джерелами струму та з'єднано з шиною додатного живлення, шину живлення четвертого відбивача струму об'єднано з четвертим та шостим джерелами струму та з'єднано з шиною від'ємного живлення, колектор шостого транзистора з'єднано з першим входом блока балансування-підсилення струмів, колектор п'ятого транзистора з'єднано з другим входом блока балансування-підсилення струмів, третє джерело струму з'єднано з першим входом задання струму робочої точки блока балансування-підсилення струмів, четверте джерело струму з'єднане з другим входом задання струму робочої точки блока балансування-підсилення струмів, перший вихід блока балансування-підсилення струмів об'єднано з п'ятим джерелом струму та з'єднано з входом першого відбивача струму, другий вихід блока балансування-підсилення струмів об'єднано з шостим джерелом струму та з'єднано з входом другого відбивача струму, перший інверсний

вихід блока балансування-підсилення струмів з'єднано з інверсним входом першого відбивача струму, другий інверсний вихід блока балансування-підсилення струмів з'єднано з інверсним входом другого відбивача струму, інверсний вихід першого відбивача струму з'єднано з входом третього відбивача струму, інверсний вихід другого відбивача струму з'єднано з входом четвертого відбивача струму, вихід третього та вихід четвертого відбивачів струму об'єднані та з'єднані з резистором масштабу та резистором шини нульового потенціалу, який в свою чергу з'єднаний з шиною нульового потенціалу, резистор масштабу з'єднано з вхідною шиною, вихід першого та вихід другого відбивачів струму об'єднано та з'єднано з вихідною шиною.



Фіг.

Комп'ютерна верстка І. Скворцова

ДП “Український інститут інтелектуальної власності”, вул. Глазунова, 1, м. Київ – 42, 01601