

КОМП'ЮТЕРНІ СИСТЕМИ ТА КОМПОНЕНТИ

УДК 621.382.3

О. Д. АЗАРОВ, В. А. ГАРНАГА, В. Є. ЯЦИК

Вінницький національний технічний університет, м. Вінниця

ВІДБИВАЧІ СТРУМУ ДЛЯ АНАЛОГОВИХ ПРИСТРОЇВ ІЗ ПОКРАЩЕНИМИ СТАТИЧНИМИ І ДИНАМІЧНИМИ ХАРАКТЕРИСТИКАМИ

Анотація. У статті розглянуто методи покращення статичних і динамічних характеристик двотактних ППС, а також аналогових пристроїв на їх основі, шляхом застосування спеціалізованих відбивачів струму із заданими параметрами. Аналізуються запропоновані підходи щодо схемно-функціональної організації вказаних пристроїв. Показано, що запропоновані пристрої мають кращу лінійність передатної характеристики і ширшу смугу пропускання.

Ключові слова: відбивач струму, ДППС, буферний пристрій.

Аннотация. В статье рассмотрены методы улучшения статических и динамических характеристик двухтактных УПТ, а также аналоговых устройств на их основе, путем применения специализированных отражателей тока с заданными параметрами. Анализируются предложенные подходы к схемно-функциональной организации указанных устройств. Показано, что предложенные устройства имеют лучшую линейность передаточной характеристики и более широкую полосу пропускания.

Ключевые слова: отражатель тока, ДППС, буферное устройство.

The Abstract. The article describes the methods to improve the static and dynamic properties of push-pull amplifier DC, as well as analog-based devices through the use of specialized current mirrors. Analyzed the proposed approaches to the scheme and the functional organization of these devices. It is shown that the proposed devices have better linearity of the transfer characteristic and wider bandwidth.

Key words: current mirror, push-pull amplifier DC, buffer.

Вступ

Відбивачі струму (ВС) (current mirrors) є невід'ємною складовою частиною аналогових і аналогово-цифрових схем, зокрема, підсилювачів постійного струму, буферних пристроїв, джерел опорних струмів і напруг, пристроїв вибірки-зберігання аналогових сигналів, АЦП і ЦАП та інших.

Водночас, створення вказаних пристроїв з покращеними точностними і швидкісними властивостями вимагає розробки ВС із досить специфічними характеристиками.

Актуальність

Основа аналогових пристроїв як правило складають підсилювачі постійного струму (ППС) [1 - 4]. Саме вони у значній мірі визначають статичні і динамічні характеристики перших. У свою чергу параметри ППС залежать не тільки від елементної бази, у першу чергу біполярних і польових, транзисторів на яких вони побудовані, а і від їх структурно-функціональної організації. В останні десятиліття, завдяки успіхам інтегральної технології, зокрема, можливостям створення на одному кристалі транзисторів різної провідності з наближеними статичними і динамічними характеристиками, спостерігається збільшення інтересу фахівців до застосування двотактних підсилювальних схем [2, 3, 5-7]. При цьому слід зазначити, що до складу двотактних ППС входять відбивачі струму, які виконують різноманітні функції, у тому числі такі як конвертація струмів із заданими коефіцієнтами передачі, а також узгодження рівнів струмів і напруг вхідних і вихідних сигналів.

Зауважимо, що у Вінницькому національному технічному університеті активно розвивається напрям, пов'язаний зі створенням двотактних ППС із вибірковою зворотнім зв'язком у каналах проміжного підсилення [7]. Такий підхід дозволяє будувати широкосмугові високолінійні підсилювачі струму, а також аналогові пристрої на їх основі. Водночас, слід вказати, що для покращення статичних і динамічних характеристик згаданих підсилювачів потрібні ВС зі специфічними параметрами, зокрема, з низьким вхідним і високим вихідним опором. Причому, незважаючи на наявність цілої низки існуючих схемних рішень [1, 2, 3], характеристики цих елементів не відповідають висунутим вимогам. Методи, що пропонуються у ряді публікацій, часто призводять до досить складних схемних рішень [1]. Авторами статті запропоновано [8, 9] ряд підходів, спрямованих на покращення статичних характеристик ВС. Проте, при цьому значно збільшується фазовий зсув між вхідними і вихідними сигналами, що ускладнює коригування АЧХ і ФЧХ цих пристроїв. Останнім часом з'явилися нові рішення, які дозволяють досягти потрібних статичних характеристик без істотного збільшення фазового запізнення. Найголовнішим при цьому є те, що застосування запропонованих підходів до побудови ВС дозволяє покращити статичні і динамічні характеристики двотактних ППС, а відповідно і аналогових пристроїв на їх основі. Проте, матеріал, що описує запропоновані методи, відсутній у науково-технічній літературі, тому тема цієї статті є актуальною.

Мета

Покращення статичних і динамічних характеристик двотактних ППС, а також аналогових пристроїв на їх основі шляхом застосування спеціалізованих ВС (СПВС) із заданими параметрами.

Задачі

1. Аналіз запропонованих методів схемно-функціональної організації спеціалізованих відбивачів струму із заданими статичними характеристиками.
2. Отримання математичних співвідношень для оцінюванні вхідних і вихідних опорів для запропонованих схемних рішень СпВС.
3. Аналіз статичних і динамічних характеристик аналогових пристроїв, в яких використовуються запропоновані СпВС, порівняно з відомими схемами.

Розв’язання задач

Найпростішу схему має параметричний ВС, зображений на рис. 1 а), який являє собою зв’язку діод (транзистор у діодному вмиканні) і транзистор, включений за схемою із загальним емітером [3]. Недоліком такого ВС є невисокий вихідний опір, значення якого дорівнює:

$$r_{вих} = \frac{U_{Ерлі}}{I_K},$$

де $U_{Ерлі}$ – напруга Ерлі; I_K – струм колектора.

У випадку використання інтегральних малопотужних n-p-n транзисторів при струмі $I_K = 1$ мА вихідний опір $r_{вих} \approx 50 \div 70$ кОм. Для p-n-p транзисторів $r_{вих} \approx 15 \div 30$ кОм. Вхідний опір такого відбивача дорівнює:

$$r_{вх} = \frac{\varphi_T}{I_{ВХ}},$$

де φ_T – термопотенціал; $I_{ВХ}$ – значення вхідного струму, що відбивається. При $I_{ВХ} = 1$ мА, $r_{вх} \approx 26$ Ом.

Вказані параметричні ВС використовуються в колах аналогових пристроїв, де значення $r_{вх}$ і $r_{вих}$ не є критичними.

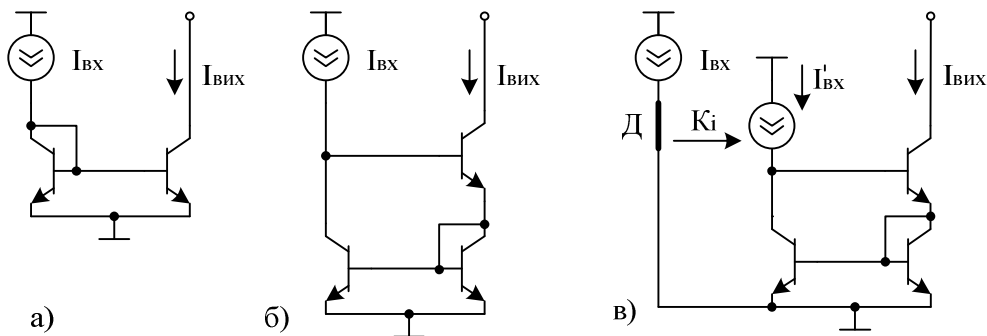


Рисунок 1 – Відбивачі струму: а) параметричний; б) компенсаційний Уїлсона; в) гіпотетичний на базі керованого генератора струму

Істотно більший вихідний опір має відбивач струму Уїлсона [1 - 3], схему якого зображено на рис. 1 б). У цьому випадку $r_{вих} \approx \frac{r_K}{2}$, де $r_K = \frac{U_{Ерлі}}{I_K} \cdot (1 + \beta)$, а β – коефіцієнт передачі струм для каскаду загальний емітер. При $I_K = 1$ мА, $\beta \approx 100$ маємо $r_{вих} \approx 3 \div 3,5$ МОм. Вхідний опір схеми Уїлсона дорівнює:

$$r_{вх} = \frac{r_{\delta} + (r_e + r_{\delta}) \cdot (1 + \beta)}{1 + \beta} \approx r_e + r_{\delta} \approx 2 \cdot r_{\delta}. \tag{1}$$

При $I_{ВХ} = 1$ мА, $r_{вх} \approx 57,8$ Ом. Детальний аналіз статичних характеристик таких ВС наведено в роботі [9].

Під час проектування аналогових пристроїв для оцінювання їх потенційних можливостей, зокрема, статичних і динамічних характеристик шляхом комп’ютерного моделювання [10] застосовують ідеалізований варіант ВС на базі керованого генератора струму, схему якого зображено на рисунку 1 в).

Він має нульовий вхідний і нескінченний вихідний опори. При цьому $I_{ВХ}$ подається на вхід давача Д. Коефіцієнт передачі струму дорівнює $K_I=1$.

Слід відзначити, що в аналогових пристроях є кола, які можуть бути критичними до вхідних опорів ВС. У першу чергу це стосується транзисторних каскадів, увімкнених за схемою із загальним колектором, як показано на рис. 2 а). Тут резистор навантаження R_H має мінімальне значення ($R_H < r_e$) для того, щоб не впливати на потенційні характеристики схеми. Для наведеного фрагменту шляхом комп'ютерного моделювання для трьох варіантів ВС знято АЧХ, які наведено на рис. 2 б). Порівняння отриманих графіків свідчить, що АЧХ із найширшою смугою пропускання має варіант 3 (із застосуванням ВС на базі керованого генератора струму з $r_{ВХ} = 0$ Ом і $K_I \approx 1$). При цьому слід зазначити, що смуги пропускання схем у випадку застосування параметричного ВС і ВС Уілсона приблизно однакові.

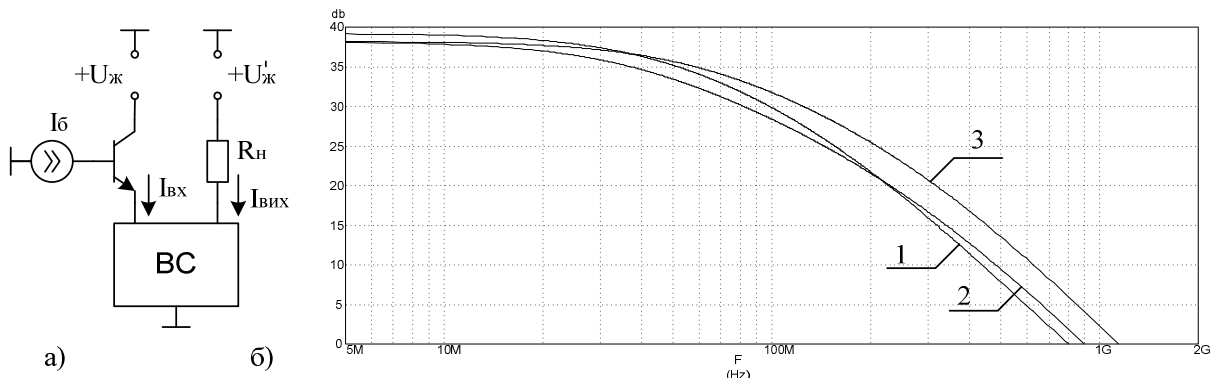


Рисунок 2 – Підсилювач струму на базі транзисторного каскаду із ЗЕ із включенням ВС у коло емітера: а) узагальнююча схема; б) АЧХ для різних варіантів реалізації ВС

Проведений аналіз дає підстави вважати, що для отримання найкращих динамічних характеристик у схемі 2 а) треба застосовувати ВС із мінімальним $r_{ВХ}$.

Зменшення $r_{ВХ}$ ВС порівняно зі схемами, показаними на рис. 1 а) і б), може бути досягнуто на базі компенсаційного методу як підвищенням коефіцієнту передачі струму у тракту прямої передачі вхідного сигналу $I_{ВХ}$ на вихід, так і збільшенням глибини зворотного зв'язку. Варіанти побудови таких ВС наведено на рис. 3.

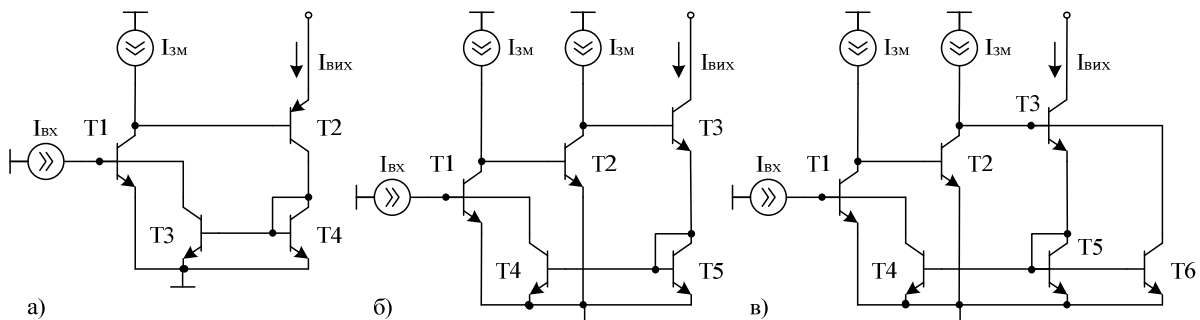


Рисунок 3 – ВС із малим $r_{ВХ}$, побудований на транзисторах: а) різного типу провідності; б), в) одного типу провідності

Пристрій, зображений на рис. 3 а), являє собою перетворювач струм-струм, який містить тракт прямого підсилення $I_{ВХ}$, побудований на транзисторах Т1 і Т2, а також контур зворотного зв'язку, який організовано за допомогою параметричного ВС, побудовано на транзисторах Т3 і Т4. Схема працює таким чином, що $I_{ВХ}$ компенсується струмом зворотного зв'язку $I_{ЗЗ}$, що поступає з колектора Т3. Коефіцієнт передачі струму $SpBC$ визначається як відношення $I_{ВХ}$ до вихідного струму $I_{ВИХ}$. Враховуючи, що принцип дії схеми є компенсаційний, маємо, що $I_{ЗЗ} \approx I_{ВХ}$. При цьому, беручи до уваги наявність зворотного зв'язку, можемо використати співвідношення [11] для схем із зворотнім зв'язком:

$$K_{i\text{СП}} = \frac{K_i}{1 + \chi \cdot K_i},$$

де $K_i = \beta_{\text{п-п-п}} \cdot \beta_{\text{р-п-р}}$ – коефіцієнт підсилення струму у тракці прямої передачі; χ – коефіцієнт передачі струму у контурі зворотного зв'язку. У випадку для рисунку 3 а) $\chi = 1$, тому враховуючи, що $\chi \cdot K_i \gg 1$, маємо $K_{i\text{СП}} \approx 1$.

Значення цього коефіцієнту можна підвищити, зменшуючи глибину зворотного зв'язку, зокрема, збільшуючи кількість діодів (у схемі діод побудовано на транзисторі Т4) і підключаючи їх паралельно у схемі параметричного ВС. Так, у випадку, якщо число діодів дорівнює m , то $\chi = \frac{K_i}{m}$, тому при цьому:

$$K_{i\text{СП}} = \frac{K_i}{1 + K_i^2/m} \approx m. \quad (2)$$

Вхідний малосигнальний опір $r_{\text{вх СП}}$ можна оцінити також враховуючи глибину зворотного зв'язку [8], а саме у вигляді:

$$r_{\text{вх СП}} = \frac{r_{\text{вх ЗЕ}}}{1 + \chi \cdot K_i}, \quad (3)$$

де $r_{\text{вх ЗЕ}} = r_{\text{б}} + r_{\text{е}} \cdot (1 + \beta_{\text{п-п-п}})$ – вхідний опір каскаду загальний емітер, а $r_{\text{б}}$ і $r_{\text{е}}$ – малосигнальні опори бази і емітера відповідно. Зважаючи на те, що $\chi \cdot K_i \gg 1$ і $r_{\text{б}} + r_{\text{е}} \cdot (1 + \beta_{\text{п-п-п}}) \gg r_{\text{б}}$, остаточно отримуємо:

$$r_{\text{вх СП}} = \frac{m \cdot r_{\text{е}}}{\beta_{\text{р-п-р}}}. \quad (4)$$

У випадку, якщо $I_{\text{вх}} = 1$ мА, $m = 1$, $\beta_{\text{р-п-р}} \approx 60$ маємо $r_{\text{вх}} \approx 0,44$ Ом, що значно менше ніж у параметричному відбивачі і ВС Уілсона.

Вихідний опір схеми $r_{\text{вих СП}}$ у значній мірі визначається співвідношенням малосигнальних колекторних опорів $r_{\text{к п-п-п}}^*$ і $r_{\text{к р-п-р}}^*$ відповідно п-п-п і р-п-р транзисторів тракту підсилення $I_{\text{вх}}$. Розглянемо вплив цих опорів. Припустимо, що напруга $U_{\text{вих}}$ на виході схеми збільшується. При цьому струм колекторного переходу транзистора Т2 збільшується і відповідно через параметричний ВС кола зворотного зв'язку цей приріст $\Delta U_{\text{вих}}$ подається в базу Т1. Транзистор Т1 за цих умов прикривається і разом із цим прикриває Т2. Збільшення $U_{\text{вих}}$ водночас передається через перехід база-емітер Т2 на колектор Т1 і збільшує колекторний струм останнього. Це призводить до привідкривання Т2.

Таким чином маємо, що приріст вихідної напруги $\Delta U_{\text{вих}}$ викликає дві протилежні реакції в колах підсилення $I_{\text{вх}}$ і зворотного зв'язку. Це явище доцільно розглянути детальніше, замінивши базову схему на дві підсхеми (із застосуванням керованих генераторів струму), що зображені на рис. 4 а) і б).

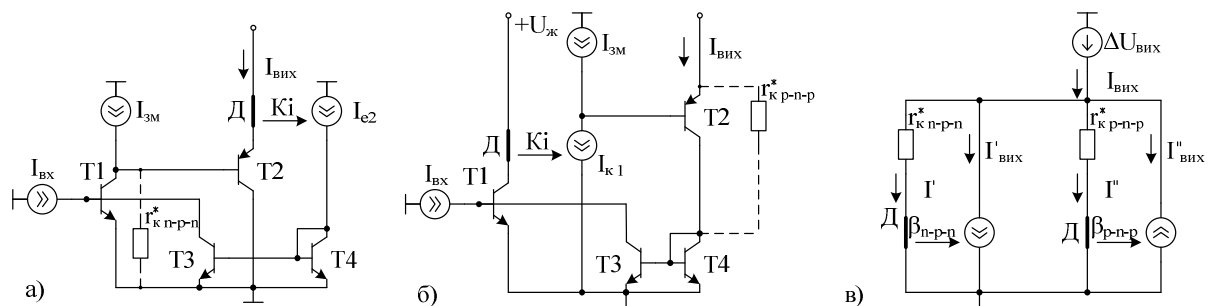


Рисунок 4 – Підсхеми спеціалізованого ВС, що інтерпретують вплив колекторних опорів: а) п-п-п транзистора; б) р-п-р транзистора; в) узагальнена схема заміщення

Тут схема а) інтерпретує вплив колекторного опору $r_{к\ n-p-n}^*$ п-р-п транзистора; б) – р-п-р транзистора. Незавжди показати, що для підсхеми, зображеної на рис. 4 а) вихідний опір $r_{вих} = r_{к\ n-p-n} = \beta_{n-p-n} \cdot r_{к\ n-p-n}^*$, тобто відповідає значенню опору для загальної бази [11]. Це також підтверджує комп'ютерне моделювання. Для рис. 4 б) аналогічно маємо $r_{вих} = r_{к\ n-p-n} = \beta_{n-p-n} \cdot r_{к\ n-p-n}^*$. З урахуванням вищевказаного еквівалентна схема СпВС для аналізу вихідного опору $r_{вих}$ може бути зображена так, як показано на рис. 4 в). Тут I' і I'' прирости струмів, що протікають через колекторні опори п-р-п і р-п-р транзисторів.

Відповідно до наведеної схеми заміщення вихідний опір СпВС дорівнює:

$$r_{вих} = \frac{\Delta U_{вих}}{I_{вих}}$$

При цьому $I_{вих} = I' + I'_{вих} + I'' - I''_{вих}$, де:

$$I' = \frac{\Delta U_{вих}}{r_{к\ n-p-n}^*}; \quad I'_{вих} = \beta_{n-p-n} \cdot I'; \quad I'' = \frac{\Delta U_{вих}}{r_{к\ p-n-p}^*}; \quad I''_{вих} = \beta_{p-n-p} \cdot I''.$$

Беручи до уваги, що $I'_{вих} \gg I'$, а $I''_{вих} \gg I''$, маємо:

$$I_{вих} \approx I'_{вих} - I''_{вих}, \text{ а } r_{вих} \approx \frac{\Delta U_{вих}}{I'_{вих} - I''_{вих}}.$$

$$\text{Причому } I'_{вих} = \frac{\Delta U_{вих}}{r_{к\ n-p-n}^* \cdot \beta_{n-p-n}}; \quad I''_{вих} = \frac{\Delta U_{вих}}{r_{к\ p-n-p}^* \cdot \beta_{p-n-p}}.$$

Підставляючи значення $I'_{вих}$ і $I''_{вих}$ в останній вираз для $r_{вих}$ і здійснюючи перетворення, отримаємо:

$$r_{вих} = \frac{r_{к\ n-p-n}^* \cdot \beta_{n-p-n} \cdot r_{к\ p-n-p}^* \cdot \beta_{p-n-p}}{r_{к\ p-n-p}^* \cdot \beta_{p-n-p} - r_{к\ n-p-n}^* \cdot \beta_{n-p-n}}. \quad (5)$$

Аналізуючи (5) слід зазначити, що, якщо значення добутоків членів у знаменнику наближаються одне до одного, то це викличе різке збільшення $r_{вих}$ (гіпотетично аж до нескінченності). Вказане наближення практично можна реалізувати, збільшуючи $I_{зм}$, а відповідно і змінюючи $r_{к\ n-p-n}^*$, або регулюючи коефіцієнт передачі ВС у колі зворотного зв'язку. При цьому слід відзначити, що велике значення $r_{вих}$ буде діяти лише у вузькому діапазоні вхідного і вихідного струмів. У широкому діапазоні як правило має місце обмеження в рамках $0,5 \cdot r_{к\ n-p-n} < r_{вих} < r_{к\ n-p-n}$.

Другий варіант реалізації схем СпВС, наведений на рисунку 3 б) і в), дозволяє додатково зменшити вхідний опір. Запропонований підхід передбачає використання транзисторів одного типу провідності у тракту передачі вхідного струму і у колі зворотного зв'язку. При цьому загальний вираз для визначення вхідного опору $r_{вх\ СП}$ відповідає (3). Розкриваючи співвідношення для K_1 цієї схеми, отримаємо:

$$r_{вх\ СП} \approx \frac{m \cdot r_e}{\beta_{n-p-n}^2}, \quad (6)$$

де m – число діодів у колі зворотного зв'язку. Якщо пристрій побудовано на р-п-р транзисторах, то замість β_{n-p-n} у формулі (6) треба використовувати β_{p-n-p} .

Схема, наведена на рисунку 3 в), має дещо більший вхідний опір, а саме:

$$r_{вх\ СП} \approx \frac{m \cdot r_e}{\beta_{n-p-n}}$$

але як буде показано далі дещо кращу швидкодню. Коефіцієнти передачі струму для обох варіантів практично однакові і дорівнюють $K_{\Pi} = 1$. Вихідні опори також приблизно рівні і відповідають r_k (як для каскаду загальна база).

Застосування СпВС із низьким $r_{вх}$ є доцільним у двотактних підсилювачах постійного струму (ДППС), зокрема, з вибіркоким зворотнім зв'язком [7]. Ці пристрої містять проміжні підсилювальні каскади на транзисторах, включених за схемою загальний колектор (гібридний), емітерні кола яких містять спеціалізовані відбивачі струму. При цьому слід зазначити, що вхідні сигнали в цих каскадах формуються генераторами струму. Відповідно до цього, в емітерних колах таких підсилювачів повинні мати схемні елементи з мінімальними опором. При цьому знижуються вимоги до відбивачів струму, які включено у вхідних колах проміжних каскадів, зокрема, щодо рівня вихідних опорів.

Схема ДППС, наведена на рис. 5 а), крім вхідного, проміжного, вихідного каскадів і СпВС складається із двонаправленого ВС (ДВС), а також компенсаторів струму на звичайних ВС. Завдяки дії вибіркового зворотного зв'язку у проміжних каскадах такий підсилювач потенційно має високу лінійність передатної характеристики і широкую смугу пропускання. Водночас згадані характеристики залежать не тільки від параметрів транзисторів, а і від типу СпВС.

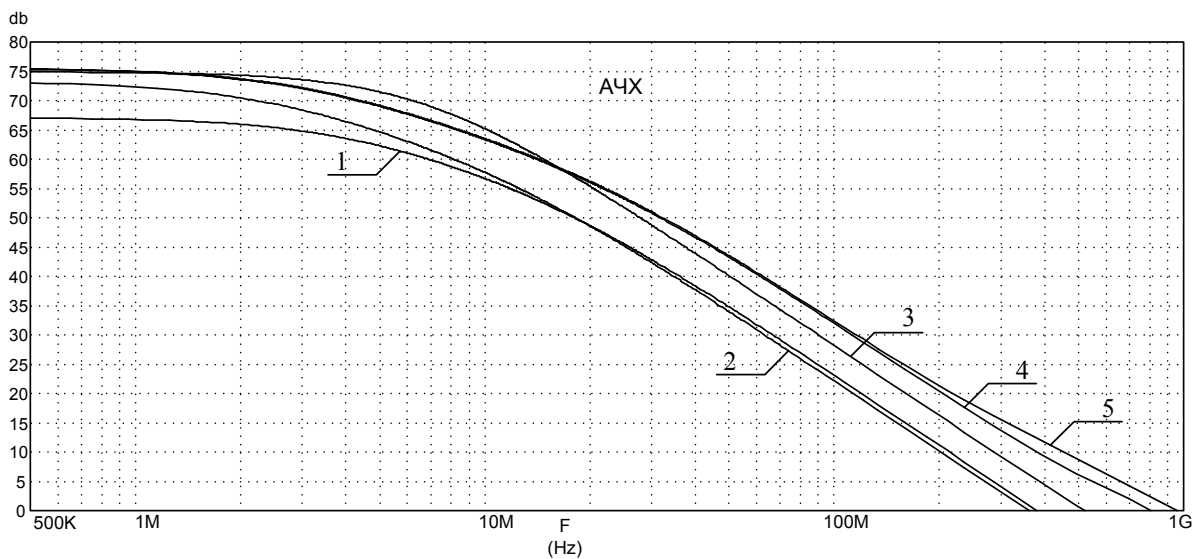
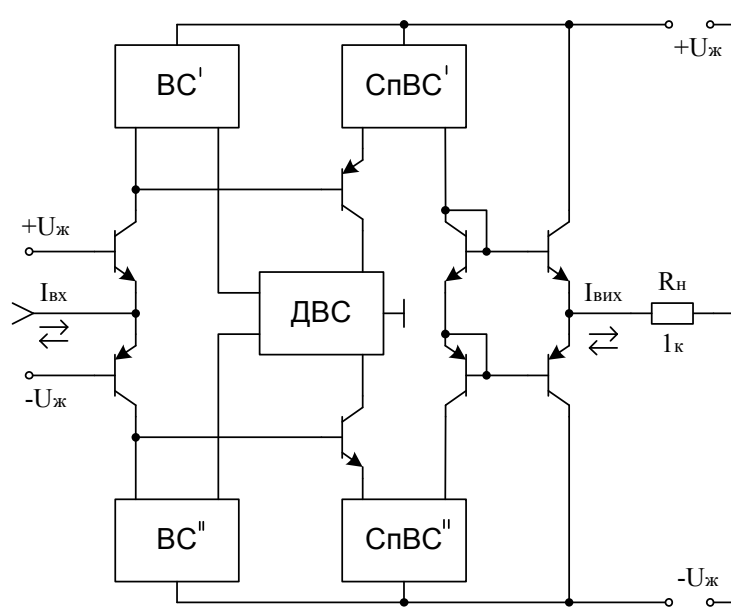


Рисунок 5 – Двотактний підсилювач постійного струму з вибіркоким зворотнім зв'язком: а) узагальнена структурно-функціональна схема; б) АЧХ при застосуванні різних типів СпВС

На рис. 5 а) наведено АЧХ ДППС, в якому застосовано різні типи ВС. Тут крива 1 відповідає параметричному ВС, 2 – ВС Уілсона, в 3 – 5 спеціалізованим ВС, зображеним на рис. 3 а), б) і в) відповідно. Порівняння цих АЧХ свідчить, що кращими варіантами для застосування в ДППС є СпВС. Таким чином в емітерних колах транзисторів проміжних каскадів таких підсилювачів доцільно використовувати ВС із низькими $r_{вх}$.

Слід відзначити, що в ряді аналогових схем, зокрема, у високолінійних буферних пристроях напруги [12–14] потрібно використання генераторів струму робочих точок із надвисоким вихідним опором $r_{вих}$. Таким вимогам також можуть задовольняти СпВС, подібні до розглянутих вище. На рис. 6 а) наведено спрощену принципову схему спеціалізованого відбивача струму, в якому $r_{вих} \gg r_k$. Вказана властивість досягається уведенням у контур параметричного ВС не тільки від'ємного (через транзистор Т3), а і додатного (через Т2) зворотного зв'язку. При цьому слід зазначити, що глибина від'ємного зв'язку є більшою ніж додатного, тому робота схеми буде стійкою. Значення вихідного опору для запропонованого рішення відповідає виразу $r_{вих}^* = r_{кз}^* \cdot \beta_1 \cdot \beta_2$, тобто є значно більшим, ніж для раніше розглянутого СпВС. При цьому коефіцієнт передачі струму $K_{П} = 3$.

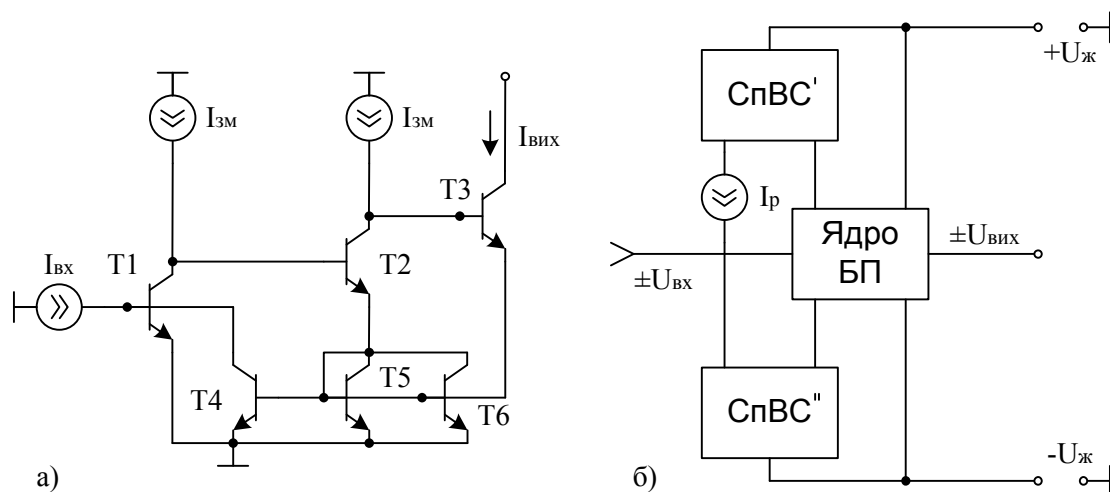


Рисунок 6 – СпВС із надвисоким $r_{вих}$: а) принципова схема; б) використання у високолінійному буфері напруги

Розглянуту схему можна використовувати для генерування робочих струмів I_p у високолінійному двотактному буфері напруги [12–14], як це показано на рисунку 6 б). Слід відзначити, що лінійність передатної характеристики ядра такого буферного пристрою (БП) залежить від стабільності робочих струмів у діапазоні вхідної $U_{вх}$ і вихідної $U_{вих}$ напруг.

Схемотехнічний аналіз передатної характеристики ядра БП із використанням розглянутого СпВС здійснено за допомогою інтегрованого пакету програм «MicroCAP – 9». При цьому ядро БП побудовано на інтегральних транзисторах фірми Intersil nuhfarry, а його конфігурація відповідає схемі, наведеної в [13]. Розглянутий пристрій при $I_p=1$ мА має такі характеристики:

Діапазон вхідної і вихідної напруги	– $\pm 10,0$ В;
Похибка зсуву нуля	– 0,5 мВ;
Похибка масштабу	– ± 800 мкВ;
Абсолютна похибка лінійності	– 70 мкВ;
Відносна похибка лінійності	– 0,0007 %
Тривалість фронтів вихідної напруги на рівні $\pm 0,95 U_{вих \max}$	– 5 нс

Слід зазначити, що альтернативний варіант побудови БП, наприклад, на базі операційного підсилювача з високим коефіцієнтом підсилення замість запропонованого рішення призведе до втрати швидкодії.

Висновки

1. Запропоновані методи схемно-функціональної організації СпВС дозволяють будувати вузли високолінійних аналогових пристроїв, статичні і динамічні характеристики яких задовольняють високим заданим вимогам.

2. Отримано аналітичні вирази для оцінювання вхідних і вихідних опорів запропонованих схемо-функціональних рішень побудови СпВС. Доведено можливість збільшення $I_{\text{вих}}$ і зменшення $I_{\text{вих}}$ у таких СпВС.

3. Доведено переваги аналогових пристроїв, побудованих із застосуванням запропонованих СпВС, зокрема, в рамках побудови ДППС, а також буферних пристроїв.

Список література

1. Коннели Дж. Аналоговые интегральные схемы. Элементы, схемы, системы и применения. / Дж. Коннели. – М.: Мир, 1977. – 439 с. с ил.
 2. Grebene A. Bipolar and MOS Analog Integrated Circuit Design / Alan B. Grebene – , 2003. – 879 p.
 3. Титце У. Полупроводниковая схемотехника. / У. Титце, К. Шенк [пер. с нем. ДМК Пресс]. – М. : – ДМК Пресс, 2008 – Т. 1. – 832 с.
 4. James C. Daily Analog BiCMOS design. Cherry semiconductor Corp., 2000, pp. 65-84.
 5. Деклараційний патент на корисну модель № 61272. Двотактний симетричний підсилювач струму. МПК8 Н 03 К 5/24, G 05 В 1/01. О. Д. Азаров, В. А. Гарнага, М. Ю. Теплицький, В. Є. Яцик
 6. Деклараційний патент на корисну модель № 69740. Двотактний симетричний підсилювач струму. МПК8 Н 03 К 5/24, G 05 В 1/01. О. Д. Азаров, С. В. Павлов, М. Ю. Теплицький, В. Є. Яцик.
 7. Азаров О.Д. Двотактні підсилювачі постійного струму для багаторозрядних перетворювачів форми інформації, що самокалібруються : монографія / О.Д. Азаров, В.А. Гарнага. – Вінниця : ВНТУ, 2011. – 156 с.
 8. О. Д. Азаров. Аналіз статичних характеристик біполярних транзисторів із використанням керування і функціональних генераторів струму. / О. Д. Азаров, В. А. Гарнага, В. Є. Яцик – Київ, «ПІТУ» 2012, 37(1).
 9. О. Д. Азаров. Методи покращення статичних характеристик відбивачів струму. / О. Д. Азаров, В. Є. Яцик – Вінниця ВНТУ, «ІТКІ» 2012, 24(1).
 10. Амелина М. А., Програма схемотехнічного моделювання Micro-Cap. Версії 9, 10. / Амелина М. А., Амелин С. А. – Смоленск, Смоленский филиал НИУ МЭИ, 2012. – 617 с., ил.
 11. Степаненко И. П. Основы микроэлектроники. Учебное пособие для вузов. / И. П. Степаненко – 2-е изд. перераб. и доп. – М.: Лаборатория Базовых Знаний. 2003. – 488 с.: ил.
 12. О. Д. Азаров. Прецизійні буферні пристрої на базі двотактних симетричних структур. / О. Д. Азаров, – Вінниця ВНТУ, «ІТКІ» 2011, 22(3).
 13. Деклараційний патент на корисну модель № 51014. Буферний каскад. МПК9 Н 03 К 5/22, G 05 1/00. О. Д. Азаров, О. В. Дудник, С. В. Богомолів, О. В. Кадук.
 14. Патент на винахід № 92963 Буферний каскад. МПК9 Н03F 3/34. Азаров О. Д., Богомолів С. В. / 27.12.2010, Бюл.№ 24, 2010 р.
- Стаття надійшла: 01.10.2012.

Відомості про авторів

Азаров Олексій Дмитрійович – доктор технічних наук, професор, завідувач кафедри обчислювальної техніки ВНТУ, azarov2@vntu.edu.ua.

Гарнага Володимир Анатолійович – кандидат технічних наук, старший викладач кафедри обчислювальної техніки ВНТУ.

Яцик Володимир Євгенійович – студент ВНТУ, yatsyk.ve@gmail.com.