



ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **71687** (13) **U**  
(51) МПК  
*Н03К 19/20* (2006.01)

**(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ**

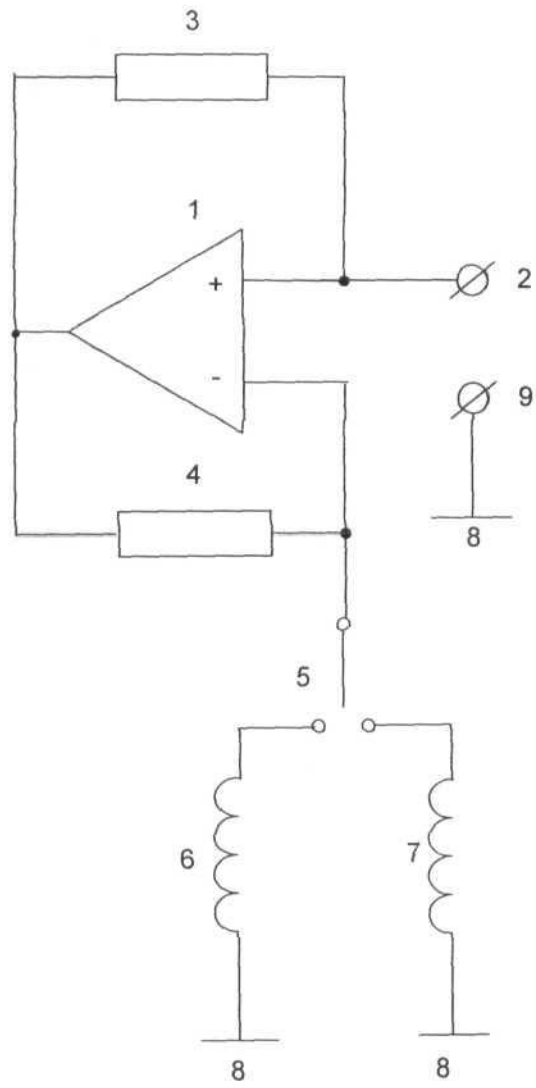
<p>(21) Номер заявки: <b>u 2011 15340</b></p> <p>(22) Дата подання заявки: <b>26.12.2011</b></p> <p>(24) Дата, з якої є чинними права на корисну модель: <b>25.07.2012</b></p> <p>(46) Публікація відомостей про видачу патенту: <b>25.07.2012, Бюл.№ 14</b></p>	<p>(72) Винахідник(и): <b>Філінюк Микола Антонович (UA), Войцеховська Олена Валеріївна (UA), Покотилюк Леся Ігорівна (UA)</b></p> <p>(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b></p>
--	--

**(54) ІМІТАНСНИЙ ЛОГІЧНИЙ ЕЛЕМЕНТ "НІ"**

**(57) Реферат:**

Імітансний логічний елемент "НІ" містить два резистори, загальну шину, вихідну клему. Введено другу вихідну клему, дві котушки індуктивності, ключ та операційний підсилювач.

**UA 71687 U**



Корисна модель належить до галузі обчислювальної техніки, автоматики і може бути використана як елемент "НІ".

Відомий логічний елемент схеми "НІ", який містить біполярний транзистор, база якого під'єднана до першого входу, емітер з'єднаний з загальною шиною, колектор через резистор з'єднаний з шиною живлення, до колектора під'єднано вихід [Основи електроніки і мікроелектроніки / Гершунский Б.С. - К: Вища шк., 1987. - С. 210].

Недоліком даного елемента є незмінність логічного рівня при зміні характеру реактивного імітансу на вході. Схема має низьку швидкодію, так як транзистор працює в ключовому режимі.

Найбільш близьким до запропонованого пристрою є елемент "НІ", який містить перший біполярний транзистор, база якого через перший резистор з'єднана з вихідною клемою та через другий резистор з'єднана з клемою шини живлення, колектор першого біполярного транзистора через третій резистор з'єднаний з другою клемою шини живлення, колектор першого біполярного транзистора з'єднаний з вихідною клемою, емітер першого транзистора з'єднаний з загальною шиною [Николаев И.М. Интегральные микросхемы и основы их проектирования: Учебник для техникумов. / И.М. Николаев, Н.А. Филинук - 2-е изд., перераб. и доп. - М.: Радио и связь, 1992. - 424 с.].

Недоліком даного елемента є те, що схема має низьку швидкодію так як транзистор працює в ключовому режимі.

В основу корисної моделі поставлено задачу створення такого логічного елемента "НІ", в якому за рахунок введення нових елементів та зв'язків досягається можливість реалізації функції "НІ" шляхом зміни характеру імітансу на вході логічного елемента, що приводить до підвищення швидкодії елемента.

Поставлена задача вирішується тим, що в імітансний логічний елемент "НІ", який містить два резистори, загальну шину, вихідну клему, введено другу вихідну клему, дві котушки індуктивності, ключ та операційний підсилювач, неінвертуючий вхід якого з'єднаний з першою вихідною клемою і першим виводом першого резистора, вихід операційного підсилювача з'єднаний з другим виводом першого резистора і першим виводом другого резистора, інвертуючий вхід операційного підсилювача з'єднаний з першим виводом другого резистора і ключем, який з'єднаний через першу або другу котушки індуктивності з загальною шиною, яка також з'єднана з другою вихідною клемою.

На кресленні наведено схему імітансного логічного елемента "НІ".

Пристрій містить операційний підсилювач 1, неінвертуючий вхід якого з'єднаний з першою вихідною клемою 2 і першим виводом першого резистора 3, вихід операційного підсилювача 1 з'єднаний з другим виводом першого резистора 3 і першим виводом другого резистора 4, інвертуючий вхід операційного підсилювача 1 з'єднаний з першим виводом другого резистора 4 і ключем 5, який з'єднаний через першу 6 або другу 7 котушки індуктивності з загальною шиною 8, яка також з'єднана з другою вихідною клемою 9.

Пристрій працює наступним чином. Коефіцієнт операційного підсилювача 1 задають перша 6 і друга 7 котушки індуктивності та другий резистор 4, які ввімкнені в коло від'ємного зворотного зв'язку операційного підсилювача 1. В коло додатного зворотного зв'язку операційного підсилювача 1 ввімкнено перший резистор 3. Сигнал знімається з вихідних клем 2 і 9. Загальна шина 8 слугує заземленням. На операційному підсилювачі реалізовано конвертор від'ємного опору, вихідний імпеданс якого визначається виразом:

$$Z_{\text{вих}} = Z_2 \cdot \frac{R_1}{R_3},$$

де  $R_1$  - опір першого резистора 2;  $Z_2 = j\omega L$ , де  $L$  - індуктивність першої 6 або другої 7 котушки індуктивності;  $R_3$  - опір другого резистора 3.

З даного виразу видно, що, поставивши замість  $Z_2$  як навантаження додатну індуктивність, на виході одержимо від'ємну індуктивність, а, якщо поставити замість  $Z_2$  як навантаження від'ємну індуктивність, на виході одержимо додатну індуктивність, що проілюстровано нижче.

Отже, якщо на інвертуючий вхід операційного підсилювача 1 через ключ 5 під'єднана перша котушка індуктивності 6, індуктивність якої є додатною, що відповідає логічній одиниці, то вихідна індуктивність буде менше нуля  $L^- < 0$ :

$$L_{\text{вих1}} = L_6 \cdot \frac{R_1}{R_3},$$

де  $L_6$  - індуктивність котушки індуктивності 6.

Це відповідає логічному нулю на вхідних клемі 2 і 9. Але якщо на інвертуючий вхід операційного підсилювача 1 через ключ 5 під'єднана друга котушка індуктивності 7, індуктивність якої є від'ємною, що відповідає логічному нулю, то вихідна індуктивність буде більше нуля  $L^+ > 0$ :

$$L_{\text{вих2}} = -L7 \cdot \frac{R1}{R3},$$

де L7 - індуктивність котушки індуктивності 7.

Це відповідає логічній одиниці на вхідних клеммах 2 і 9.

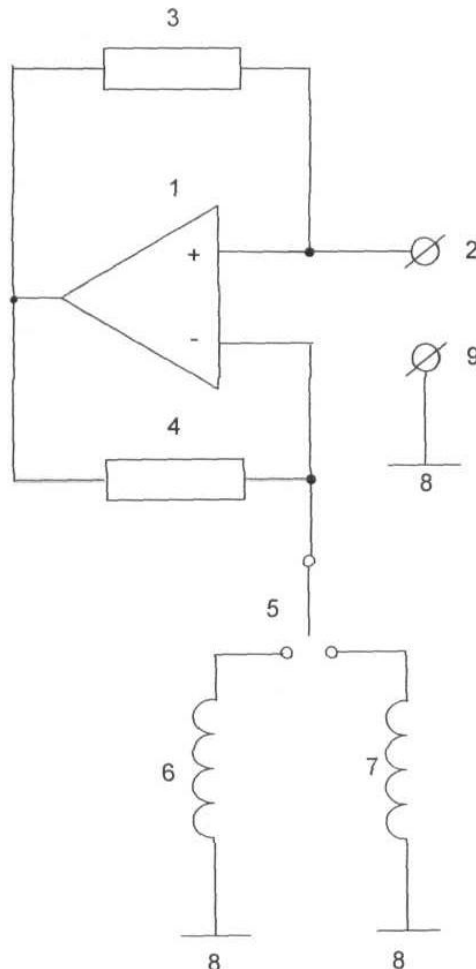
Тобто реалізується логічна функція "НІ" з такою таблицею істинності:

5

Вхід		Вихід	
$L^+ > 0$	1	$L^- < 0$	0
$L^- < 0$	0	$L^+ > 0$	1

### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

- 10 Імітансний логічний елемент "НІ", який містить два резистори, загальну шину, вихідну клему, який **відрізняється** тим, що введено другу вихідну клему, дві котушки індуктивності, ключ та операційний підсилювач, неінвертуючий вхід якого з'єднаний з першою вихідною клемою і першим виводом першого резистора, вихід операційного підсилювача з'єднаний з другим виводом першого резистора і першим виводом другого резистора, інвертуючий вхід операційного підсилювача з'єднаний з першим виводом другого резистора і ключем, який з'єднаний через першу або другу котушки індуктивності з загальною шиною, яка також з'єднана з другою вихідною клемою.
- 15



Комп'ютерна верстка Л.Литвиненко

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601