



УКРАЇНА

(19) **UA** (11) **71299** (13) **U**  
(51) МПК (2012.01)  
H03K 19/00

ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

**(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ**

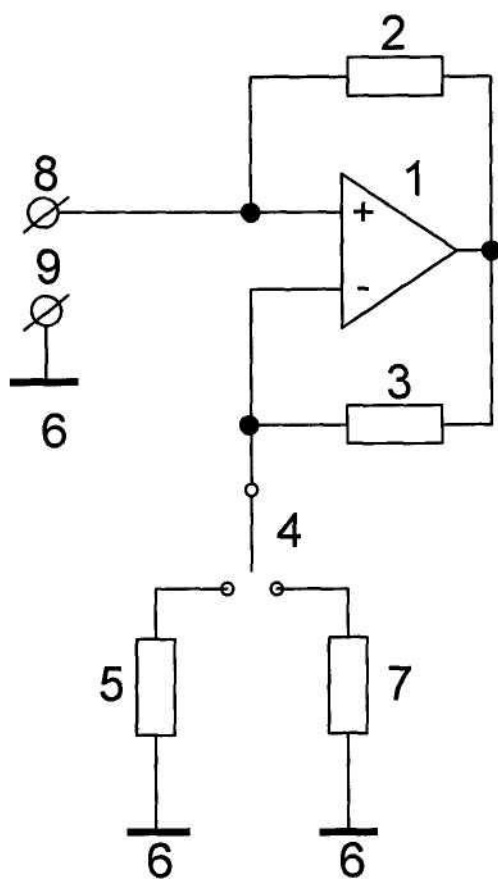
<p>(21) Номер заявки: <b>u 2011 15336</b></p> <p>(22) Дата подання заявки: <b>26.12.2011</b></p> <p>(24) Дата, з якої є чинними права на корисну модель: <b>10.07.2012</b></p> <p>(46) Публікація відомостей про видачу патенту: <b>10.07.2012, Бюл.№ 13</b></p>	<p>(72) Винахідник(и): <b>Філінюк Микола Антонович (UA), Войцеховська Олена Валеріївна (UA), Кіслова Надія Михайлівна (UA), Брик Надія Сергіївна (UA)</b></p> <p>(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b></p>
--	--

**(54) ІМІТАНСНИЙ ЛОГІЧНИЙ ЕЛЕМЕНТ "НІ"**

**(57) Реферат:**

Імітансний логічний елемент "НІ" містить три резистори, загальну шину, вихідну. В нього введено четвертий резистор, операційний підсилювач, ключ, другу вихідну клему.

UA 71299 U



Корисна модель належить до галузі обчислювальної техніки, автоматики і може бути використана як елемент "НІ".

Відомий елемент "НІ", який містить оптрон, анод якого з'єднаний з першою вхідною клемою, катод оптрона з'єднаний з загальною шиною, емітер оптрона з'єднаний з загальною шиною, колектор оптрона з'єднаний з катодом першого світлодіода анод якого з'єднаний з шиною живлення [Кожемяко В. П. Оптоэлектронная схемотехника / В. П. Кожемяко., О. Г. Натрошвили, Т. Б. Мартинюк, Л. Ш. Имнаишвили - УМК ВО УСССР, Киев, 1988 г., с. 276].

Недоліком даного елемента є низька швидкодія.

Найбільш близьким до запропонованого пристрою є елемент "НІ", який містить біполярний транзистор, база якого через перший резистор з'єднана з першою вхідною клемою та через другий резистор з'єднана з першою клемою шини живлення, колектор біполярного транзистора через третій резистор з'єднаний з другою клемою шини живлення та з вихідною клемою, емітер біполярного транзистора з'єднаний з загальною шиною [Николаев И. М. Интегральные микросхемы и основы их проектирования: Учебник для техникумов. / И. М. Николаев, Н. А. Филинук - 2-е изд., перераб. и доп. - Москва: Радио и связь, 1992.-424 с.].

Недоліком даного елемента є низька швидкодія за рахунок елемента незмінності логічного рівня при зміні характеру імітансу на вході.

В основу корисної моделі поставлено задачу створення імітансного логічного елемента "НІ", в якому за рахунок введення нових елементів та зв'язків досягається можливість реалізації функції "НІ" шляхом зміни характеру імітансу на вході логічного елемента, що призводить до підвищення швидкодії елемента.

Поставлена задача вирішується тим, що в імітансний логічний елемент "НІ", який містить три резистори, загальну шину, вихідну клеми введено четвертий резистор, операційний підсилювач, ключ, другу вихідну клеми, причому неінвертуючий вхід операційного підсилювача з'єднаний з першою вихідною клемою та через перший резистор з виходом операційного підсилювача та з першим виводом другого резистора, другий вивід якого з'єднаний з інвертуючим входом операційного підсилювача та з ключем, який встановлений з можливістю з'єднання з загальною шиною через третій або четвертий резистори, друга вихідна клема з'єднана з загальною шиною.

На кресленні наведено схему імітансного логічного елемента "НІ".

Пристрій містить операційний підсилювач 1, неінвертуючий вхід якого з'єднаний з першою вихідною клемою 8 та через перший резистор 2 з виходом операційного підсилювача 1 та з першим виводом другого резистора 3, другий вивід якого з'єднаний з інвертуючим входом операційного підсилювача 1 та з ключем 4, який встановлений з можливістю з'єднання з загальною шиною 6 через третій 5 або четвертий 7 резистори, друга вихідна клема 9 з'єднана з загальною шиною 6.

Пристрій працює наступним чином. На операційному підсилювачі реалізовано конвертор від'ємного опору, вихідний імпеданс якого визначається виразом:

$$Z_{\text{вих}} = -Z_2 Z_1 / Z_3 ,$$

де  $Z_1$  - опір першого резистора 2;  $Z_2$  - опір третього 5 або четвертого 7 резисторів;  $Z_3$  - опір другого резистора 3.

З даного виразу видно, що поставивши замість  $Z_2$  як навантаження додатний опір, на виході одержимо від'ємний опір і навпаки.

Отже, що якщо на неінвертуючий вхід операційного підсилювача 1 через ключ 4 під'єднаний третій резистор 5, опір якого є додатним, що відповідає логічній одиниці, то вихідний опір буде менше нуля  $R_{\text{вих}} < 0$ , що відповідає логічному нулю на вихідних клемах 8 і 9, а якщо на неінвертуючий вхід операційного підсилювача 1 через ключ 4 під'єднаний четвертий резистор 7, опір якого є від'ємним, що відповідає логічному нулю, то вихідний опір буде більше нуля  $R_{\text{вих}} > 0$ , що відповідає логічній одиниці на вихідних клемах 8 і 9. Тобто реалізується логічна функція "НІ".

Таблиця

істинності має вигляд:

Вхід		Вихід	
$R^+ > 0$	1	$R^- < 0$	0
$R < 0$	0	$R^+ > 0$	1

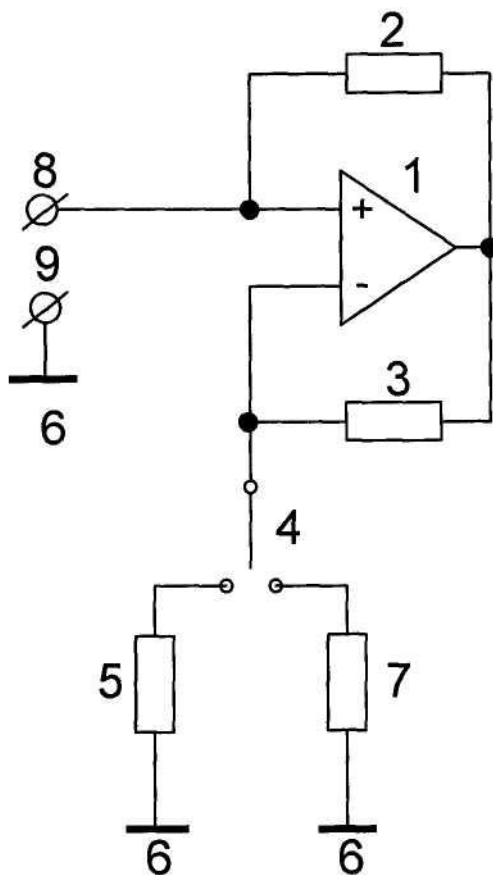
Перший резистор 2 вмикається в коло додатного зворотного зв'язку операційного підсилювача 1. Другий резистор 3 разом з третім 5 та четвертим 7 резисторами - це резистори від'ємного зворотного зв'язку, які задають коефіцієнт підсилення операційного підсилювача 1. Загальна шина 6 слугує заземленням.

5

#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

10

Імітансний логічний елемент "НІ", який містить три резистори, загальну шину, вихідну клему, який **відрізняється** тим, що в нього введено четвертий резистор, операційний підсилювач, ключ, другу вихідну клему, причому неінвертуючий вхід операційного підсилювача з'єднаний з першою вихідною клемою та через перший резистор з виходом операційного підсилювача та з першим виводом другого резистора, другий вивід якого з'єднаний з інвертуючим входом операційного підсилювача та з ключем, який встановлений з можливістю з'єднання з загальною шиною через третій або четвертий резистори, друга вихідна клемка з'єднана з загальною шиною.




---

Комп'ютерна верстка Л.Литвиненко

---

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

---

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601