

УДК 681.32

В. М. Кичак, д. т. н., проф.;

О. О. Войцеховська, асп.

СИНТЕЗ ЧАСТОТНО-ІМПУЛЬСНИХ ЕЛЕМЕНТІВ ФАЗИ-ЛОГІКИ

Розроблені структурні схеми частотно-імпульсних елементів для цифрових фази-контролерів. Представлені елементи здійснюють операції логічного об'єднання (максимуму) і логічного перетину (мінімуму).

У сучасній світовій промисловій електроніці широко застосовуються інтелектуальні системи контролю. Ядром таких систем є фази-контролер, пристрій, який функціонує за імплікаційними правилами фази-логіки. Таке широке застосування обумовлено тим, що фази-контролер дозволяє здійснити дуже точне регулювання. У загальному випадку фази-контролер складається з таких блоків: фазифікаторів, блоку здійснення операцій мінімуму, блоку здійснення операцій максимуму та дефазифікатора (рис. 1) [1].

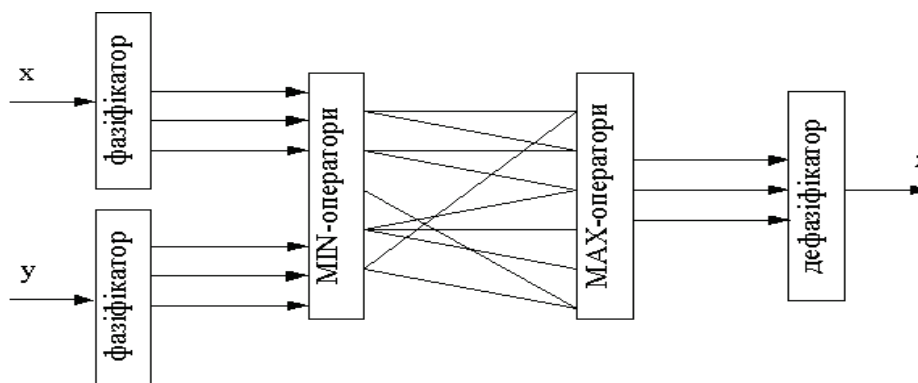


Рис. 1. Структурна схема стандартного фази-контролера

У працях [2, 3] розроблено аналогові фази-контролери. Аналогові системи у мікроелектронному виконанні споживають менше потужності, але цифрові системи характеризуються значно вищою швидкістю. Для створення таких цифрових систем важливим етапом проектування є синтез відповідних логічних елементів, які повинні мати високу завадостійкість та швидкодію. В зв'язку з цим метою даної роботи є побудова операторних моделей елементів фази-логіки для підвищення ефективності їх проектування.

У роботі [4] розроблені елементи фази-логіки, у яких використовується часо-імпульсне представлення інформації. В той же час, якщо інформативним параметром є частота сигналу, то використання частотно-імпульсного способу представлення інформації дає можливість здійснювати обробку інформації безпосередньо на частоті носія і уникнути необхідності безпосереднього передавання сигналів з низькочастотними складовими частотних спектрів.

Для побудови елементів можна використати метод, запропонований в [5], згідно з яким кожному елементу ставиться у відповідність сукупність базових фізичних схем та зв'язків між ними. У даному випадку використовуються фізичні схеми, що здійснюють операції множення, додавання, розгалуження сигналів та фільтрації верхніх або нижніх частот.

Операція множення двох сигналів може здійснюватися за допомогою балансних модуляторів або АПС, тобто, якщо на вході базового елемента маємо два сигнали з частотами ω_i і ω_j , то вихідний сигнал складатиметься з двох сигналів, один з яких має частоту $(\omega_i + \omega_j)$, а другий – $(\omega_i - \omega_j)$:

$$\begin{aligned} Y(t) &= X_i(t) X_j(t) = A_{m_i} \cos \omega_i t \cdot A_{m_j} \cos \omega_j t = A_{m_i} A_{m_j} \cos \omega_i t \cos \omega_j t = \\ &= \frac{1}{2} A_{m_i} A_{m_j} \left[\cos(\omega_i + \omega_j) t + \cos(\omega_i - \omega_j) t \right]. \end{aligned}$$

Фізичний елемент, що реалізує операцію множення називається F -елементом і на структурних схемах зображається як показано на рис. 2. Операторний опис F -елемента має вигляд

$$F : \{\omega_i, \omega_j\} \rightarrow \{\omega_i \pm \omega_j\}.$$

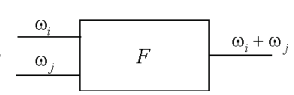


Рис. 2

Операція додавання сигналів являє собою об'єднання сигналів. Тобто на виході базового елемента отримуємо сигнал, що складається з сукупності вхідних сигналів. Фізичний елемент, що реалізує операцію додавання називається A -елементом, і на структурних схемах зображається як показано на рис. 3.

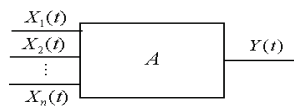


Рис. 3

Операторний опис A -елемента має вигляд

$$A : \{\omega_{ij} : j = \overline{0}, n_i, i = \overline{0}, m\} \rightarrow \{\omega_l : l = 0; \max(n_1, n_2, \dots, n_m)\}.$$

Ще однією з функцій перетворення сигналів є розгалуження, яке полягає у тому, що один із складних сигналів розділяється на декілька сигналів з тими ж частотами, але іншими амплітудами. Фізичний елемент, що реалізує операцію розгалуження називається T -елементом і на структурних схемах зображається як показано на рис. 4

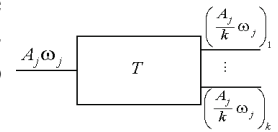


Рис. 4

Його операторний запис має вигляд

$$T : \{(A_j, \omega_j); j = \overline{0}, n\} \rightarrow \left\{ \left(\frac{A_j}{k}, \omega_j \right); j = \overline{0}, n, i = \overline{1}, k \right\}.$$

Оскільки у загальному випадку сигнал може мати будь-яку кількість складових частин, то виникає необхідність виділення складових частин з певними частотами. Ця операція відома як фільтрація.

Фізичний елемент, що реалізує операцію фільтрації нижніх частот називається Φ_n -елементом і на структурних схемах зображається як показано на рис. 5.



Рис. 5

Операторний опис Φ_n -елемента має вигляд

$$\Phi_n : \{\omega_i; i = \overline{0}, n\} \rightarrow \{\omega_j; j = \overline{0}, k, k < n\}.$$

Фізичний елемент, що реалізує операцію фільтрації верхніх частот називається Φ_b -елементом і на структурних схемах зображається як показано на рис. 6.

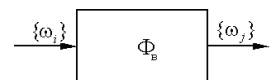


Рис. 6

Операторний опис Φ_b -елемента має вигляд

$$\Phi_b : \{\omega_i; i = \overline{0}, n\} \rightarrow \{\omega_h; h = \overline{k}, n, k > 0\}.$$

Таким чином, маємо набір фізичних елементів $\{F, A, T, \Phi_n, \Phi_b\}$, які будемо використовувати для побудови частотно-логічних елементів. Всі елементи, що входять до складу цього набору будемо називати базовими елементами.

Для забезпечення реалізації функції також необхідно додатково сформувати так звані допоміжні сигнали. Тобто, для того, щоб отримати вихідний сигнал, на вхід схеми необхідно подати вхідні та допоміжні сигнали.

З'єднуючи послідовно один з одним різні базові елементи будемо отримувати кола, що реалізують деякі частотно-логічні функції. Такі функції будемо описувати послідовністю відповідних операторів. Для цього пропонується така структура операторного опису:

$$\underbrace{x_1 \uparrow x_2 \uparrow \dots x_m \uparrow}_{\text{поле вхідних сигналів}} : \underbrace{\hspace{2cm}}_{\text{поле операторів}} : \underbrace{y_1 \downarrow y_2 \downarrow \dots y_n \downarrow}_{\text{поле вихідних сигналів}}$$

Цей опис складається з трьох полів. У полі вхідних сигналів вказуються m інформаційних вхідних сигналів, що надходять до функціонального елемента і $m - n$ допоміжних сигналів, що забезпечують

реалізацію вказаних функцій. Поряд з кожним сигналом ставиться знак $\overset{i}{\uparrow} \sqrt{a^2 + b^2}$. Кожному такому знаку $\overset{i}{\uparrow}$ в полі операторів буде відповідати знак $\overset{i}{\downarrow}$.

Це означає, що сигнал X_i є вхідним для оператора, перед яким розташований знак $\overset{i}{\downarrow}$.

Оператори можуть реалізовуватися як послідовно один з одним, так і паралельно. Наприклад,

запис $\overset{i}{\downarrow} \overset{j}{\downarrow} F \Phi_B T$ означає, що послідовно виконуються три оператори.

Набір операторів, що реалізується паралельно, будемо записувати у дужках. Наприклад:

$$\left(\overset{i}{\downarrow} \overset{j}{\downarrow} F \Phi_B \overset{1}{\uparrow} \overset{k}{\downarrow} \overset{l}{\downarrow} F \Phi_H \overset{2}{\uparrow} \right).$$

Кожна паралельна вітка обов'язково закінчується знаком \uparrow . У наведеному прикладі є дві вітки:

$$\overset{i}{\downarrow} \overset{j}{\downarrow} F \Phi_B \overset{1}{\uparrow} \text{ і } \overset{k}{\downarrow} \overset{l}{\downarrow} F \Phi_H \overset{2}{\uparrow}.$$

У полі вихідних сигналів вказуються всі вихідні сигнали, що формуються функціональним елементом. Причому перед кожним вихідним сигналом повинен бути знак \downarrow .

Для відокремлення полів у операторному записі використовується символ «;».

Таким чином, оскільки в операторному описі присутні всі сигнали і базові елементи, а також послідовність з'єднання цих елементів, на основі такого опису будується структурна схема пристрою.

Оскільки розробляються елементи фазі-логіки, необхідно визначити правила здійснення логічних операцій.

Для фазі-логічних рівнів операція логічного об'єднання (диз'юнкція) здійснюється за правилом [6]: $a \cup b = \max[a, b]$.

Операція логічного перетину (кон'юнкція) здійснюється за правилом: $a \cap b = \min[a, b]$.

Оскільки розробляються елементи, що працюють на основі фазі-логіки, то на вхід схеми подаються сигнали, що приймають значення ω_x , причому $\omega_a \leq \omega_x \leq \omega_b$. Фіксованими є лише значення частот ω_a , що відповідає логічному нулю, і ω_b , що відповідає логічній одиниці.

Синтезуючи елемент, що здійснює функцію логічного об'єднання, на вхід подаються сигнали x_1, x_2 . Ці сигнали приймають значення ω'_x і ω''_x , причому $\omega''_x \geq \omega'_x$. Тоді на виході схеми повинно бути $y = \omega''_x$. Як допоміжний сигнал обираємо ω_b , тому що $\omega''_x \leq \omega_b$. Подаючи вхідні та допоміжний сигнали на балансний модулятор, отримуємо сигнали, що є різницею та сумою допоміжного сигналу та вхідних сигналів. За допомогою ФВЧ виділяємо проміжний результат $\omega_b + \omega''_x$. Потім для отримання на виході сигналу ω''_x здійснюється операція множення проміжного результату з допоміжним сигналом. При цьому отримуємо сигнали: $(\omega_b + \omega''_x) + \omega_b = 2\omega_b + \omega''_x$; $(\omega_b + \omega''_x) - \omega_b = \omega''_x$. Виділяємо сигнал ω''_x за допомогою ФНЧ.

Враховуючи послідовність вищенаведених операцій, складемо операторний опис елемента:

$$x_1 \overset{1}{\uparrow} x_2 \overset{2}{\uparrow} \omega_b \overset{3}{\uparrow} : \downarrow T \overset{3}{\uparrow} \overset{4}{\uparrow} \overset{5}{\uparrow} \overset{6}{\uparrow} \left(\overset{1}{\downarrow} \overset{4}{\downarrow} F \overset{7}{\uparrow} \overset{2}{\downarrow} \overset{5}{\downarrow} F \overset{8}{\uparrow} \right) \overset{7}{\downarrow} \overset{8}{\downarrow} A \Phi_B \overset{9}{\uparrow} \overset{6}{\downarrow} \overset{9}{\downarrow} F \Phi_H \overset{10}{\uparrow} : \downarrow y.$$

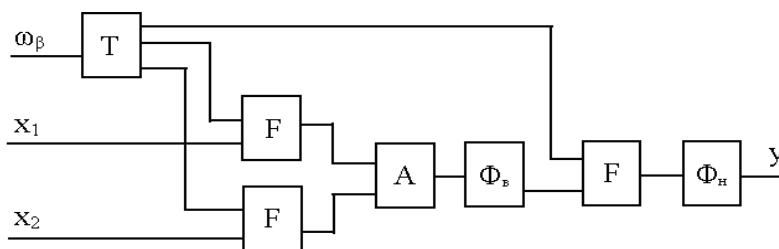


Рис. 7. Структурна схема елемента, що реалізує функцію $\max(x_1, x_2)$

Відповідно до операторного опису будемо структурну схему елемента, що реалізує функцію $\max(x_1, x_2)$ (рис. 7).

В процесі синтезу елемента, що реалізує функцію логічного перетину на вхід подаються сигнали x_1, x_2 . Ці сигнали приймають значення ω'_x і ω''_x , причому

$\omega'_x \leq \omega''_x$. Тоді на виході схеми повинно бути $y = \omega'_x$. Як допоміжний сигнал обираємо ω_α , тому що $\omega'_x \geq \omega_\alpha$. Подаючи вхідні та допоміжний сигнали на балансний модулятор, отримуємо сигнали, що є різницею та сумою допоміжного сигналу та вхідних сигналів. За допомогою ФНЧ виділяємо проміжний результат $\omega'_x - \omega_\alpha$. Потім для отримання на виході сигналу ω'_x здійснюється операція множення проміжного результату з допоміжним сигналом. При цьому отримуємо сигнали: $(\omega'_x - \omega_\alpha) + \omega_\alpha = \omega'_x$; $(\omega'_x - \omega_\alpha) - \omega_\alpha = \omega'_x - 2\omega_\alpha$. Виділяємо сигнал ω'_x за допомогою ФВЧ.

Враховуючи послідовність вищенаведених операцій, складаємо операторний опис елемента

$$x_1 \uparrow x_2 \uparrow \omega_\alpha \uparrow : \downarrow T \uparrow \uparrow \uparrow \left(\begin{matrix} 1 & 4 & 7 & 2 & 5 & 8 \\ \downarrow & \downarrow & F \uparrow & \downarrow & \downarrow & F \uparrow \end{matrix} \right) \downarrow \downarrow A \Phi_H \uparrow \downarrow \downarrow F \Phi_B \uparrow : \downarrow y$$

Структурну схему елемента, що реалізує функцію $\min(x_1, x_2)$ зображено на рис. 8.

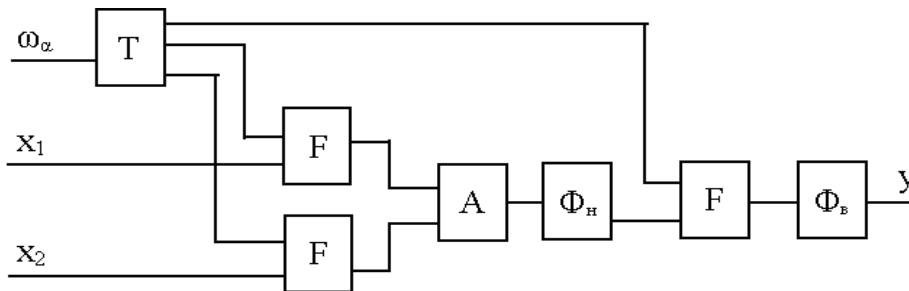


Рис. 8. Структурна схема елемента, що реалізує функцію $\min(x_1, x_2)$

Висновки

Розроблені операторні моделі елементів фазі-логіки, на базі яких побудовані структурні схеми елементів, що реалізують функції $\max(x_1, x_2)$, $\min(x_1, x_2)$.

СПИСОК ЛІТЕРАТУРИ

1. Wilamowski B. M., Jaeger R. C., Kaynak M. O. Neuro-Fuzzy Architecture for CMOS Implementation // IEEE Transaction on Industrial Electronics. — Dec. 1999. — Vol. 46. — No. 6. — P. 1132 — 1136.
2. Ota Y., Wilamowski B. M. Current-Mode CMOS Implementation of a Fuzzy Min-Max Network // World Congress of Neural Networks. Washington DC, USA. — July 17 — 21, 1995. — Vol. 2. — P. 480 — 483. —
3. Ota Y., Wilamowski B. M. CMOS Implementation of a Voltage-Mode Fuzzy Min-Max Controller // Journal of Circuits, Systems and Computers. — April 1996. — Vol. 6. — No 2. — P. 171 — 184.
4. Бардаченко В. Ф., Кичак В. М. Основи теорії таймерних обчислювально-вимірювальних пристроїв. —Вінниця: ВДГУ, 2003. — 106 с.
5. Кичак В. М. Метод синтезу частотних логічних елементів // Вимірювальна та обчислювальна техніка в технологічних процесах. — 2000. — № 2. — С. 187 — 192.
6. Mari A. Logica Fuzzy // <http://show.supereva.it>

Рекомендована кафедрою телекомунікаційних систем і телебачення

Надійшла до редакції 2.11.04
Рекомендована до друку 24.11.04

Кичак Василь Мартинович — завідувач кафедри; **Войцеховська Олена Олександрівна** — аспірантка.
Кафедра телекомунікаційних систем і телебачення Вінницький національний технічний університет