



УКРАЇНА

(19) **UA** (11) **69643** (13) **U**
(51) МПК
G05B 23/02 (2006.01)

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

<p>(21) Номер заявки: u 2011 11891</p> <p>(22) Дата подання заявки: 10.10.2011</p> <p>(24) Дата, з якої є чинними права на корисну модель: 10.05.2012</p> <p>(46) Публікація відомостей про видачу патенту: 10.05.2012, Бюл.№ 9</p>	<p>(72) Винахідник(и): Грабко Володимир Віталійович (UA), Євтухівський Максим Васильович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
---	---

(54) ПРИСТРІЙ ДЛЯ ДІАГНОСТУВАННЯ СИСТЕМИ ЗАХИСТУ ТЕХНОЛОГІЧНОГО ОБ'ЄКТА

(57) Реферат:

Пристрій для діагностування системи захисту технологічного об'єкта періодично формує тестові та еталонні сигнали, які в процесі діагностування порівнюються з реакцією системи захисту технологічного об'єкта і в результаті приймається рішення про технічний стан останнього. В процесі діагностування виявляються несправності на поточний час. В разі необхідності спрацьовування системи захисту процес діагностування призупиняється. При виявленні пошкоджень в системі захисту оперативному персоналу видається повідомлення.

UA 69643 U

Корисна модель належить до області автоматики і може бути використана для діагностування системи захисту технологічного об'єкта.

Відомий пристрій для діагностування системи захисту технологічного об'єкта [Патент № 16643 (Україна), М. кл. G 05B23/02, бюл. № 8, 2006], що містить перший елемент НІ, вихід якого з'єднаний з першим входом першого елемента І, вихідна цифрова шина блока задання еталонних значень підключена до першої вхідної цифрової шини першого цифрового компаратора, вихід блока установки нуля та кнопки зупинки з'єднані відповідно з першим і другим входами першого елемента АБО, третій вхід якого підключений до виходу другого елемента НІ, а четвертий вхід з'єднаний з виходом формувача тестів, вхідна цифрова шина якого разом з вхідною цифровою шиною блока задання еталонних значень підключені до вихідної цифрової шини двійкового лічильника, перший вхід якого разом зі входом першого блока затримки сигналу з'єднані з першим виходом першого тригера, перший вхід якого підключений до виходу другого елемента І, а другий вхід з'єднаний з виходом другого елемента АБО, перший вхід якого разом з входом першого елемента НІ підключені до виходу першого цифрового компаратора, а другий вхід разом з другим входом двійкового лічильника та з входом другого блока затримки сигналу з'єднані з другим виходом другого тригера, перший вхід якого підключений до виходу кнопки пуску, другий вхід з'єднаний з виходом першого елемента АБО, а перший вихід підключений до входів першого регістра, першого та другого електронних ключів, індикатора контролю, першого входу третього тригера та першого входу другого елемента І, другий вхід якого з'єднаний з другим виходом першого тригера, вихід першого блока затримки сигналу підключений до входу блока задання еталонних значень та до другого входу першого елемента І, вихід якого з'єднаний через третій блок затримки сигналу зі входом індикатора несправностей, вихідна цифрова шина формувача тестів підключена до вхідної цифрової шини другого електронного ключа, вихідна цифрова шина якого разом з вихідною цифровою шиною першого електронного ключа з'єднані зі вхідною цифровою шиною логічного блока системи захисту технологічного об'єкта, вихідна цифрова шина якого підключена до другої вхідної цифрової шини першого цифрового компаратора та до вхідної цифрової шини другого регістра, вихідна цифрова шина якого з'єднана зі вхідною цифровою шиною виконавчих механізмів технологічного об'єкта, а вхід підключений до виходу третього тригера, другий вхід якого з'єднаний з виходом другого блока затримки сигналу, вхід другого елемента НІ підключений до виходу другого цифрового компаратора, друга вхідна цифрова шина якого з'єднана з вихідною цифровою шиною першого регістра, а перша вхідна цифрова шина разом з вхідною цифровою шиною першого регістра та з вхідною цифровою шиною першого електронного ключа підключені до вихідної цифрової шини сенсорів технологічного об'єкта.

Недоліком даного пристрою є те, що він не дозволяє виявити всі несправності логічного блока системи захисту, а тільки першу його несправність, за рахунок чого звужуються його функціональні можливості. У випадку, коли логічний блок має різні тривалості спрацювань, а період тестування на кожному кроці однаковий, то збільшується період діагностування логічного блока, внаслідок чого зменшується швидкодія пристрою.

За прототип вибрано пристрій для діагностування системи захисту технологічного об'єкта [Патент України № 26977, М. кл. G05B23/02, бюл. № 16, 2007], що містить блок установки нуля, вихід якого з'єднаний з першим входом першого елемента АБО, вхідна цифрова шина формувача тестів разом з вхідною цифровою шиною блока задання еталонних значень підключені до вихідної цифрової шини двійкового лічильника, перший вхід якого разом зі входом першого блока затримки сигналу з'єднані з першим виходом першого тригера, перший вхід якого підключений до виходу другого елемента І, а другий вхід з'єднаний з виходом другого елемента АБО, перший вхід якого разом зі входом першого елемента НІ підключені до виходу першого цифрового компаратора, а другий вхід разом з другим входом двійкового лічильника та з входом другого блока затримки сигналу з'єднані з виходом першого елемента АБО, перший вихід другого тригера підключений до входів першого регістра, першого та другого електронних ключів, індикатора контролю, першого входу третього тригера та першого входу другого елемента І, другий вхід якого з'єднаний з другим виходом першого тригера, вихід першого блока затримки сигналу підключений до входу блока задання еталонних значень та до другого входу першого елемента І, вихід якого з'єднаний через третій блок затримки сигналу зі входом індикатора несправностей, вихідна цифрова шина формувача тестів підключена до вхідної цифрової шини другого електронного ключа, вихідна цифрова шина якого разом з вихідною цифровою шиною першого електронного ключа з'єднані зі вхідною цифровою шиною логічного блока системи захисту технологічного об'єкта, вихідна цифрова шина якого підключена до другої вхідної цифрової шини першого цифрового компаратора та до вхідної цифрової шини другого регістра, вихідна цифрова шина якого з'єднана зі вхідною цифровою шиною виконавчих

механізмів технологічного об'єкта, а вхід підключений до виходу третього тригера, другий вхід якого з'єднаний з виходом другого блока затримки сигналу, друга вхідна цифрова шина другого цифрового компаратора підключена до вихідної цифрової шини першого регістра, вхідна цифрова шина якого разом з першою вхідною цифровою шиною другого цифрового компаратора та з вхідною цифровою шиною першого електронного ключа з'єднані з вихідною цифровою шиною сенсорів технологічного об'єкта, вихід першого елемента НІ підключений до першого входу першого елемента І, вихідна цифрова шина блока задання еталонних значень з'єднана з першою вхідною цифровою шиною першого цифрового компаратора, вихід другого цифрового компаратора підключений до входу другого елемента НІ та до входу четвертого блока затримки сигналу, вихід якого підключений до першого входу другого тригера, другий вхід якого з'єднаний з виходом другого елемента НІ, а другий вихід підключений до другого входу першого елемента АБО.

Недоліком даного пристрою є те, що він не дозволяє виявити всі несправності логічного блока системи захисту, а лише першу його несправність, що звужує його функціональні можливості. Крім того, період тестування логічного блока на кожному кроці однаковий, що в разі різних тривалостей його спрацювань призводить до збільшення періоду діагностування логічного блока, що зменшує швидкодію пристрою.

В основу корисної моделі поставлено задачу створення пристрою для діагностування системи захисту технологічного об'єкта, в якому за рахунок введення нових блоків та зв'язків між ними з'являється можливість виявлення всіх несправностей контрольованої системи в процесі роботи, введення різних тривалостей перевірки працездатності системи захисту технологічного об'єкта на кожному кроці перевірки, що дозволяє оцінювати рівень працездатності системи захисту технологічного об'єкта, внаслідок чого розширюються функціональні можливості пристрою та підвищується швидкодія роботи контрольованої системи.

Поставлена задача вирішується тим, що в пристрій для діагностування системи захисту технологічного об'єкта, що містить індикатор несправностей та індикатор контролю, два регістри, два цифрових компаратори, два тригери, блок установки нуля, чотири блоки затримки сигналу, елемент І, два елемента НІ, двійковий лічильник, два елемента АБО, формувач тестів та блок задання еталонних значень, причому вихід блока установки нуля з'єднаний з першим входом першого елемента АБО, другий вхід якого підключений до другого виходу першого тригера, другий вхід якого з'єднаний з виходом першого елемента НІ, вхід якого разом з входом першого блока затримки сигналу підключені до виходу першого цифрового компаратора, друга вхідна цифрова шина якого з'єднана з вихідною цифровою шиною першого регістра, вхідна цифрова шина якого разом з першою вхідною цифровою шиною першого цифрового компаратора підключені до вихідної цифрової шини сенсорів технологічного об'єкта, вихід першого блока затримки сигналу з'єднаний з першим входом першого тригера, перший вихід якого підключений до входів першого регістра, індикатора контролю та першого входу другого тригера, другий вхід якого з'єднаний з виходом другого блока затримки сигналу, вхід якого разом з другим входом двійкового лічильника та першим входом другого елемента АБО підключені до виходу першого елемента АБО, вхідна цифрова шина виконавчих механізмів з'єднана з вихідною цифровою шиною другого регістра, вхід якого підключений до виходу другого тригера, а вхідна цифрова шина разом з першою вхідною цифровою шиною другого цифрового компаратора до вихідної цифрової шини логічного блока системи захисту технологічного об'єкта, перший вхід елемента І з'єднаний з виходом другого елемента НІ, вхід якого підключений до виходу другого цифрового компаратора, друга вхідна цифрова шина якого з'єднана з вихідною цифровою шиною блока задання еталонних значень, вхідна цифрова шина якого разом з вхідною цифровою шиною формувача тестів підключені до вихідної цифрової шини двійкового лічильника, введено третій, четвертий і п'ятий елементи АБО, двійковий лічильник, п'ятий і шостий блоки затримки сигналу, дешифратор, мультиплексор, диференціюючий елемент, одновібратор, причому вихідна цифрова шина формувача тестів з'єднана з другою вхідною цифровою шиною мультиплексора, перша вхідна цифрова шина якого підключена до вихідної цифрової шини сенсорів технологічного об'єкта, вихідна цифрова шина - до вхідної цифрової шини логічного блока системи захисту технологічного об'єкта, а вхід - до першого виходу першого тригера, перший вихід якого з'єднаний з входом диференціюючого елемента, вихід якого підключений до другого входу третього елемента АБО, перший вхід якого з'єднаний з виходом першого двійкового лічильника, третій вхід - з виходом третього блока затримки сигналу, а вихід - з входом одновібратора, вихід якого підключений до першого входу першого двійкового лічильника, вихідна цифрова шина якого з'єднана з вхідною цифровою шиною дешифратора, перший вихід якого підключений до входу четвертого блока затримки

сигналу, вихід якого з'єднаний з першим входом п'ятого елемента АБО, другий вхід якого підключений до виходу п'ятого блока затримки сигналу, вхід якого з'єднаний з виходом четвертого елемента АБО, перший та другий вхід якого підключені до другого та третього виходу дешифратора, четвертий вихід якого з'єднаний з входом шостого блока затримки сигналу, вихід якого підключений до третього входу п'ятого елемента АБО, вихід якого з'єднаний з входом третього блока затримки сигналу та другим входом елемента І, вихід якого підключений до першого входу другого двійкового лічильника, вихідна цифрова шина якого з'єднана з вхідною цифровою шиною індикатора несправностей, а другий вхід - з виходом другого елемента АБО, другий вхід якого підключений до виходу першого двійкового лічильника.

Пристрій для діагностування системи захисту технологічного об'єкта пояснюється кресленням, на якому зображена його структурна схема.

На схемі: 1 - блок установки нуля; 2 - перший елемент АБО; 3 - технологічний об'єкт; 4 - перший регістр; 5 - перший цифровий компаратор; 6 - перший блок затримки сигналу; 7 - перший елемент ІІ; 8 - перший тригер; 9 - мультиплексор; 10 - індикатор контролю; 11 - другий блок затримки сигналу; 12 - другий тригер; 13 - другий регістр; 14 - диференціюючий елемент; 15 - третій елемент АБО; 16 - одинівбратор; 17 - перший двійковий лічильник; 18 - формувач тестів; 19 - блок задання еталонних значень; 20 - третій блок затримки сигналу; 21 - дешифратор; 22 - другий елемент АБО; 23 - четвертий елемент АБО; 24 - четвертий блок затримки сигналу; 25 - п'ятий блок затримки сигналу; 26 - шостий блок затримки сигналу; 27 - п'ятий елемент АБО; 28 - другий цифровий компаратор; 29 - другий елемент ІІ; 30 - елемент І; 31 - другий двійковий лічильник; 32 - індикатор несправностей, причому вихід блока установки нуля 1 з'єднаний з першим входом першого елемента АБО 2, другий вхід якого підключений до другого виходу першого тригера 8, другий вхід якого з'єднаний з виходом першого елемента ІІ 7, вхід якого разом з входом першого блока затримки сигналу 6 підключені до виходу першого цифрового компаратора 5, друга вхідна цифрова шина якого з'єднана з вихідною цифровою шиною першого регістра 4, вхідна цифрова шина якого разом з першою вхідною цифровою шиною першого цифрового компаратора 5 підключені до вихідної цифрової шини сенсорів технологічного об'єкта 3, вихід першого блока затримки сигналу 6 з'єднаний з першим входом першого тригера 8, перший вихід якого підключений до входів першого регістра 13, індикатора контролю 10 та першого входу другого тригера 12, другий вхід якого з'єднаний з виходом другого блока затримки сигналу 11, вхід якого разом з другим входом двійкового лічильника 17 та першим входом другого елемента АБО 22 підключені до виходу першого елемента АБО 2, вхідна цифрова шина виконавчих механізмів 3 з'єднана з вихідною цифровою шиною другого регістра 13, вхід якого підключений до виходу другого тригера 12, а вхідна цифрова шина разом з першою вхідною цифровою шиною другого цифрового компаратора 28 - до вихідної цифрової шини логічного блока системи захисту технологічного об'єкта 3, перший вхід елемента І 30 з'єднаний з виходом другого елемента ІІ 29, вхід якого підключений до виходу другого цифрового компаратора 28, друга вхідна цифрова шина якого з'єднана з вихідною цифровою шиною блока задання еталонних значень 19, вхідна цифрова шина якого разом з вхідною цифровою шиною формувача тестів 18 підключені до вихідної цифрової шини двійкового лічильника 17, вихідна цифрова шина формувача тестів 18 з'єднана з другою вхідною цифровою шиною мультиплексора 9, перша вхідна цифрова шина якого підключена до вихідної цифрової шини сенсорів технологічного об'єкта 3, вихідна цифрова шина - до вхідної цифрової шини логічного блока системи захисту технологічного об'єкта 3, а вхід - до першого виходу першого тригера 8, перший вихід якого з'єднаний з входом диференціюючого елемента 14, вихід якого підключений до другого входу третього елемента АБО 15, перший вхід якого з'єднаний з виходом першого двійкового лічильника 17, третій вхід з виходом третього блока затримки сигналу 20, а вихід з входом одинівбратора 16, вихід якого підключений до першого входу першого двійкового лічильника 17, вихідна цифрова шина якого з'єднана з вхідною цифровою шиною дешифратора 21, перший вихід якого підключений до входу четвертого блока затримки сигналу 24, вихід якого з'єднаний з першим входом п'ятого елемента АБО 27, другий вхід якого підключений до виходу п'ятого блока затримки сигналу 25, вхід якого з'єднаний з виходом четвертого елемента АБО 23, перший та другий вхід якого підключені до другого та третього виходу дешифратора 21, четвертий вихід якого з'єднаний з входом шостого блока затримки сигналу 26, вихід якого підключений до третього входу п'ятого елемента АБО 27, вихід якого з'єднаний з входом третього блока затримки сигналу 20 та другим входом елемента І 30, вихід якого підключений до першого входу другого двійкового лічильника 31, вихідна цифрова шина якого з'єднана з вхідною цифровою шиною індикатора несправностей 32, а другий вхід з

виходом другого елемента АБО 22, другий вхід якого підключений до виходу першого двійкового лічильника 17.

Запропонований пристрій працює так. При подачі напруги живлення блок установки нуля 1 коротким імпульсом через перший елемент АБО 2 встановлює в нульове положення перший двійковий лічильник 17, другий тригер 12 із запізненням, оскільки сигнал для його скиду проходить через другий блок затримки сигналу 11, та другий двійковий лічильник 31 через другий елемент АБО 22. За умови нормальної роботи технологічного об'єкта 3 сигнали, що надходять з виходів сенсорів технологічного об'єкта 3, надходять одночасно на обидва входи першого цифрового компаратора 5 (перший регістр 4 відкритий для проходження сигналів), на його виході встановлюється сигнал логічної одиниці, яким через час затримки сигналу в першому блоці затримки сигналу 6 перший тригер 8 встановлюється в одиничний стан. При цьому в першому регістрі 4 фіксується останній цифровий код, відкривається мультиплексор 9 і припиняється подача сигналів з виходів сенсорів технологічного об'єкта 3 на вхід логічного блока системи захисту технологічного об'єкта 3, другий тригер 12 переводиться в одиничний стан та вмикається індикатор контролю 10, який свідчить про початок процесу діагностування. При цьому на вихідній шині другого регістра 13 утримується сигнал, який надходить з виходу логічного блока системи захисту технологічного об'єкта 3. На виході диференціюючого елемента 14 з'являється короткий імпульс, яким через третій елемент АБО 15 вмикається одновібратор 16 і перший двійковий лічильник 17 фіксує перший імпульс, внаслідок чого на його вихідній шині формується двійковий код, що відповідає формуванню першого тестового сигналу для діагностування логічного блока системи захисту технологічного об'єкта 3, формуванню першого еталонного сигналу для перевірки адекватності роботи вказаного логічного блока та підключенню відповідної затримки часу, в залежності від часу, необхідного для перевірки працездатності логічного блока системи захисту на даному кроці діагностування. Отже, код першого тестового сигналу з виходу формувача тестів 18 через відкритий мультиплексор 9 надходить на вхід логічного блока системи захисту технологічного об'єкта 3 і через час його спрацювання на його виході з'являється код, що подається на вхід другого цифрового компаратора 28. У разі правильної роботи логічного блока, тобто, коли код з його виходу співпадає з кодом, що надходить з виходу блока задання еталонних значень 19, на виході другого цифрового компаратора 28 з'являється сигнал логічної одиниці, внаслідок чого через другий елемент НІ 29 на елемент І 30 подається сигнал заборони його відкривання.

Як приклад, в пристрої реалізована можливість тестування логічного блока 3, перевірка технічного стану якого здійснюється за 4 кроки, за рахунок того, що дешифратор 21, на вхід якого надходить двійковий код з першого двійкового лічильника імпульсів 17, підключає відповідну затримку часу. Другий та третій етап діагностування мають однакову тривалість, тому сигнал з другого та третього виходу дешифратора 21 подається на п'ятий блок затримки сигналу 25 через четвертий елемент АБО 23.

Після цього на виході третього блока затримки сигналу 20 з'являється імпульс, який через третій елемент АБО 15 вмикає одновібратор 16, на виході якого з'являється наступний сигнал, який подається на вхід першого двійкового лічильника 17, на виході якого встановлюється новий код, що забезпечує формування наступного тестового сигналу на виході формувача тестів 18, формування сигналу перевірки працездатності логічного блока системи захисту на виході блока задання еталонних значень 19 та підключення відповідної затримки часу, необхідної для даного кроку діагностування. Таким чином здійснюється перевірка працездатності логічного блока системи захисту технологічного об'єкта 3 на кожному кроці його роботи.

У разі коректного завершення перевірки працездатності логічного блока системи захисту після формування останнього тестового коду перший двійковий лічильник імпульсів 17 і другий двійковий лічильник імпульсів 31 через другий елемент АБО 22 встановлюються в початковий стан і процес діагностування розпочинається знову. Перевірка припиняється, коли вихідний код, який надходить з сенсорів технологічного об'єкта 3, змінюється, що свідчить про необхідність виконання логічним блоком системи захисту функцій, покладених на нього. При цьому сигнал на виході першого цифрового компаратора 5 змінюється з логічної одиниці на логічний нуль, внаслідок чого на виході першого елемента НІ 7 з'являється сигнал логічної одиниці, який обнуляє перший тригер 8 і процес діагностування припиняється. На другому виході першого тригера 8 встановлюється сигнал логічної одиниці, яким через елемент АБО 2 обнуляється перший 17 та через другий елемент АБО 22 другий 31 двійкові лічильники, а також другий тригер 12 через другий блок затримки сигналу 11. Слід зазначити, що підключення входів виконавчих механізмів до виходів логічного блока системи захисту 3 через другий регістр 13

здійснюється через час, який задається другим блоком затримки сигналу 11 і є необхідним для завершення перехідних процесів в технологічному об'єкті 3.

Після відновлення роботи технологічного об'єкта 3 коди на входах першого цифрового компаратора 5 зрівнюються і процес діагностування відновлюється.

5 Якщо в процесі тестування вихідний код логічного блока системи захисту відрізняється від коду, що формується блоком задання еталонних значень 19, на виході другого цифрового компаратора 28 з'являється сигнал логічного нуля, внаслідок чого на першому вході елемента І 30 через другий елемент НІ 29 встановлюється сигнал логічної одиниці, сигнал з затримкою часу, яка обумовлена четвертим 24, п'ятим 25 або шостим 26 блоками затримки сигналу, через 10 п'ятий елемент АБО 27, відкриває елемент І 30, на виході встановлюється сигнал логічної одиниці, яким другий двійковий лічильник 31 переводиться в одиничний стан, що відображається індикатором несправностей 32, який сповіщає оперативний персонал про наявність помилки в ході діагностування логічного блока системи захисту технологічного об'єкта 3.

15 Після отримання всіх помилок процес тестування продовжується і при необхідності діагностування припиняється оперативним персоналом, логічний блок системи захисту технологічного об'єкта 3 виводиться в ремонт.

Стала часу, що закладена в першому блоці затримки сигналу 6, вибирається для відстроювання від хибних спрацювань пристрою діагностування.

20 Стала часу, що закладена в другому блоці затримки сигналу 11, вибирається в залежності від часу, необхідного для коректного повернення логічного блока системи захисту з режиму діагностування в робочий стан.

Стала часу, що закладена в третьому блоці затримки сигналу 20, вибирається в залежності від часу, необхідного для спрацювання індикатора несправностей 32.

25 Сталі часу, що закладені в четвертому 24, п'ятому 25 та шостому 26 блоках затримки сигналу, вибирається в залежності від часу, необхідного для перевірки працездатності логічного блока системи захисту на і-му кроці діагностування.

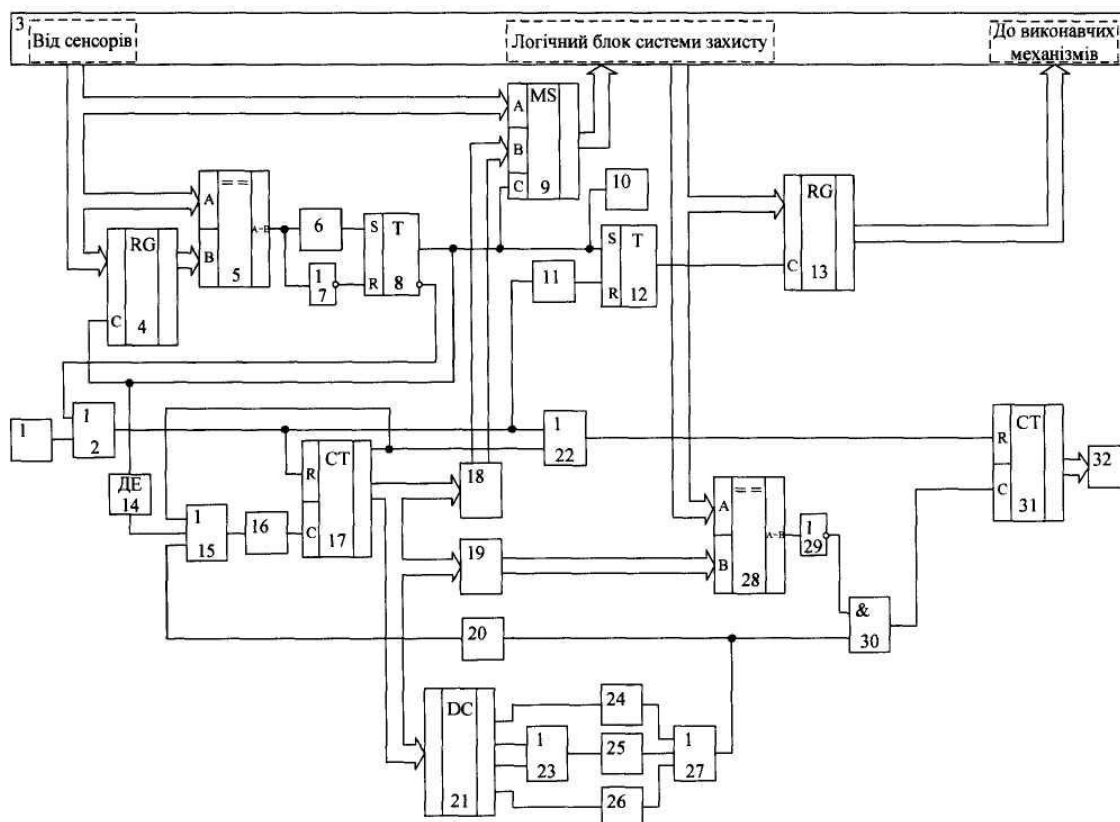
Кількість блоків затримки сигналу може змінюватись в залежності від тривалостей затримок часу, необхідних для спрацювання логічного блока системи захисту 3.

30 Всі блоки затримки сигналу реалізовані так, що при переході сигналу на вході від логічної одиниці до логічного нуля вихідний сигнал без затримки також стає рівним нулю.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

35 Пристрій для діагностування системи захисту технологічного об'єкта, що містить індикатор несправностей та індикатор контролю, два регістри, два цифрових компаратори, два тригери, блок установки нуля, чотири блоки затримки сигналу, елемент І, два елементи НІ, двійковий лічильник, два елементи АБО, формувач тестів та блок задання еталонних значень, причому 40 вихід блока установки нуля з'єднаний з першим входом першого елемента АБО, другий вхід якого підключений до другого виходу першого тригера, другий вхід якого з'єднаний з виходом першого елемента НІ, вхід якого разом з входом першого блока затримки сигналу підключені до виходу першого цифрового компаратора, друга вхідна цифрова шина якого з'єднана з вихідною цифровою шиною першого регістра, вхідна цифрова шина якого разом з першою вхідною цифровою шиною першого цифрового компаратора підключені до вихідної цифрової шини 45 сенсорів технологічного об'єкта, вихід першого блока затримки сигналу з'єднаний з першим входом першого тригера, перший вихід якого підключений до входів першого регістра, індикатора контролю та першого входу другого тригера, другий вхід якого з'єднаний з виходом другого блока затримки сигналу, вхід якого разом з другим входом двійкового лічильника та першим входом другого елемента АБО підключені до виходу першого елемента АБО, вхідна 50 цифрова шина виконавчих механізмів з'єднана з вихідною цифровою шиною другого регістра, вхід якого підключений до виходу другого тригера, а вхідна цифрова шина разом з першою вхідною цифровою шиною другого цифрового компаратора - до вихідної цифрової шини логічного блока системи захисту технологічного об'єкта, перший вхід елемента І з'єднаний з 55 виходом другого елемента НІ, вхід якого підключений до виходу другого цифрового компаратора, друга вхідна цифрова шина якого з'єднана з вихідною цифровою шиною блока задання еталонних значень, вхідна цифрова шина якого разом з вхідною цифровою шиною формувача тестів підключені до вихідної цифрової шини двійкового лічильника, який відрізняється тим, що в нього введено третій, четвертий і п'ятий елементи АБО, двійковий лічильник, п'ятий і шостий блоки затримки сигналу, дешифратор, мультиплексор, 60 диференціюючий елемент, одновібратор, причому вихідна цифрова шина формувача тестів

з'єднана з другою вхідною цифровою шиною мультиплексора, перша вхідна цифрова шина якого підключена до вихідної цифрової шини сенсорів технологічного об'єкта, вихідна цифрова шина - до вхідної цифрової шини логічного блока системи захисту технологічного об'єкта, а вхід - до першого виходу першого тригера, перший вихід якого з'єднаний з входом диференціюючого елемента, вихід якого підключений до другого входу третього елемента АБО, перший вхід якого з'єднаний з виходом першого двійкового лічильника, третій вхід - з виходом третього блока затримки сигналу, а вихід - з входом одновібратора, вихід якого підключений до першого входу першого двійкового лічильника, вихідна цифрова шина якого з'єднана з вхідною цифровою шиною дешифратора, перший вихід якого підключений до входу четвертого блока затримки сигналу, вихід якого з'єднаний з першим входом п'ятого елемента АБО, другий вхід якого підключений до виходу п'ятого блока затримки сигналу, вхід якого з'єднаний з виходом четвертого елемента АБО, перший та другий вхід якого підключені до другого та третього виходу дешифратора, четвертий вихід якого з'єднаний з входом шостого блока затримки сигналу, вихід якого підключений до третього входу п'ятого елемента АБО, вихід якого з'єднаний з входом третього блока затримки сигналу та другим входом елемента І, вихід якого підключений до першого входу другого двійкового лічильника, вихідна цифрова шина якого з'єднана з вхідною цифровою шиною індикатора несправностей, а другий вхід - з виходом другого елемента АБО, другий вхід якого підключений до виходу першого двійкового лічильника.



Комп'ютерна верстка Л. Ціхановська

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601