

ІНФОРМАЦІЙНІ ТЕХНОЛОГІЇ ТА КОМП'ЮТЕРНА ТЕХНІКА

УДК 681.3

Т. Б. Мартинюк, к. т. н., доц.;

В. В. Хом'юк, к. т. н., доц.;

А. В. Кожем'яко, к. т. н.

АСПЕКТИ ОПТОЕЛЕКТРОННОЇ РЕАЛІЗАЦІЇ АСОЦІАТИВНОГО ПРОЦЕСОРА

Розглянуто та проаналізовано аспекти оптоелектронної реалізації асоціативного процесора з наведенням прикладу його практичного застосування. Показано переваги застосування оптоелектронних схемотехнічних рішень, а саме, 3-D оптичних ІС, фотоматричного асоціативного ЗП, оптоелектронних ІС у вигляді матриць смарт-пікселів.

Вступ

Відомо, що підвищення продуктивності нечислового оброблення масивів даних (пошук у таблицях, розпізнавання бінарних образів, порівняння і сортування кодів, текстове оброблення, підтримка функцій матзабезпечення [1]) досягається за рахунок використання розвинутих ОКМД (SIMD)-архітектур [2, 3], серед яких пріоритет мають асоціативні процесори (АП) і процесорні матриці з елементами асоціативності, наприклад, у вигляді біта активності процесорного елемента (ПЕ), механізмів пошуку і маскуванню [2, 4—6].

АП так само, як і паралельні процесори, є спеціалізованими засобами, тому сфера їх застосування обмежена набором задач, реалізація яких неефективна на універсальних обчислювальних пристроях [7—9]. АП використовуються для вирішення задач, що вимагають високої пропускну здатності, і працюють зі структурованими даними [2, 5]. Характерними прикладами областей, в яких можуть знадобитися такі процесори, є оброблення метеорологічних даних, оброблення в реальному часі радіолокаційних сигналів, протиракетна оборона, керування повітряним рухом, механізми віртуальної пам'яті, механізми захисту в операційних системах, а також вирішення систем диференціальних рівнянь [6, 10—12].

Серед переваг АП, крім високої продуктивності, необхідно відзначити можливість функціонування у жорстких зовнішніх умовах і високі показники надійності, недосяжні для обчислювальних систем загального призначення [2, 5].

Метою роботи є аналіз особливостей реалізації одного з варіантів АП, а саме, АП з обробленням даних по розрядним зрізам [4], на перспективній оптоелектронній елементній базі.

Оптичний спецпроцесор

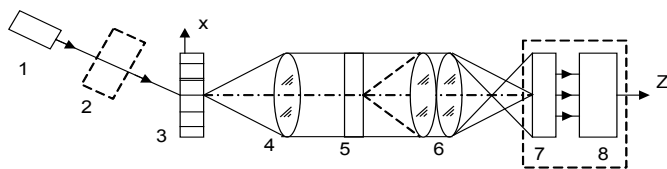


Рис. 1 Оптичний спецпроцесор для пошуку даних у голографічному ЗП: 1 — блок формування зчитуваних світлових пучків; 2 — оптико-електронний блок на базі дефлектора оптичного випромінювання; 3 — модуль пам'яті з масивом голограм; 4 — поновлювальний об'єктив з фокусною відстанню F ; 5 — двовимірний просторовий модулятор світла; 6 — анаморфотний об'єктив з фокусними відстанями F_x і F_y по осях x , y ; 7 — фотоматричний асоціативний ЗП; 8 — електронний блок оброблення

Прикладом практичного застосування АП може бути оптичний спецпроцесор для пошуку даних у голографічному запам'ятовувальному пристрої (ЗП) (рис. 1) [13], базовим блоком якого є фотоматричний асоціативний ЗП (ФМ АЗП), який має необхідну функціональну повноту і гнучкість [14].

Для виконання пошуку за збіганням та за критерієм «бі-

льше/менше» у паралельному обробленні сторінок даних розмірністю $N \times N$ біт, що зареєстровані у вигляді одновимірного масиву голограм, у структуру оптичного спецпроцесора поряд з оптичними блоками вводиться оптоелектронний процесор для реалізації функції пошуку [13]. До складу останнього входять електронний блок оброблення та ФМ АЗП, основна структурна особливість якого полягає у суміщенні однорідної матриці асоціативних комірок з матрицею фотоприймачів. Це забезпечує можливість виконання таких базових мікрооперацій як електричний та оптичний запис, опитування та зчитування даних у довільній послідовності [15]. При цьому, якщо електричний запис і зчитування виконуються паралельно по словах, то оптичний запис та опитування (порівняння даних за збіганням) виконуються паралельно по всій матриці (сторінці) ФМ АЗП [14]. Все це разом із можливістю зчитування розрядних зрізів (слайзів) забезпечує функціональну повноту, гнучкість та налаштованість ФМ АЗП. Фактично ФМ АЗП і електронний блок оброблення є оптоелектронним АП у складі оптичного спецпроцесора для роботи з даними у голографічній пам'яті.

Для розширення функціональних можливостей АП за рахунок виконання сортування векторного масиву даних структура електронного блока оброблення модернізується [16]. В результаті оптичний спецпроцесор (рис. 1) може реалізувати паралельне оброблення (сортування) в процесі зчитування даних із голографічних ЗП зі сторінковою організацією, що дозволяє досягти високого ступеня паралелізму оброблення (N^2) і суттєво скоротити потік даних розмірністю $M \times N^2$ біт з голографічного ЗП до ЕОМ, а саме, стискати потік даних у N^2 разів [13].

Асоціативний процесор

Особливістю АЗП як основного вузла АП є можливість зчитування інформації у вигляді розрядного зрізу, оскільки асоціативне оброблення інформації в даному випадку виконується поза АЗП у зовнішньому пристрої оброблення (ЗПО), який містить селектор кодів СК, аналізатор реакцій АР, комутатор К, пам'ять рангів ПР, два селектори сигналів СС і селектор адреси СА (рис. 2) [4, 7, 9]. Необхідність використання ЗПО пояснюється складністю реалізації процедури сортування у порівнянні з такими операціями, як пошук за відповідністю, пошук величини в заданому інтервалі, пошук максимального (мінімального) значення тощо [2, 5].

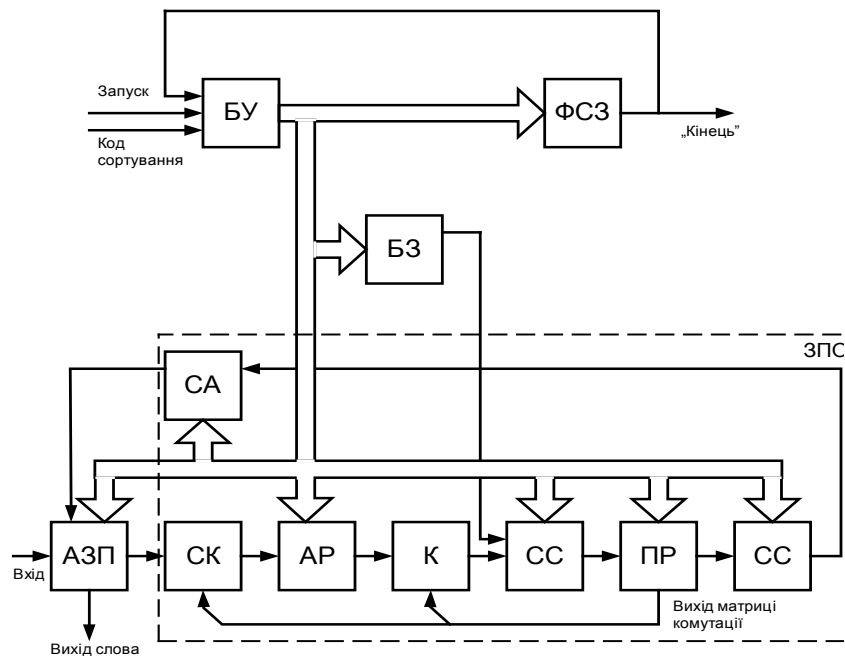


Рис. 2. Структура асоціативного процесора: БУ — блок управління; ФСЗ — формувач сигналу завершення; АЗП — асоціативний запам'ятовувальний пристрій; ЗПО — зовнішній пристрій оброблення; БЗ — блок завантаження; СА — селектор адреси; СК — селектор кодів; АР — аналізатор реакцій; К — комутатор; СС — селектор сигналів; ПР — пам'ять рангів

Основними параметрами ФМ АЗП в якості АЗП для АП є:

- код розрядів — парафазний;
- час запису, порівняння, вибірки — не менше 0,5 мкс;

- потужність споживання комірки у режимі зберігання — 0,5 мВт;
- розмір фоточутливої площадки — $0,86 \times 0,92 \text{ мм}^2$;
- кількість зовнішніх виводів — 144.

ФМ АЗП виготовлено за р-МОН канальною технологією [14]. Як фоточутливий елемент даної схеми використовується *p-n*-перехід, який є спеціально збільшеною сток—істоковою областю в одному з плечей тригерної схеми. Отже, фоточутливий елемент працює як фотодіод, зміщений у зворотному напрямку, причому для запису оптичної інформації використовується режим накопичення фотозаряду. Для напруг живлення та керування 12 В порогова енергія перемикачання тригера у схемі не перевищує 10^{-12} Дж/комірку для випромінювання з довжиною хвилі $\lambda = 0,63 \text{ мкм}$ гелій-неонового лазера [14, 15].

«Найвужчим» місцем в АП є реалізація великої кількості зв'язків, виконаних з використанням матриці **G** комутації, що формується в ПР і надходить на СК і комутатор **K** (див. рис. 2). Однак можливість реалізації останніх у вигляді векторно-матричних помножувачів дозволяє використати тривимірні оптичні мікросхеми (ОІС) [17], а також організувати передачу матриці на оптичному рівні, що має свої незаперечні переваги [7, 18].

Враховуючи наявні розробки в області створення векторно-матричних помножувачів на основі тривимірних (3-D) інтегральних мікросхем, зупинимось на побудові паралельного комутатора даних, яким є блок СК, у вигляді багатошарової тонкоплівкової структури з оптичними з'єднаннями [17].

Одним з основних елементів даної мікросхеми є просторово-часовий модулятор світла (ПЧМС), комірки якого повинні забезпечувати запис, зберігання і зчитування інформації у парафазному коді, що дозволяє підвищити чутливість і правильність перетворення інформації. Крім тонкоплівкового ПЧМС з пам'яттю до складу мікросхеми входять інтегрально-оптичні розщеплювачі та інтегратори світла на базі планарних світловодів з повним внутрішнім відбиттям або хвилепровідних голограм [17]. Нижче подано оцінки основних параметрів 3-D оптичної інтегральної мікросхеми [17]:

- мінімальний розмір світлоклапанного елемента ПЧМС $\sim 5 \times 10 \text{ мкм}$;
- загальний розмір схеми ємністю 10^6 біт $\sim 10 \text{ см}^2$;
- загальний розмір за компонування даних у вигляді квадратної матриці $-3,5 \times 3,5 \text{ см}$;
- максимальна довжина оптичного шляху $\sim 7 \text{ см}$;
- час поширення світла $\sim 0,5 \text{ нс}$;
- час оброблення вхідного слова — 1 нс;
- потужність, що розсіюється, при вибірці кодів $\sim 100 \text{ Вт}$;
- тактова частота $\sim 1 \text{ ГГц}$.

Таким чином, блок СК може бути виконаний на базі 3-D оптичної ІС оптичного векторно-матричного помножувача [17]. Дослідження показали, що найприйнятнішим за функціональними можливостями для реалізації комутатора **K** є також векторно-матричний помножувач [17]. У цьому випадку комутатор **K** можна виконати на двох оптичних векторно-матричних помножувачах з відповідним маскуванням стовпців матриці **G** комутації в непарних і парних циклах сортування [4, 9, 16].

Блок АР доцільно виконати в електронному, а не в оптичному варіанті, оскільки інформація з виходів блока СК та на входи блока **K** подається в електронному вигляді, навіть за реалізації даних блоків на базі оптичної ІС [16]. Блоки селекторів **СС** і **СА** також доцільно реалізувати як електронні схеми.

Найспецифічнішим блоком АП є блок пам'яті рангів ПР. Це пов'язано з тим, що саме в цьому блоці у повній мірі втілюється принцип ефективного просторово-розподіленого асоціативного оброблення інформації [4, 9]. Так застосування одиничних кодів [19, 20] для зображення інформації в ПР надає їй вигляду просторово-розподіленої пам'яті, що дозволяє відмовитись від використання блоку дешифраторів, необхідних для реалізації ПР на звичайних двійкових лічильниках.

Розглянемо можливий оптичний варіант ПР з орієнтацією на оптичні ІС (ОІС) [16, 18]. На даний момент відомі результати моделювання комплексу ОІС для оброблення двовимірних бінарних зрізів розмірністю 32×32 точок [21]. В таких ОІС можливий запис електричної інформації паралельно-последовно, тобто по стовпцях або по рядках, а зчитування оптичної матриці з використанням оптоволоконного шлейфа (ОВШ). Таким чином, комплект ОІС містить операційний екран (ОЕ) і ОВШ, причому ОЕ є матричною структурою, в якій кожний елемент виконує такі фун-

кції, як прийом, зберігання і перетворення інформації. Враховуючи специфіку ПР, де перетворення інформації виконується у вигляді реверсивного зсуву по рядках відповідно до сигналів управління, ОВШ може бути побудований на базі волзтрона або спеціального ОВШ, в якому кожний канал відповідає за передачу конкретного біта інформації [16].

Особливості технології ОІС: на підкладці з GaAs в інтегральному виконанні реалізовано випромінювачі, фотоприймачі, електронні компоненти з використанням молекулярно-променевої епітаксії, причому для випромінювачів використовується матеріал AlGaAs, для фотоприймачів — InGaAs, діапазон довжин хвиль $\lambda = 0,8 \dots 1$ мкм.

Моделювання основних характеристик ОІС ПР дозволяє розрахувати такі її параметри [22]:

- розмір підкладки — $0,9 \times 0,9$ см;
- робочі напруги — +2,5 В; +5 В; -5 В;
- розмірність кристала ОІС — 32×32 точок;
- тактова частота синхронізації — 30 МГц.

Іншою альтернативою запропонованим варіантам реалізації АП можуть бути оптоелектронні інтегральні схеми (ОЕІС), в яких електронний чіп виконує логічне оброблення інформації і має не тільки розташовані по периферії електричні виводи, але й оптичні, які здійснюють введення/виведення інформаційних сигналів перпендикулярно поверхні чіпу [23]. Таким чином, в ОЕІС організуються двовимірні і тривимірні між'єднання з високою пропускну здатністю завдяки використанню напівпровідникових поверхневих вертикально випромінюючих лазерів (ВВЛ). Досягнення в області технології виготовлення матриць ВВЛ сприяють створенню принципово нової оптоелектронної інтегральної структури — матриці смарт-пікселів (smart pixels matrix).

У запропонованій структурі АП найприйнятнішою для реалізації ПР є матриця смарт-пікселів з високими комутаційними можливостями, для виготовлення якої використовують технологію «рідкий кристал на кремнії». Для такої матриці характерна велика кількість оптичних входів/виходів (більше 10^5), помірна функціональна складність (менш 50 транзисторів на канал) і продуктивність (менше 100 Мбіт/с) [23]. Новітні технології дозволяють отримати конструкції матриць смарт-пікселів, в яких інтегрально об'єднано ВВЛ і фототранзисторні або фототиристорні елементи. Для збільшення швидкодії та функціональних можливостей матриць смарт-пікселів розроблено ІС, які містять ВВЛ, фотоприймачі типу метал—напівпровідник—метал (МППМ) і МОН — транзистори. Областю ефективного застосування таких матриць є аналогові оптичні процесори, оптичні нейронні мережі, оптичні ЗП [23].

Для АП (рис. 2) розглянемо також паралельне завантаження одиначної матриці рангів з БЗ до ПР за допомогою масиву ВВЛ [24]. Реалізація блока БЗ у вигляді діагональної матриці ВВЛ має перевагу у порівнянні з використанням 32-бітового регістра зсуву, в який завантаження виконується за 32 цикли і час завантаження T_3 дорівнює

$$T_3 = 32\tau,$$

де τ — тривалість циклу.

З іншого боку, час завантаження масивом ВВЛ визначається лише часом, необхідним для відгуку комірок ВВЛ на випромінювання [23]. Для виконання БЗ на ВВЛ необхідно знайти відповідний масив ВВЛ, сумісний з ПР як за розмірністю, так і за довжиною хвилі випромінювання [25]. Одним з варіантів є квадратний масив, в якому лише лазери, розміщені на головній діагоналі, можуть випромінювати. Інший варіант містить лазерний регістр, розташований над головною діагоналлю ПР. В цьому випадку найвідповіднішим серед відомих масивів ВВЛ є одновимірний масив з шістдесяті чотирьох індивідуально адресованих ВВЛ. Він має такі параметри: діапазон довжин хвиль $\lambda = 849,8 \pm 0,8$ нм; максимальна потужність лазера — $0,5 \pm 0,1$ мВт; пороговий струм — $2,1 \pm 0,1$ мА; порогова напруга — 12 В; відстань між елементами регістра — 84,6 мкм; розміри зовнішніх контактних площадок — 100×100 мкм [23].

Разом з тим, можлива реалізація ЗПО на такій перспективній елементній базі, як програмовані логічні інтегральні схеми (ПЛІС) [26, 27]. У табл. наведено прогнозовані результати двох варіантів реалізації ЗПО [28].

Характеристики АП	Варіанти реалізації АП	
	на ОІС і ПЛІС	на ПЛІС
Тривалість оброблення бітового зрізу T , нс	700	662
Середній час сортування T_c , нс	$0,314 \times 10^6$	$0,3 \times 10^6$
Апаратна складність (кількість мікросхем), шт	7	4

Аналіз даних табл. свідчить про те, що для розмірності ФМ АЗП 32×36 розрядів [14] кращою є реалізація АП на ПЛІС, наприклад, FLEX 10K фірми ALTERA [26, 27]. Проте, беручи до уваги актуальність виконання сортування над великими масивами даних, перспективнішою виявилася реалізація АП на ОІС, оскільки можливості ОІС і оптичних каналів зв'язку для організації швидкої перекомутації великих масивів інформації незрівнянно більше можливостей ПЛІС в цій області [10, 11].

Висновки

Дослідження аспектів оптоелектронної реалізації асоціативного процесора показало перспективність побудови його базових вузлів із застосуванням новітніх досягнень в області оптоелектроніки. Це пов'язано насамперед з реалізацією великої кількості зв'язків для матриці комутації, яка формується у пам'яті рангів і подається на комутувальні блоки у вигляді селектора кодів та комутатора. Отже, реалізація останніх у вигляді векторно-матричних помножувачів на базі оптичних тривимірних мікросхем, а пам'яті рангів у вигляді матриці смарт-пікселів на базі оптоелектронних ІС, дозволяє організувати передачу матриці комутації на оптичному рівні, що має свої незаперечні переваги, а саме [23]:

- забезпечення просторової передачі даних у паралельному форматі зі швидкістю до 10 Тбіт/с;
- незалежність передачі даних на різних оптичних частотах або двома ортогональними поляризаціями;
- стійкість до електромагнітних завад.

СПИСОК ЛІТЕРАТУРИ

1. Райхлин В. А. Анализ производительности процессорных матриц при распознавании двоичных образов // Автометрия. — 1996. — № 5. — С. 97—103.
2. Тербер Дж. Архитектура высокопроизводительных вычислительных систем: Пер. с англ. — М.: Наука. Гл. ред. физ.-мат. лит.-ры, 1985. — 272 с.
3. Кун С. Матричные процессоры на СБИС: Пер. с англ. — М.: Мир, 1991. — 672 с.
4. Мартынюк Т. Б. Организация ассоциативного процессора с поразрядно-последовательной обработкой информации // Электронное моделирование. — 1996. — Т. 18. — № 3. — С. 28 — 31.
5. Кохонен Т. Ассоциативные запоминающие устройства: Пер. с англ. — М.: Мир, 1982. — 384 с.
6. Куссуль Э. М. Ассоциативные нейроразподобные структуры. — К.: Наук. думка, 1992. — 144 с.
7. Пат. 33135 Україна, МПК G 06 F 7/06. Оптоелектронний асоціативний процесор / В. П. Кожем'яко, Т. Б. Мартинюк, Г. Л. Лисенко, Л. М. Каньоса, В. В. Ковалевський. — № 98126525; Заявл. 10.12.98; Опубл. 15.02.2001, Бюл. № 1. — 5 с.
8. Мартынюк Т. Б., Аль-Хияри М. М., Канеса Л. М. Анализ функциональных возможностей оптоэлектронной ассоциативной памяти // Вимірювальна та обчислювальна техніка в технологічних процесах. — 2000. — № 1. — С. 95—98.
9. Мартинюк Т. Б., Кожем'яко А. В., Гальченко Я. О. Модель асоціативного процесора для сортування числової інформації // Вісник Вінницького політехнічного інституту. — 1997. — № 2. — С. 19—23.
10. Бурцев В. С., Федоров В. Б. Ассоциативная память для систем управления базами данных и вычислительных машин с нетрадиционной архитектурой // Радиотехника. — 1992. — № 7—8. — С. 79—89.
11. Киселев Б. С., Кулаков Н. Ю., Микаэлян А. Л., Шкитин В. А. Оптическая ассоциативная память высокого порядка на основе нейронных сетей // Радиотехника. — 1990. — № 10. — С. 54—62.
12. Мартинюк Т. Б., Буда А. Г., Власійчук В. В., Мохамед Салем Нассер. Нейромережевий підхід до сортування числового масиву. Зб. наук. пр. / Одеський ордену Леніна інститут Сухопутних військ. — Вип. 13. — Одеса: ООЛІСВ, 2007. — С. 97—100.
13. Козик В. И., Михлеев С. В. Оптическая система для параллельной обработки данных в голографическом ЗУ //

Автометрия. — 1990. — № 3. — С. 17—24.

14. Коняев С. И. Фотоматричное ассоциативное запоминающее устройство // Электронная промышленность. — 1988. — Вып.4. — № 172. — С. 89—90.

15. Кибирев С. Ф., Коняев С. И., Наймарк С. И. Фотоматричный ассоциативный накопитель // Автометрия. — 1982. — № 2. — С. 13—19.

16. Мартинюк Т. Б., Лисенко Г. Л., Суприган В. А., Аль-Хияри М. М. Процесор сортування чисел на базі оптоелектронних інтегральних схем // Вісник Національного технічного університету України. Інформатика, управління та обчислювальна техніка. — К.: «Век +». — 2000. — № 34. — С. 18—25.

17. Козик В. И., Твердохлеб П. Е. 3-D оптические интегральные схемы ассоциативной памяти // Автометрия. — 1993. — № 3. — С. 44—52.

18. Мартинюк Т. Б., Тужанський С. С., Шевчук О. М. Особливості передачі цифрових зрізів зображення між оптичними інтегральними схемами // Вісник Вінницького політехнічного інституту. — 2003. — № 5. — С. 58—62.

19. Мартинюк Т. Б., Мохамед Салем Нассер, Власійчук В. В., Наконечний О. М. Аналіз можливостей одиничного кодування числової інформації // Оптико-електронні інформаційно-енергетичні технології. — 2005. — № 2(10). — С. 39—44.

20. Кожем'яко В. П., Мартинюк Т. Б., Дмитрук В. В., Власійчук В. В. Класифікація одиничних кодів // Оптико-електронні інформаційно-енергетичні технології. — 2006. — № 1(11). — С. 36—42.

21. Лисенко Г. Л., Суприган В. А. Секціоновані паралельно-послідовні оптоелектронні інтегральні схеми // Вимірювальна та обчислювальна техніка в технологічних процесах. — 1998. — № 2. — С. 55—58.

22. Суприган В. А. Схемотехнічні засоби побудови оптоелектронних інтегральних схем обробки зображень: Автореф. дис. ... канд. техн. наук: 05.13.05 / Вінниц. держ. техн. ун-т. — Вінниця, 2000. — 20 с.

23. Захаров С. М., Федоров В. Б., Цветков В. В. Оптоэлектронные интегральные схемы с применением полупроводниковых вертикально излучающих лазеров // Квантовая электроника. — 1999. — 28, № 3. — С. 189—206.

24. Martyniuk T., Vasilyeva T., Suprigan V., Al-Heyari M. «Features of sorting memory realization», in Selected Papers from the International Conference on Optoelectronic Information Technologies, Proceedings of SPIE. Vol. 4425 (2001), P. 70—75.

25. Kozhemyako V. P., Martyniuk T. B., Rasenko R. A., Pekhan I. L. Structure of Optoelectronic Sorting Memory // Оптико-електронні інформаційно-енергетичні технології. — 2002. — № 1(3). — С. 26—29.

26. Комухаев Э. Современные тенденции развития ПЛИС и заказных БИС // Электронные компоненты и системы. — 2004. — № 4. — С. 9—13.

27. Антонов А. П., Мелехин В. Ф., Филиппов А. С. Обзор элементной базы фирмы Altera. — Санкт-Петербург: Файнстрит, 1997. — 157 с.

28. Мартинюк Т. Б., Аль-Хияри М. М., Майданюк В. П., Хилесь Ш. М. Ассоциативный процессор для сортировки массива данных // Вимірювальна та обчислювальна техніка в технологічних процесах. — 2004. — № 1. — С. 107—109.

Рекомендована кафедрою прикладної математики

Надійшла до редакції 6.12.07
Рекомендована до друку 12.12.07

Мартинюк Тетяна Борисівна — доцент, **Кожем'яко Андрій Вікторович** — старший викладач.

Кафедра лазерної та оптоелектронної техніки;

Хом'юк Віктор Вікторович — доцент кафедри прикладної математики.

Вінницький національний технічний університет