



УКРАЇНА

(19) UA (11) 64986 (13) U

(51) МПК

H03K 5/22 (2006.01)

G05B 1/01 (2006.01)

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

1

2

(21) u201104929

(22) 20.04.2011

(24) 25.11.2011

(46) 25.11.2011, Бюл.№ 22, 2011 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, КРУПЕЛЬНИЦЬКИЙ ЛЕОНІД ВІТАЛІЙОВИЧ, ДУДНИК ОЛЕКСАНДР ВІКТОРОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Двотактний симетричний підсилювач постійного струму, що містить перше і друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, який **відрізняється** тим, що у нього введено сьомий, восьмий, дев'ятий, десятий, одинадцятий, дванадцятий, тринадцятий, чотирнадцятий, п'ятнадцятий, шістнадцятий, сімнадцятий, вісімнадцятий, дев'ятнадцятий, двадцятий транзистори, причому емітери першого та другого транзисторів з'єднано з першими виводами першого та другого джерел струму відповідно, бази першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори першого та другого транзисторів з'єднано з шинами від'ємного та додатного живлення відповідно, колектори третього та чет-

вертого транзисторів з'єднано з колекторами сьомого та восьмого транзисторів відповідно, бази сьомого та восьмого транзисторів з'єднано з базами та колекторами дев'ятого та десятого транзисторів відповідно, емітери сьомого та дев'ятого транзисторів, а також емітери восьмого та десятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятого та десятого транзисторів з'єднано з колекторами одинадцятого та дванадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів з'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з колекторами тринадцятого та чотирнадцятого транзисторів відповідно, а також з емітерами п'ятнадцятого та шістнадцятого транзисторів відповідно, бази п'ятнадцятого та шістнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори п'ятнадцятого та шістнадцятого транзисторів, а також емітери чотирнадцятого та тринадцятого транзисторів нано з шинами від'ємного та додатного живлення відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з базами п'ятого та шостого транзисторів відповідно, колектори п'ятого і шостого транзисторів з'єднано з колекторами та базами сімнадцятого та вісімнадцятого транзисторів відповідно, бази сімнадцятого та вісімнадцятого транзисторів з'єднано з базами дев'ятнадцятого та двадцятого транзисторів відповідно, колектори дев'ятнадцятого та двадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери дев'ятнадцятого та двадцятого транзисторів об'єднано та з'єднано з вихідною шиною.

Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо підсилювач постійного струму (А. с. СРСР№ 1548841, М. Кл. H03F3/26, опублікований 1989 р.), який містить перший і другий транзистори, які мають різну структуру. Емітери першого і другого транзисторів з'єднано, а точка з'єднання є

входом підсилювача постійного струму. Третій і четвертий транзистори мають структуру відповідно другого і першого транзисторів, їх колектори є виходами підсилювача постійного струму, а бази третього і четвертого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно. Бази першого і другого транзисторів з'єднано з шиною нульового потенціалу через перший і другий транзистори відповідно у діодному включенні та

(19) UA (11) 64986 (13) U

перше і друге джерела струмів, які включено між шинами додатного та від'ємного живлення та базами першого і другого транзисторів відповідно. Перший та другий транзистори у діодному включенні мають структуру першого і другого транзисторів відповідно. Перший та другий струмозадаючі елементи виконано відповідно на першому і другому відбивачах струму та п'ятому і шостому транзисторах, які мають структуру відповідно до третього і четвертого транзисторів. Бази п'ятого і шостого транзисторів є виходами відповідно першого і другого струмозадаючого елементів, їх колектори з'єднано з шиною нульового потенціалу, а емітери - з виходами відповідно першого і другого відбивачів струму. Входи відбивачів струму з'єднано через двополосний струмозадаючий елемент. Колектори третього і четвертого транзисторів з'єднано через коло зміщення. Коло зміщення виконано на третьому і четвертому транзисторах в діодному включенні. Виводи кола зміщення підключено до баз сьомого і восьмого транзисторів, які ввімкнено по схемі із загальним колектором. Емітери сьомого і восьмого транзисторів з'єднано, вони є виходом підсилювача.

Недоліком пристрою є низький коефіцієнт підсилення, що обмежує галузь його використання.

За найближчий аналог обрано двотактний симетричний підсилювач постійного струму (Push-pull amplifier with current mirrors for determining the quiescent operating point. United States Patent 3,852,678, Dec. 3, 1974), який містить перше і друге джерела струму, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шини нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, а також з першим виводам резистора зворотного зв'язку, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори п'ятого і шостого транзисторів з'єднано з вихідною шиною та другим виводом резистора зворотного зв'язку.

Недоліком найближчий аналог є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача постійного струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується коефіцієнт підсилення, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у двотактний симетричний підсилювач постійного струму, який містить перше і друге джерела стру-

му, шини додатного і від'ємного живлення, вхідну і вихідну шини, шини нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно введено сьомий, восьмий, дев'ятий, десятий, одинадцятий, дванадцятий, тринадцятий, чотирнадцятий, п'ятнадцятий, шістнадцятий, сімнадцятий, вісімнадцятий, дев'ятнадцятий, двадцятий транзистори, причому емітери першого та другого транзисторів з'єднано з першими виводами першого та другого джерел струму відповідно, бази першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори першого та другого транзисторів з'єднано з шинами від'ємного та додатного живлення відповідно, колектори третього та четвертого транзисторів з'єднано з колекторами сьомого та восьмого транзисторів відповідно, бази сьомого та восьмого транзисторів з'єднано з базами та колекторами дев'ятого та десятого транзисторів відповідно, емітери сьомого та дев'ятого транзисторів, а також емітери восьмого та десятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятого та десятого транзисторів з'єднано з колекторами одинадцятого та дванадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів з'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з колекторами тринадцятого та чотирнадцятого транзисторів відповідно, а також з емітерами п'ятнадцятого та шістнадцятого транзисторів відповідно, бази п'ятнадцятого та шістнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори п'ятнадцятого та шістнадцятого транзисторів, а також емітери чотирнадцятого та тринадцятого транзисторів з'єднано з шинами від'ємного та додатного живлення відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з базами п'ятого та шостого транзисторів відповідно, колектори п'ятого і шостого транзисторів з'єднано з колекторами та базами сімнадцятого та вісімнадцятого транзисторів відповідно, бази сімнадцятого та вісімнадцятого транзисторів з'єднано з базами дев'ятнадцятого та двадцятого транзисторів відповідно, колектори дев'ятнадцятого та двадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери дев'ятнадцятого та двадцятого транзисторів об'єднано та з'єднано з вихідною шиною.

На кресленні представлено принципову схему двотактного симетричного підсилювача постійного струму.

Пристрій містить перше 1 і друге 5 джерела струму, шини додатного 25 і від'ємного 27 живлення, вхідну 6 і вихідну 26 шини, шини нульового потенціалу 3, двадцять транзисторів, причому вхі-

дну шину 6 з'єднано з емітерами третього 8 та четвертого 9 транзисторів відповідно, колектори третього 8 і четвертого 9 транзисторів з'єднано з базами п'ятого 19 і шостого 22 транзисторів відповідно, бази третього 8 і четвертого 9 транзисторів з'єднано з першими виводами першого 1 і другого 5 джерел струму, другі виводи першого 1 і другого 5 джерел струму та емітери п'ятого 19 і шостого 22 транзисторів з'єднано з шинами додатного 25 і від'ємного 27 живлення відповідно, емітери першого 2 та другого 4 транзисторів з'єднано з першими виводами першого 1 та другого 5 джерел струму відповідно, бази першого 2 та другого 4 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 3, колектори першого 2 та другого 4 транзисторів з'єднано з шинами від'ємного 27 та додатного 25 живлення відповідно, колектори третього 8 та четвертого 9 транзисторів з'єднано з колекторами сьомого 7 та восьмого 10 транзисторів відповідно, бази сьомого 7 та восьмого 10 транзисторів з'єднано з базами та колекторами дев'ятого 11 та десятого 14 транзисторів відповідно, емітери сьомого 7 та дев'ятого 11 транзисторів, а також емітери восьмого 10 та десятого 14 транзисторів з'єднано з шинами додатного 25 і від'ємного 27 живлення відповідно, колектори дев'ятого 11 та десятого 14 транзисторів з'єднано з колекторами одинадцятого 12 та дванадцятого 13 транзисторів відповідно, емітери одинадцятого 12 та дванадцятого 13 транзисторів з'єднано між собою, бази одинадцятого 12 та дванадцятого 13 транзисторів з'єднано з колекторами тринадцятого 15 та чотирнадцятого 18 транзисторів відповідно, а також з емітерами п'ятнадцятого 16 та шістнадцятого 17 транзисторів відповідно, бази п'ятнадцятого 16 та шістнадцятого 17 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 3, колектори п'ятнадцятого 16 та шістнадцятого 17 транзисторів, а також емітери чотирнадцятого 18 та тринадцятого 15 транзисторів з'єднано з шинами від'ємного 27 та додатного 25 живлення відповідно, бази тринадцятого 15 та чотирнадцятого 18 транзисторів з'єднано з базами п'ятого 19 та шостого 22 транзисторів відповідно, колектори п'ятого 19 і шостого 22 транзисторів з'єднано з колекторами та базами сімнадцятого 20 та вісімнадцятого 21 транзисторів відповідно, бази сімнадцятого 20 та вісімнадцятого 21 транзисторів з'єднано з базами де-

в'ятнадцятого 23 та двадцятого 24 транзисторів відповідно, колектори дев'ятнадцятого 23 та двадцятого 24 транзисторів з'єднано з шинами додатного 25 і від'ємного 27 живлення відповідно, емітери дев'ятнадцятого 23 та двадцятого 24 транзисторів об'єднано та з'єднано з вихідною шиною 26.

Пристрій працює таким чином.

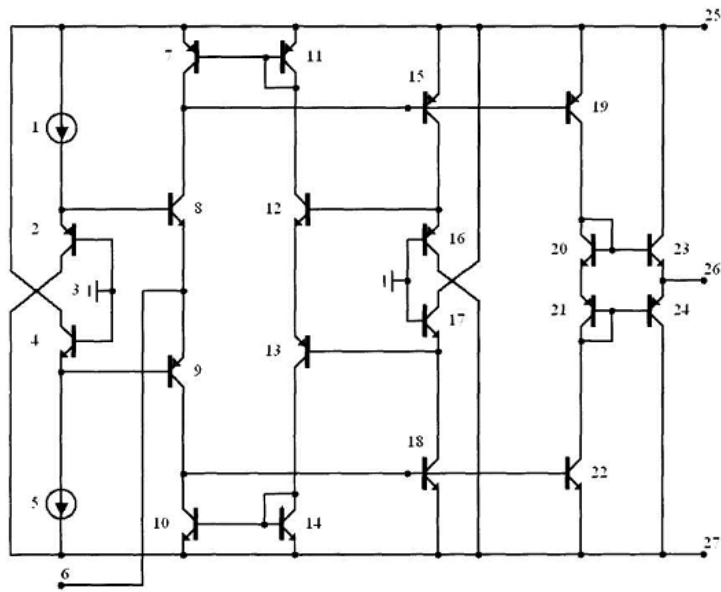
Вхідний сигнал у вигляді струму поступає на вхідну шину 6. Якщо вхідний струм втікає у схему, то четвертий 9 транзистор привідкривається, а третій 8 транзистор призакривається, при цьому чотирнадцятий 18 та шостий 22 транзистори при відкриваються, а тринадцятий 15 та п'ятий 19 транзистори призакриваються. При цьому потенціал точки об'єднання емітерів сімнадцятого 20 і вісімнадцятого 21 транзисторів у діодному вмиканні, а відповідно і потенціал вихідної шини 26, яка підключена до виходу складеного емітерного повторювана на дев'ятнадцятому 23 і двадцятому 24 транзисторах, наближається до -Еж.

Якщо вхідний струм витікає зі схеми, то четвертий 9 транзистор призакривається, а третій 8 транзистор привідкривається, при цьому чотирнадцятий 18 та шостий 22 транзистори призакриваються, а тринадцятий 15 та п'ятий 19 транзистори привідкриваються. При цьому потенціал точки об'єднання емітерів сімнадцятого 20 і вісімнадцятого 21 транзисторів у діодному вмиканні, а відповідно і потенціал вихідної шини 26, яка підключена до виходу складеного емітерного повторювача на дев'ятнадцятому 23 і двадцятому 24 транзисторах, наближається до Еж.

Перше 1 і друге 5 джерела струму, а також перший 2 та другий 4 транзистори утворюють схему завдання режиму по постійному струму.

Одинадцятий 12, дванадцятий 13, п'ятнадцятий 16, шістнадцятий 17 транзистори утворюють двонаправлений відбивач струму, який через відбивачі струму, що побудовані на сьомому 7, восьмому 10, дев'ятому 11, десятому 14 транзисторах відповідно, завдає базовий струм підсилювальних каскадів на тринадцятому 15, п'ятому 19 і чотирнадцятому 18, шостому 22 транзисторах відповідно.

Шини додатного 25 і від'ємного 27 живлення, а також шина нульового потенціалу 3 забезпечують потрібний рівень напруги для живлення схеми.



Фіт.