



УКРАЇНА

(19) UA (11) 63341 (13) U
(51) МПК (2011.01)
G06F 7/00

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) КОМІРКА ОДНОРІДНОГО ОБЧИСЛЮВАЛЬНОГО СЕРЕДОВИЩА

1

2

(21) u201101974

(22) 21.02.2011

(24) 10.10.2011

(46) 10.10.2011, Бюл.№ 19, 2011 р.

(72) МАРТИНЮК ТЕТЯНА БОРИСІВНА, КОЖЕ-М'ЯКО АНДРІЙ ВІКТОРОВИЧ, МЯЛКІВСЬКА ІРИНА ВОЛОДИМИРІВНА, ЛІЛЕВСЬКИЙ АНТОН ВОЛОДИМИРОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Комірка однорідного обчислювального середовища, що містить комутатор входу, який з'єднаний своїм входом з інформаційним входом комірки, яка **відрізняється** тим, що до неї введено лічильник, елемент I та елемент HI, причому керуючий вхід комутатора з'єднаний з першим керуючим входом комірки, а його вихід підключений до інформаційного входу лічильника, до входу віднімання лічильника підключений вихід елемента I, до першого входу якого підключений вхід синхронізації пристрою, до його другого входу підключений другий керуючий вхід комірки, а до його тре-

тього входу підключений інверсний вихід ознаки нуля лічильника, що з'єднаний також з другим виходом ознаки комірки і входом елемента HI, вихід якого з'єднаний з першим виходом ознаки комірки, а до входу скидання лічильника підключений вхід скидання пристрою, крім того кожний з n блоків налаштування однорідного обчислювального середовища містить перший і другий елементи I та елемент НЕРІВНОЗНАЧНОСТІ, входи другого елемента I та елемента НЕРІВНОЗНАЧНОСТІ j-го блока налаштування, де $j=1, \dots, n$, підключені до перших виходів ознак комірок j-го стовпця однорідного обчислювального середовища, другі виходи ознак яких підключені до входів першого елемента I блока налаштування, вихід якого з'єднаний з другим керуючим входом комірок j-го стовпця однорідного обчислювального середовища, перший керуючий вхід яких з'єднаний з виходом другого елемента I блока налаштування, вихід елемента НЕРІВНОЗНАЧНОСТІ якого з'єднаний з відповідним j-м виходом ознаки пристрою.

Корисна модель належить до галузі обчислювальної техніки і призначена для використання як комірки однорідних обчислювальних середовищ (ООС).

Відома комірка однорідної структури (а.с. СРСР № 1372322, кл. G06F 7/00, 1988 р., Бюл. № 5), яка містить тригер, чотири елементи HI, одинадцять елементів I і п'ять елементів АБО, причому перший вхід комірки з'єднаний з входом першого елемента HI і першими входами першого, другого і третього елементів I, другі входи яких з'єднані з другим входом комірки і першими входами четвертого і п'ятого елементів I, другі входи яких з'єднані з виходом першого елемента HI, вихід першого елемента I з'єднаний з першим входом першого елемента АБО, другий вхід якого з'єднаний з третім входом другого елемента I, першим входом шостого елемента I, третім входом комірки і входом другого елемента HI, вихід якого з'єднаний з третім входом третього елемента I, четвертий вхід якого з'єднаний з третім входом п'ятого елемента I, першими входами сьомого і восьмого елементів I, четвертим входом і першим виходом комірки,

п'ятий вхід якого з'єднаний з першим входом другого елемента АБО, другий і третій входи якого з'єднані з виходами третього елемента I і сьомого елемента I, другий вхід якого з'єднаний з третім входом першого елемента АБО, виходом четвертого елемента I і першим входом третього елемента АБО, другий і третій входи якого з'єднані з виходами другого і п'ятого елементів I, виходи першого, другого і третього елементів АБО з'єднані з другим, третім і четвертим виходами комірки, шостий вхід якої з'єднаний з другими входами шостого і восьмого елементів I і п'ятим виходом комірки, третій вхід четвертого елемента I з'єднаний з виходом тригера, причому перший вхід комірки з'єднаний з першими входами дев'ятого, десятого і одинадцятого елементів I, другі входи яких з'єднані з виходом тригера, виходом третього елемента HI та другим входом комірки відповідно, а треті входи дев'ятого, десятого і одинадцятого елементів I з'єднані з шостим входом комірки і входом четвертого елемента HI, вихід якого з'єднаний з четвертим входом другого елемента I, вихід першого елемента HI з'єднаний з третіми входами

(13) U

(11) 63341

(19) UA

шостого і восьмого елементів I, виходи яких з'єднані з першими входами четвертого та п'ятого елементів АБО, другі входи яких з'єднані з виходами одинадцятого і десятого елементів I, а виходи четвертого і п'ятого елементів АБО з'єднані з одиничним і нульовим входами тригера, вхід третього елемента HI з'єднаний з другим входом комірки, четвертий вхід третього елемента I з'єднаний з виходом дев'ятого елемента I.

Недоліком даного пристрою є обмежена область застосування через неможливість його використання для розпізнавання образів.

Найбільш близькою за технічною суттю є комірка однорідного обчислювального середовища (а.с. СРСР № 691849, кл. G06F 7/00, 1979 р., Бюл. №38), яка містить арифметично-логічний елемент, реєстр команд, дешифратор, входи якого підключені до першої групи виходів реєстра команд, три елементи затримки, три комутатора входів та чотири комутатора виходів, причому входи налаштування реєстра команд з'єднані з входами налаштування комірки, вихід налаштування реєстра команд з'єднаний з виходом налаштування комірки, перший керуючий вихід реєстра команд з'єднаний з першим входом першого елемента затримки, другий вхід якого підключений до виходу арифметично-логічного елемента, керуючий вхід якого з'єднаний з виходом дешифратора, а перший і другий інформаційні входи підключені до виходів першого і другого комутаторів входів, з'єднаних своїми входами з чотирма інформаційними входами комірки, керуючі входи комутаторів входів з'єднані з другим керуючим виходом реєстра команд, вихід першого елемента затримки з'єднаний з першими входами комутаторів виходів, виходи яких підключені до виходів комірки, причому входи третього комутатора входу з'єднані з інформаційними входами комірки, вихід третього комутатора входу з'єднаний з виходом другого елемента затримки, керуючий вхід якого підключений до третього керуючого виходу реєстра команд, а вихід з'єднаний з другими входами комутаторів виходу та з виходом третього елемента затримки, вихід якого з'єднаний з третіми входами комутаторів виходів, керуючі входи яких з'єднані з другим та четвертим керуючими входами реєстра команд, входи адреси управління другим елементом затримки якого з'єднані з виходами адрес збереження констант.

Недоліком даного пристрою є обмежена область застосування через неможливість його використання для розпізнавання образів.

В основу корисної моделі поставлено задачу створення комірки однорідного обчислювального середовища, в якій за рахунок введення нових елементів та зв'язків між ними розширюється область застосування однорідного обчислювального середовища, наприклад, для розпізнавання сигналів у класифікаторі.

Поставлена задача вирішується тим, що комірка обчислювального середовища, яка містить комутатор входу, який з'єднаний своїм входом з інформаційним входом комірки, згідно з корисною моделлю, де наведено лічильник, елемент I та елемент HI, причому керуючий вхід комутатора з'єднаний з першим керуючим входом комірки, а

його вихід підключений до інформаційного входу лічильника, до входу віднімання лічильника підключений вихід елемента I, до першого входу якого підключений вхід синхронізації пристрою, до його другого входу підключений другий керуючий вхід комірки, а до його третього входу підключений інверсний вихід ознаки нуля лічильника, що з'єднаний також з другим виходом ознаки комірки і входом елемента HI, вихід якого з'єднаний з першим виходом ознаки комірки, а до входу скидання лічильника підключений вхід скидання пристрою, крім того, кожний з n блоків налаштування однорідного обчислювального середовища містить перший і другий елементи I та елемент НЕПІВНОЗНАЧНОСТІ, входи другого елемента I та елемента НЕПІВНОЗНАЧНОСТІ j -го блока налаштування, де $j=1, \dots, n$, підключені до перших виходів ознак комірок j -го стовпця однорідного обчислювального середовища, другі виходи ознак яких підключені до входів першого елемента I блока налаштування, вихід якого з'єднаний з другим керуючим входом комірок j -го стовпця однорідного обчислювального середовища, перший керуючий вхід яких з'єднаний з виходом другого елемента I блока налаштування, вихід елемента НЕПІВНОЗНАЧНОСТІ якого з'єднаний з відповідним j -м виходом ознаки пристрою.

На фіг. 1 наведено структурну схему обчислювального середовища, на фіг. 2 подано функціональну схему стовпця комірок обчислювального середовища.

Обчислювальне середовище (фіг. 1) містить $m \times n$ комірок $1_{11}, \dots, 1_{mn}$, n блоків $2_1, \dots, 2_n$ налаштування, вхід 3 синхронізації і вхід 4 скидання пристрою, інформаційні входи $5_{11}, \dots, 5_{mn}$ пристрою і виходи $6_1, \dots, 6_n$ ознак пристрою. Виходи 7 і 8 ознак комірок $1_{1j}, \dots, 1_{mj}$, де $j=1, \dots, n$, кожного стовпця обчислювального середовища з'єднані з першою і другою групами входів відповідних блоків $2_1, \dots, 2_n$ налаштування, перший і другий виходи яких з'єднані з керуючими входами 9 і 10 відповідно комірок $1_{1j}, \dots, 1_{mj}$ кожного стовпця обчислювального середовища. Вхід 3 синхронізації і вхід 4 скидання пристрою з'єднані з відповідними входами кожної комірки $1_{11}, \dots, 1_{mn}$, інформаційні входи яких підключені відповідно до інформаційних входів $5_{11}, \dots, 5_{mn}$ пристрою, а треті виходи блоків $2_1, \dots, 2_n$ налаштування з'єднані з виходами $6_1, \dots, 6_n$ ознак пристрою.

Комірка 1_{ij} однорідного обчислювального середовища (фіг. 2) містить лічильник 11, комутатор 12 входу, елемент I 13, елемент HI 14, а блок 2_j налаштування, де $j=1, \dots, n$, містить елементи I 15, 16 і елемент НЕПІВНОЗНАЧНОСТІ 17.

Вхід 5_{ij} комірки 1_{ij} , де $i=1, \dots, m$, $j=1, \dots, n$, з'єднаний з інформаційним входом комутатора 12 входу, керуючий вхід якого з'єднаний з керуючим входом 10 комірки 1_{ij} , який підключений до виходу елемента I 16 блока 2_j налаштування, до входів якого підключені виходи 7 ознаки комірок $1_{1j}, \dots, 1_{mj}$ у j -му стовпці однорідного обчислювального середовища. У комірці 1_{ij} вхід елемента HI 14 з'єднаний з інверсним виходом 18 ознаки нуля лічильника 11, а вихід комутатора 12 входу з'єднаний з інформаційним входом лічильника 11. Вихід 6_j ознаки при-

строю з'єднаний з виходом елемента НЕПІВНОЗНАЧНОСТІ 17 блока 2_j налаштування, входи якого підключені до виходів 7 ознаки комірцік 1_{1j}, ..., 1_{mj} у j-му стовпці однорідного обчислювального середовища. Вхід віднімання лічильника 11 з'єднаний з виходом елемента І 13 комірцік І_{ij}, вхід 3 синхронізації пристрою з'єднаний з першим входом елемента І 13, другий вхід якого з'єднаний з керуючим входом 9 комірцік І_{ij}, що з'єднаний з виходом елемента 115 блока 2_j налаштування, входи якого з'єднані з виходами 8 ознаки комірцік 1_{1j}, ..., 1_{mj} у j-му стовпці однорідного обчислювального середовища. У комірці І у вихід 7 ознаки з'єднаний з виходом елемента ІІ 14, вихід 8 ознаки з'єднаний з інверсним виходом 18 ознаки нуля лічильника 11 і з третім входом елемента І 13, а до входу скидання лічильника 11 підключений вхід 4 скидання пристрою.

Обчислювальне середовище (фіг. 1) працює таким чином. Для нього характерною є робота в таких режимах.

1. Режим обнуління. Одиничний сигнал на вході 4 скидання пристрою встановлює в початкове положення всі комірцік 1₁₁, ..., 1_{m1} однорідного обчислювального середовища, оскільки він підключений до входу скидання кожної комірцік 1_{ij}.

2. Паралельний запис даних. В цьому режимі на відповідні входи блока 2_j налаштування, де j=1, ..., n, з виходів 7 ознаки комірцік І_{ij}, ..., 1_{mj} j-го стовпця однорідного обчислювального середовища приходять одиничні сигнали, оскільки комірцік 1 у, ..., І_{mj} знаходяться в нульовому стані. В результаті з другого виходу блока 2_j налаштування на керуючі входи 10 комірцік 1_{1j}, ..., 1_{mj} надходить одиничний сигнал, що дозволяє запис у відповідну комірцік І_{ij} даних з її інформаційного входу 5_{ij}. Оскільки з виходів 8 ознаки комірцік 1_{1j}, ..., 1_{mj} надходять нульові сигнали на відповідні входи блока 2_j налаштування, то на його першому виході буде нульовий сигнал, який надійде на керуючі входи 9 комірцік 1_{1j}, ..., 1_{mj}, що не зашкодить виконанню паралельного запису. Одночасно одиничні сигнали з виходів 7 ознаки комірцік 1_{1j}, ..., 1_{mj} j-го стовпця однорідного обчислювального середовища, що надходять на відповідні входи блока 2_j налаштування, формують на виході 6_j ознаки пристрою нульовий сигнал, що свідчить про продовження обробки у j-му стовпці однорідного обчислювального середовища.

3. Пошук і вилучення мінімального елемента у стовпцях однорідного обчислювального середовища. В даному режимі внаслідок ненульового вмісту комірцік 1_{1j}, ..., 1_{mj} з виходу 8 ознаки кожної з них надходять одиничні сигнали на відповідні входи блока 2_j налаштування кожного j-го стовпця однорідного обчислювального середовища, де j=1, ..., n, і спричиняють появу одиничного сигналу на керуючому вході 9 кожної комірцік 1_{1j}, ..., 1_{mj}. В результаті надходження кожного з тактових імпульсів з входу 3 синхронізації пристрою на відповідні входи комірцік 1_{1j}, ..., 1_{mj} призведе до одночасного зменшення вмісту цих комірцік на одиницю. Цей процес продовжується до тих пір, поки одна з комірцік 1_{1j}, ..., 1_{mj} не набуде нульового вмісту.

4. Завершення обробки. Коли будь-яка з комірцік 1_{1j}, ..., 1_{mj} у j-му стовпці однорідного обчислю-

вального середовища, де j=1, ..., n, набуде нульового вмісту, з її виходу 7 ознаки надійде одиничний сигнал, а з її виходу 8 ознаки - нульовий сигнал на відповідні входи блока 2_j налаштування. Одиничний сигнал з виходу 7 ознаки будь-якої комірцік 1_{1j}, ..., 1_{mj} сформує одиничний сигнал на третьому виході блока 2_j налаштування, а саме, на виході 6_j ознаки пристрою, що свідчить про закінчення обробки у j-му стовпці однорідного обчислювального середовища. Одночасно наявність нульового сигналу на виході 8 ознаки будь-якої комірцік 1_{1j}, ..., 1_{mj} призведе до появи нульових сигналів на першому і другому виходах блока 2_j налаштування, а отже, на керуючих входах 9 і 10 комірцік 1_{1j}, ..., 1_{mj}, що не дозволить продовжувати процес обробки в цих комірціках j-го стовпця однорідного обчислювального середовища.

Комірцік 1_{ij} у j-му стовпці однорідного обчислювального середовища (фіг. 2) працює таким чином.

В режимі обнуління на вхід 4 скидання пристрою подається одиничний сигнал, який призводить до встановлення в нульовий стан лічильника 11 кожної комірцік І_{ij}, будучи поданий на його вхід скидання.

Паралельний запис даних у комірцік 1_{ij} j-го стовпця однорідного обчислювального середовища, де j=1, ..., n, відбувається таким чином. Внаслідок обнуління лічильника 11, на його інверсному виході 18 ознаки нуля формується нульовий сигнал, який проходячи через елемент ІІ 14, у вигляді одиничного сигналу з виходу 7 ознаки комірцік 1_{ij} подається на відповідний вхід елемента І 16 блока 2_j налаштування. В результаті на виході елемента І 16 блока формується одиничний сигнал, оскільки лічильники 11 у всіх комірціках 1_{1j}, ..., 1_{mj} j-го стовпця однорідного обчислювального середовища обнулені. Одиничний сигнал з виходу елемента І 16 блока 2_j налаштування приходять на керуючий вхід 10 комірцік 1_{1j}, ..., 1_{mj} і дозволяє передати дані, що приходять на вхід комутатора 12 входу з інформаційного входу 5_{ij} кожної комірцік 1_{ij} на відповідний інформаційний вхід її лічильника 11.

При пошуку і вилученні мінімального елемента в j-му стовпці однорідного обчислювального середовища, де j=1, ..., n, внаслідок того, що лічильник 11 всіх комірцік 1_{1j}, ..., 1_{mj} має ненульовий вміст, на його інверсному виході 18 ознаки нуля буде сформований одиничний сигнал, що призведе до появи одиничного сигналу на третьому вході елемента І 13 всіх комірцік 1_{1j}, ..., 1_{mj} і на їх виходах 8 ознаки. Це спричинить появу одиничного сигналу на всіх входах елемента І 15 блока 2_j налаштування, а отже, на керуючому вході 9 всіх комірцік 1_{1j}, ..., 1_{mj}, внаслідок чого одиничний сигнал з'явиться на другому вході елемента І 13 всіх комірцік 1_{1j}, ..., 1_{mj} j-го стовпця однорідного обчислювального середовища.

Через надходження одиничного сигналу на вхід елемента ІІ 14 всіх комірцік 1_{1j}, ..., 1_{mj}, на його виході буде сформовано нульовий сигнал, що призведе до появи нульового сигналу на виході 7 ознаки всіх комірцік 1_{1j}, ..., 1_{mj}. Це спричинить надходження нульових сигналів на всі входи елемента І 16 та елемента НЕПІВНОЗНАЧНОСТІ 17 блока 2_j налаштування. Внаслідок цього на виході

елемента I 16 блока 2_j налаштування буде сформовано нульовий сигнал, який надійде на керуючий вхід 10 кожної з комірок $1_{1j}, \dots, 1_{mj}$ і призведе до появи нульового сигналу на керуючому вході комутатора 12 входу, що не дозволить запис даних в лічильник 11 всіх комірок $1_{1j}, \dots, 1_{mj}$. Одночасно надходження нульових сигналів на всі входи елемента НЕРІВНОЗНАЧНОСТІ 17 блока 2_j налаштування призведе до появи нульового сигналу на його виході, внаслідок чого нульовий сигнал з'явиться на виході 6_j блока 2_j налаштування, що свідчить про продовження обробки у j -му стовпці однорідного обчислювального середовища.

З надходженням тактового імпульсу з входу 3 синхронізації пристрою на перший вхід відкритого елемента I 13 всіх комірок $1_{1j}, \dots, 1_{mj}$ з виходу цього елемента він буде поданий на вхід віднімання лічильника 11, що призведе до зменшення одночасно вмісту кожного лічильника 11 у всіх комірках $1_{1j}, \dots, 1_{mj}$ на одиницю. Поки вміст лічильника 11 у всіх комірках $1_{1j}, \dots, 1_{mj}$ буде ненульовим, на його інверсному виході 18 ознаки нуля, а отже, на виході 8 ознаки всіх комірок $1_{1j}, \dots, 1_{mj}$ буде зафіксовано одиничний сигнал, внаслідок чого на третій вхід елемента I 13 всіх комірок $1_{1j}, \dots, 1_{mj}$ і на всі входи елемента I 15 блока 2_j налаштування будуть надходити одиничні сигнали. В результаті надходження одиничних сигналів на входи елемента I 15 блока 2_j налаштування зафіксується одиничний сигнал на його виході, а отже, і на керуючому вході 9 кожної комірки $1_{1j}, \dots, 1_{mj}$, внаслідок чого одиничний сигнал продовжуватиме надходити на другий вхід елемента I 13 цих комірок. Отже, надходження кожного тактового імпульсу зменшуватиме вміст лічильника 11 у всіх комірках $1_{1j}, \dots, 1_{mj}$ на одиницю. Цей процес повторюватиметься доти, поки хоча б в одній з комірок $1_{1j}, \dots, 1_{mj}$ лічильник 11 не набуде нульового вмісту.

Коли лічильник 11 будь-якої комірки 1_{1j} у j -му стовпці однорідного обчислювального середови-

ща, де $j=1, \dots, n$, набуде нульового вмісту, на його інверсному виході 18 ознаки нуля буде сформовано нульовий сигнал. Отже, на виході 7 ознаки комірки 1_{1j} після інвертування у елементі НІ 14 з'явиться одиничний сигнал, а на її виході 8 ознаки - нульовий сигнал. Це призведе до надходження з виходу елемента I 15 блока 2_j налаштування на керуючий вхід 9 всіх комірок $1_{1j}, \dots, 1_{mj}$ нульового сигналу, що спричинить появу нульового сигналу на другому вході елемента I 13 кожної комірки $1_{1j}, \dots, 1_{mj}$, що не дозволить надходити тактовим імпульсам з входу 3 синхронізації пристрою на вхід віднімання лічильника 11 кожної комірки $1_{1j}, \dots, 1_{mj}$. При появі одиничного сигналу на виході 7 ознаки комірки 1_{1j} , лічильник 11 в якій набув нульового вмісту, на один з входів елемента I 16 і елемента НЕРІВНОЗНАЧНОСТІ 17 блока 2_j налаштування надійде одиничний сигнал. В результаті на виході елемента НЕРІВНОЗНАЧНОСТІ 17 блока 2_j налаштування сформується одиничний сигнал, який призведе до появи одиничного сигналу на виході 6_j ознаки пристрою, що буде сигналізувати про закінчення обробки в j -му стовпці однорідного обчислювального середовища. Одночасно на виході елемента I 16 блока 2_j налаштування нульовий сигнал не зміниться, а отже нульовий сигнал буде подано на керуючий вхід 10 всіх комірок $1_{1j}, \dots, 1_{mj}$ j -го стовпця однорідного обчислювального середовища.

Запропоноване однорідне обчислювальне середовище має розширену область застосування, наприклад, в класифікаторі для розпізнавання сигналів через можливість пошуку і вилучення мінімального елемента паралельно у всіх стовпцях за рахунок одночасного зменшення вмісту комірок у стовпцях на одиницю з надходженням кожного тактового імпульсу.

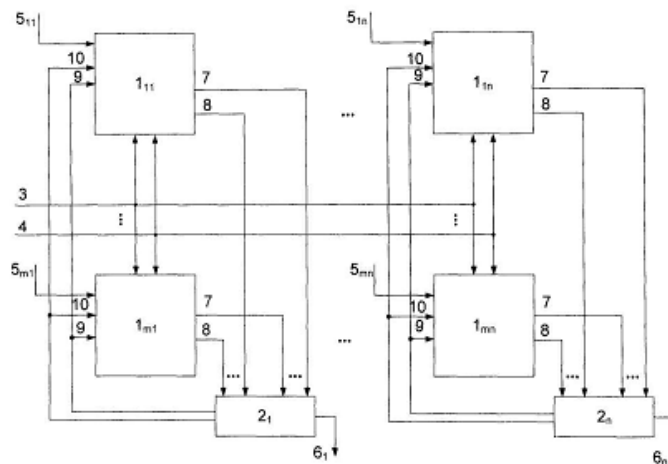
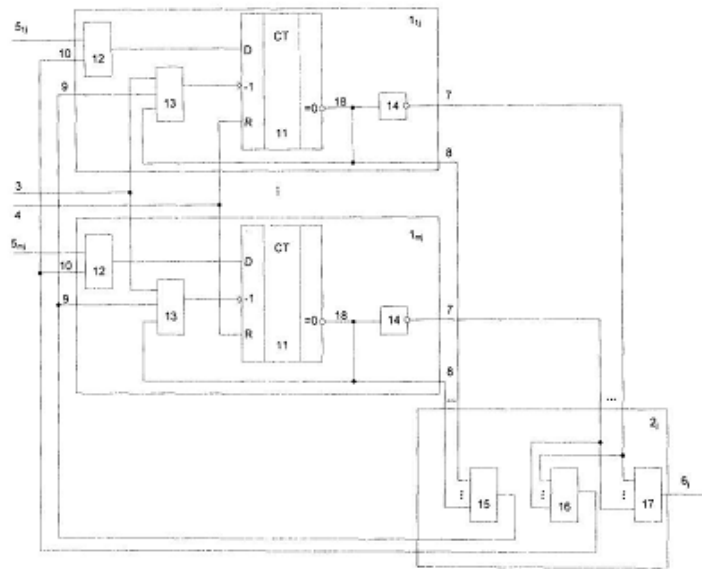


Fig. 1



Фіг. 2