



УКРАЇНА

(19) UA (11) 36458 (13) U
(51) МПК (2006)
G06F 7/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) КОМІРКА ОДНОРІДНОЇ СТРУКТУРИ

1

2

(21) u200806868

(22) 19.05.2008

(24) 27.10.2008

(46) 27.10.2008, Бюл.№ 20, 2008 р.

(72) МАРТИНЮК ТЕТЯНА БОРИСІВНА, UA, ТОП-
ЧАНЮК МАКСИМ ВОЛОДИМИРОВИЧ, UA, ЛЕВА-
НДОВСЬКИЙ ДМИТРО ЮРІЙОВИЧ, UA, ДРОНЕН-
КО ОЛЕНА ВАСИЛІВНА, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ, UA

(57) Комірка однорідної структури, яка містить пе-
рший мультиплексор, арифметично-логічний еле-
мент, мініматор, перший і другий регістри, блок
налаштування, який містить елемент АБО-НІ і
елемент затримки, причому інформаційні входи
першої групи комірки з'єднані з першими інформа-
ційними входами першого мультиплексора, інфо-
рмаційні входи третьої групи комірки з'єднані з
другими входами мініматора, виходи другого регіс-
тра є інформаційними виходами третьої групи ко-
мірки, інформаційні входи другої групи комірки
з'єднані з інформаційними виходами другої групи
комірки, виходи арифметично-логічного елемента
з'єднані з інформаційними входами блока налаш-
тування та другими інформаційними входами
першого мультиплексора, інформаційні виходи
якого з'єднані з входами першого регістра, входи
елемента АБО-НІ є інформаційними входами бло-
ка налаштування, вихід елемента затримки блока

налаштування є виходом скиду комірки, вхід скиду
якої з'єднаний з входом скиду першого регістра,
яка відрізняється тим, що вона містить другий
мультиплексор і $(q+1)$ -вхідний елемент I, де q -
розрядність даних, а блок налаштування містить
D-тригер, перші входи арифметично-логічного
елемента з'єднані з виходами першого регістра,
які також з'єднані з першими входами мініматора
та інформаційними виходами першої групи комір-
ки, причому вхід заборони комірки з'єднаний з ін-
версним входом $(q+1)$ -вхідного елемента I та ке-
руючим входом другого мультиплексора, виходи
 $(q+1)$ -вхідного елемента I з'єднані з другими вхо-
дами арифметично-логічного елемента, виходи
мініматора з'єднані з другими інформаційними
виходами другого мультиплексора, перші інформа-
ційні входи якого з'єднані з інформаційними вхо-
дами третьої групи комірки, а виходи якого з'єднані
з входами другого регістра, інформаційні входи
другої групи комірки з'єднані з q входами $(q+1)$ -
вхідного елемента I, інформаційні входи четвертої
групи комірки з'єднані з третіми інформаційними
виходами першого мультиплексора, а вхід дозволу
комірки з'єднаний з входом скиду D-тригера блока
налаштування комірки, вихід елемента АБО-НІ
якого з'єднаний з D-входом D-тригера, прямий
вихід якого з'єднаний з другим керуючим входом
першого мультиплексора і через елемент затрим-
ки з'єднаний з виходом блока налаштування.

Корисна модель відноситься до обчислюваль-
ної техніки і призначена для оброблення масивів
даних у пристроях розпізнавання на базі матрич-
них або систолічних процесорів.

Відома комірка однорідної структури [а. с.
СРСР №1372322, кл. G06F7/00, 1988р., Бюл. №5],
яка містить тригер, чотири елементи НІ, одинад-
цять елементів I та п'ять елементів АБО, причому
перший вхід комірки з'єднаний з входом першого
елемента НІ та першими входами першого, друго-
го та третього елементів I, другі входи яких з'єдна-
ні з другим входом комірки та першими входами
четвертого та п'ятого елементів I, другі входи яких
з'єднані з виходом першого елемента НІ, вихід

першого елемента I з'єднаний з першим входом
першого елемента АБО, другий вхід якого з'єдна-
ний з третім входом другого елемента I, першим
входом шостого елемента I, третім входом комірки
та входом другого елемента НІ, вихід якого з'єдна-
ний з третім входом третього елемента I, четвер-
тий вхід якого з'єднаний з третім входом п'ятого
елемента I, першими входами сьомого та восьмо-
го елементів I, четвертим входом та першим вихо-
дом комірки, п'ятий вхід якого з'єднаний з першим
входом другого елемента АБО, другий та третій
входи якого з'єднані з виходами третього елемента
I та сьомого елемента I, другий вхід якого з'єд-
наний з третім входом першого елемента АБО,

(13) U

(11) 36458

(19) UA

виходом четвертого елемента I та першим входом третього елемента АБО, другий та третій входи якого з'єднані з виходами другого та п'ятого елементів I, виходи першого, другого та третього елементів АБО з'єднані з другим, третім та четвертим виходами комірки, шостий вихід якої з'єднаний з другими входами шостого та восьмого елементів I та п'ятим виходом комірки, третій вихід четвертого елемента I з'єднаний з виходом тригера, причому перший вхід комірки з'єднаний з першими входами дев'ятого, десятого та одинадцятого елементів I, другі входи яких з'єднані з виходом тригера, виходом третього елемента HI та другим входом комірки відповідно, а треті входи дев'ятого, десятого та одинадцятого елементів I з'єднані з шостим входом комірки та входом четвертого елемента HI, вихід якого з'єднаний з четвертим входом другого елемента I, вихід першого елемента HI з'єднаний з третіми входами шостого та восьмого елементів I, виходи яких з'єднані з першими входами четвертого та п'ятого елементів АБО, другі входи яких з'єднані з виходами одинадцятого та десятого елементів I, а виходи четвертого та п'ятого елементів АБО з'єднані з одним і нульовим входами тригера, вхід третього елемента HI з'єднаний з другим входом комірки, четвертий вхід третього елемента I з'єднаний з виходом дев'ятого елемента I.

Відома комірка виконує: а) інформаційний пошук, який містить пошук максимального елемента, пошук мінімального елемента, розбиття масиву на три підмножини; б) створення структур, що містять розширення, стиснення, зваження; в) пересування даних, що містить запис інформації у стовпець, зсув даних. Але цей набір операцій є недостатнім для реалізації класифікації масивів даних на таких однорідних структурах.

Найбільш близькою за технічною суттю є комірка однорідної структури [патент України №13107, кл. G06F7/00, 2006р. Бюл. №3], яка містить мультиплексор, в подальшому поіменований як перший мультиплексор, демультимплексор, арифметично-логічний елемент, мініматор, перший і другий регістри та блок налаштування, який містить RS-тригер, елементи I, АБО-NI, АБО і елемент затримки, причому інформаційні входи першої групи комірки з'єднані з інформаційними входами першого мультиплексора, керуючий вхід демультимплексора з'єднаний з однойменним входом першого мультиплексора, виходи демультимплексора з'єднані з інформаційними виходами першої групи комірки, інформаційні входи другої групи якої з'єднані з другим входом арифметично-логічного елемента, причому виходи першого регістра з'єднані з інформаційними входами демультимплексора, другі інформаційні виходи якого з'єднані з першими входами арифметично-логічного елемента і мініматора, інформаційні входи третьої групи комірки з'єднані з другими входами мініматора, виходи якого з'єднані з входами другого регістра, виходи якого є інформаційними виходами третьої групи комірки, інформаційні входи другої групи комірки з'єднані також з інформаційними виходами другої групи комірки, виходи арифметично-логічного елемента з'єднані з інформаційними входами блока налаштування та другими інформаційними вхо-

дами першого мультиплексора, інформаційні входи якого з'єднані з входами першого регістра, входи елемента АБО-NI є інформаційними входами блока налаштування, а вихід елемента АБО-NI з'єднаний з першими входами елементів АБО та I, другий вхід елемента АБО з'єднаний з входом початкового встановлення пристрою, а вихід з'єднаний з R- входом RS-тригера, S- вхід якого з'єднаний з входом дозволу пристрою, а інверсний вихід з'єднаний з другим входом елемента I та керуючим входом демультимплексора і першого мультиплексора, вихід елемента I з'єднаний з входом елемента затримки, вихід якого є виходом скиду комірки, вхід скиду якої з'єднаний з входом скиду першого регістра і входом ознаки нуля мініматора.

Недоліком даної комірки однорідної структури є обмежені функціональні можливості через послідовний запис по стовпцях елементів початкової матриці.

В основу корисної моделі поставлена задача створення комірки однорідної структури, в якій в результаті введення нових вузлів та зв'язків досягається можливість виконання в однорідній структурі операцій паралельного запису елементів матриці, визначення мінімального елемента у стовпцях матриці, формування невпорядкованої та впорядкованої матриць, що дозволяє реалізувати класифікацію масивів даних, тобто розширити функціональні можливості як комірки, так і однорідної структури на цих комірках.

Поставлена задача вирішується тим, що в комірку однорідної структури, яка містить перший мультиплексор, арифметично-логічний елемент, мініматор, перший і другий регістри, блок налаштування, який містить елемент АБО-NI і елемент затримки, причому інформаційні входи першої групи комірки з'єднані з першими інформаційними входами першого мультиплексора, інформаційні входи третьої групи комірки з'єднані з другими входами мініматора, виходи другого регістра є інформаційними виходами третьої групи комірки, інформаційні входи другої групи комірки з'єднані з інформаційними виходами другої групи комірки, виходи арифметично-логічного елемента з'єднані з інформаційними входами блока налаштування та другими інформаційними входами першого мультиплексора, інформаційні входи якого з'єднані з входами першого регістра, входи елемента АБО-NI є інформаційними входами блока налаштування, вихід елемента затримки блока налаштування є виходом скиду комірки, вхід скиду якої з'єднаний з входом скиду першого регістра, введено другий мультиплексор і $(q+1)$ - вхідний елемент I, де q - розрядність даних, а блок налаштування містить D-тригер, перші входи арифметично-логічного елемента з'єднані з виходами першого регістра, які також з'єднані з першими входами мініматора та інформаційними виходами першої групи комірки, причому вхід заборони комірки з'єднаний з інверсним входом $(q+1)$ - вхідного елемента I та керуючим входом другого мультиплексора, виходи $(q+1)$ - вхідного елемента I з'єднані з другими входами арифметично-логічного елемента, виходи мініматора з'єднані з другими інформаційними входами другого мультиплексора, перші інформа-

ційні входи якого з'єднані з інформаційними входами третьої групи комірки, а виходи якого з'єднані з входами другого регістра, інформаційні входи другої групи комірки з'єднані з q входами $(q+1)$ -вхідного елемента l , інформаційні входи четвертої групи комірки з'єднані з третіми інформаційними входами першого мультиплексоора, а вхід дозволу комірки з'єднаний з входом скиду D -тригера блока налаштування комірки, вихід елемента АБО-НІ якого з'єднаний з D -входом D -тригера, прямий вихід якого з'єднаний з другим керуючим входом першого мультиплексоора і через елемент затримки з'єднаний з виходом блока налаштування.

На Фіг.1 подано схему однорідної структури, на Фіг.2 показано структурну схему комірки одно-рідної структури.

Однорідна структура (Фіг.1) містить m рядків по n комірок у кожному рядку, тобто має вигляд матриці комірок $l_{i,j}$ розмірністю $m \times n$, у кожному j -му стовпці ($j = \overline{1, n}$) всі комірки $l_{i,j}$ мають два інформаційні виходи 2 і 3 груп, крім останньої комірки $l_{m,j}$, яка має інформаційні виходи 2 групи, і два інформаційні входи 4 і 5 груп, крім першої комірки $l_{1,j}$, яка має інформаційні входи 5 групи. У кожному стовпці однорідної структури інформаційні виходи 2 і 3 груп попередньої комірки $l_{i,j}$, ($i = \overline{1, m-1}$) з'єднані відповідно з інформаційними входами 4 і 5 груп наступної комірки $l_{i+1,j}$, а інформаційні виходи 2 групи останньої комірки $l_{m,j}$ з'єднані з інформаційними входами 5 групи першої комірки $l_{1,j}$. У кожному рядку однорідної структури вихід 6 скиду попередньої комірки $l_{i,j}$, ($j = \overline{1, n-1}$), крім останньої комірки $l_{i,n}$, з'єднаний з входом скиду 7 наступної комірки $l_{i,j+1}$. Інформаційні входи 8 групи кожної комірки $l_{i,j}$ з'єднані з групою інформаційних входів пристрою.

Вхід 9_i всіх комірок $l_{i,j}$ i -го рядка ($i = \overline{1, m}$) є входом заборони i -го рядка однорідної структури. У кожному рядку однорідної структури інформаційні виходи 10 групи наступної комірки $l_{i,j}$, починаючи з останньої $l_{i,n}$, з'єднані з інформаційними входами 11 групи попередньої комірки $l_{i,j-1}$, крім першої комірки $l_{i,1}$ кожного рядку, яка не має інформаційних виходів 10 групи, а також крім останньої комірки $l_{i,n}$ кожного рядку, яка не має інформаційних входів 11 групи. На схемі однорідної структури (Фіг.1) не показано вхід 12 дозволу пристрою і вхід 13 керування пристрою, які є загальними і підключені до кожної комірки $l_{i,j}$.

Комірка $l_{i,j}$ однорідної структури (Фіг.2) містить мультиплексоор 14, арифметично-логічний елемент (АЛЕ) 15, мініматор 16, регістри 17, 18,

$(q+1)$ -вхідний елемент l 19, де q - розрядність даних, мультиплексоор 20, блок 21 налаштування, до якого входять D -тригер 22, q -вхідний елемент АБО-НІ 23 та елемент 24 затримки. Інформаційні входи 8 групи комірки $l_{i,j}$ з'єднані з першими інформаційними входами мультиплексоора 14, вхід скиду D -тригера 22 блока 21 налаштування з'єднаний з входом 12 дозволу пристрою, виходи регістра 17 з'єднані з входами 25 АЛЕ 15 і входами 26 мініматора 16, а також є інформаційними виходами 10 групи комірки $l_{i,j}$. Інформаційні входи 4 групи комірки $l_{i,j}$ з'єднані з інформаційними входами 27 мультиплексоора 20 і з входами 28 мініматора 16, виходи якого з'єднані з інформаційними входами 29 мультиплексоора 20, виходи якого з'єднані з входами регістра 18, виходи якого є інформаційними виходами 2 групи комірки $l_{i,j}$. Інформаційні входи 5 групи комірки $l_{i,j}$ з'єднані з q інформаційними входами 30 $(q+1)$ -вхідного елемента l 19 та інформаційними виходами 3 групи комірки $l_{i,j}$, виходи $(q+1)$ -вхідного елемента l 19 з'єднані з входами 31 АЛЕ 15, виходи якого з'єднані з входами q -вхідного елемента АБО-НІ 23 блока 21 налаштування та інформаційними входами 32 мультиплексоора 14, з третіми інформаційними входами якого з'єднані інформаційні входи 11 групи комірки $l_{i,j}$. Вхід 13 керування пристрою з'єднаний з керуючим входом 33 мультиплексоора 14, виходи якого з'єднані з входами 34 регістра 17. У блоці 21 налаштування вихід q -вхідного елемента АБО-НІ 23 з'єднаний з D -входом D -тригера 22, а його прямий вихід з'єднаний з керуючим входом 35 мультиплексоора 14 і входом елемента 24 затримки, вихід якого є виходом блока 21 налаштування, який з'єднаний з виходом 6 скиду комірки $l_{i,j}$, вхід 7 скиду якої з'єднаний з входом скиду регістра 17. Вхід заборони 9_i комірки $l_{i,j}$ з'єднаний з $(q+1)$ -м інверсним входом елемента l 19 та керуючим входом мультиплексоора 20.

Класифікація масивів даних в однорідній структурі (Фіг.1) виконується таким чином. Перед початком роботи за одиничним сигналом на вході 12 дозволу пристрою і при наявності нульового сигналу на входах 9_i заборони пристрою ($i = \overline{1, m}$) всі комірки $l_{i,j}$ однорідної структури встановлюються у початковий стан. Потім на інформаційні входи 8 групи комірок $l_{i,j}$ подаються числа, які є елементами $a^0_{i,j}$ початкової матриці A^0 . Запис виконується паралельно за одиничним сигналом на вході 13 керування пристрою, в результаті чого в комірці $l_{i,j}$ однорідної структури записано двовимірну матрицю A^0 розмірністю $m \times n$ вигляду

$$A^0 = \begin{bmatrix} a_{1,1}^0 & \dots & a_{1,j}^0 & \dots & a_{1,n}^0 \\ \vdots & & \vdots & & \vdots \\ a_{i,1}^0 & \dots & a_{i,j}^0 & \dots & a_{i,n}^0 \\ \vdots & & \vdots & & \vdots \\ a_{m,1}^0 & \dots & a_{m,j}^0 & \dots & a_{m,n}^0 \end{bmatrix} = (A_1^0, \dots, A_i^0, \dots, A_n^0)^T, \quad (1)$$

де рядки представляють собою відповідні масиви чисел $A_i^0 = (a_{i,1}^0, \dots, a_{i,j}^0, \dots, a_{i,n}^0)$, ($i = \overline{1, m}$). Отже, у комірці $l_{i,j}$ однорідної структури записано число $a_{i,j}^0$.

Спочатку у кожному стовпці матриці A^{t-1} ($t = \overline{1, N}$, де N - кількість етапів оброблення) виконують визначення мінімального елемента, в подальшому поіменованого як мінелемент, вигляду

$$\min_j^{t-1} = \min_i a_{i,j}^{t-1}, j = \overline{1, n}. \quad (2)$$

послідовно, починаючи з першого елемента $a_{i,j}$ кожного стовпця, але паралельно у всіх стовпцях ($j = \overline{1, n}$). При цьому задіяно інформаційні ви-

ходи 2 групи та інформаційні входи 4 групи відповідних комірок $l_{i,j}$ однорідної структури. Остаточний результат формується на інформаційних виходах 2 групи останніх комірок $l_{m,j}$ кожного j -го стовпця ($j = \overline{1, n}$) як вектор-рядок з n мінелементів вигляду:

$$\text{Min}^{t-1} = (\min_1^{t-1}, \dots, \min_j^{t-1}, \dots, \min_n^{t-1}). \quad (3)$$

Потім виконують паралельне віднімання кожного мінелемента \min_j^{t-1} ($j = \overline{1, n}$) вигляду (2) від кожного i -го елемента відповідного j -го стовпця матриці A^{t-1} і формують t -й різницевий зріз у вигляді невпорядкованої матриці \overline{A}^t вигляду:

$$\overline{A}^t = \begin{pmatrix} a_{1,1}^{t-1} - \min_1^{t-1} & \dots & a_{1,j}^{t-1} - \min_j^{t-1} & \dots & a_{1,n}^{t-1} - \min_n^{t-1} \\ \vdots & & \vdots & & \vdots \\ a_{i,1}^{t-1} - \min_1^{t-1} & \dots & a_{i,j}^{t-1} - \min_j^{t-1} & \dots & a_{i,n}^{t-1} - \min_n^{t-1} \\ \vdots & & \vdots & & \vdots \\ a_{m,1}^{t-1} - \min_1^{t-1} & \dots & a_{m,j}^{t-1} - \min_j^{t-1} & \dots & a_{m,n}^{t-1} - \min_n^{t-1} \end{pmatrix} \quad (4)$$

$$\text{або } \overline{A}^t = \begin{pmatrix} -t & -t & \dots & -t \\ a_{1,1} & \dots & a_{1,j} & \dots & a_{1,n} \\ \vdots & & \vdots & & \vdots \\ -t & -t & \dots & -t \\ a_{i,1} & \dots & a_{i,j} & \dots & a_{i,n} \\ \vdots & & \vdots & & \vdots \\ -t & -t & \dots & -t \\ a_{m,1} & \dots & a_{m,j} & \dots & a_{m,n} \end{pmatrix}, \quad (5)$$

$$\text{де } \overline{a}_{i,j}^t = a_{i,j}^{t-1} - \min_j^{t-1}, t = \overline{1, N}. \quad (6)$$

При цьому задіяно інформаційні входи 5 групи та інформаційні виходи 3 групи відповідних комірок $l_{i,j}$ однорідної структури.

Після виконання таких дій у кожному стовпці отриманої матриці \overline{A}^t (5) є хоча б один нульовий елемент. Відповідно, в кожному рядку може бути один, декілька, всі або не бути взагалі нульових елементів. Тому перевіряють умову наявності $m-1$ нульових рядків, тобто:

$$\overline{A}_1^t = \dots = \overline{A}_{l-1}^t = \overline{A}_{l+1}^t = \dots = \overline{A}_m^t = 0, \overline{A}_l^t \neq 0, t = \overline{1, N} \quad (7)$$

Якщо умова (7) виконується і формуються одиничні сигнали на виходах 6 скиду комірок $l_{i,j}$

всіх рядків, крім l -го рядка однорідної структури, то оброблення закінчують, у протилежному випадку виконують такі дії. Для всіх рядків матриці \overline{A}^t (5) паралельно виконують транспозицію елементів з просуванням праворуч усіх нульових елементів і формують впорядковану матрицю A^t яка має вигляд:

$$A^t = \begin{pmatrix} a_{1,1}^t & \dots & a_{1,j}^t & \dots & a_{1,n}^t \\ \vdots & & \vdots & & \vdots \\ a_{i,1}^t & \dots & a_{i,j}^t & \dots & a_{i,n}^t \\ \vdots & & \vdots & & \vdots \\ a_{m,1}^t & \dots & a_{m,j}^t & \dots & a_{m,n}^t \end{pmatrix} \quad (8)$$

При цьому задіяно вихід 6 скиду і вхід 7 скиду, а також інформаційні входи 11 групи та інформаційні виходи 10 групи двох суміжних комірок $l_{i,j}$ та $l_{i,j+1}$ ($j = \overline{1, n-1}$) у всіх рядках однорідної структури.

Для отриманої матриці A^t (8) повторюють етапи оброблення, які складаються з вищезазначеної послідовності дій, починаючи з визначення

мінелемента (2) у кожному стовпці матриці A^t . На деякому t -му етапі оброблення у двовимірній матриці \overline{A}^t (5) з'являється деякий k -й рядок з усіма нульовими елементами, про що свідчить наявність одиничних сигналів на виходах 6 скиду всіх комірок $1_{k,j}$ k -го рядка однорідної структури. Цей рядок вказує на k -й масив чисел A_k^0 ($k = \overline{1, m}$), який є мінімальним за сумою своїх елементів серед початкових масивів A_1^0, \dots, A_m^0 .

Цей k -й нульовий рядок в подальшому обробленні участі не приймає і значення його елементів в подальшому не беруть до уваги при визначенні мінелементів кожного стовпця матриці A^t . Для цього призначений вхід 9_k заборони пристрою, на який у цьому випадку подають одиничний сигнал.

Кожний наступний нульовий рядок, який з'являється у двовимірній матриці \overline{A}^t (5), вказує на масив чисел, який є мінімальним за сумою своїх елементів серед тих масивів (відповідних рядків), які ще приймають участь в обробленні.

Оброблення двовимірної матриці A^t (5) триває до тих пір, поки не виконається умова (7) наявності $m-1$ нульових рядків. Тобто, поки не залишиться один єдиний рядок, який буде містити хоча б один ненульовий елемент, а решта рядків будуть виключені з оброблення як нульові.

Цей рядок вказує на деякий l -й масив, чисел A_l^0 ($l \in \overline{1, m}$), який є максимальним за сумою своїх елементів серед початкових масивів чисел A_1^0, \dots, A_m^0 . Величина N дорівнює кількості циклів оброблення, виконаних в процесі пошуку максимального за сумою його елементів масиву чисел серед масивів A_1^0, \dots, A_m^0 .

Комірка $1_{i,j}$ однорідної структури (Фіг.2) працює таким чином. Вона виконує такі операції: а) паралельний запис даних в комірку $1_{i,j}$ по її інформаційних входах 8 групи; б) визначення мінімального значення серед двох операндів: першого, що подається у комірку $1_{i,j}$ по інформаційних входах 4 групи, і другого, що знаходиться у комірці $1_{i,j}$, і передачу результату по інформаційних виходах 2 групи комірки $1_{i,j}$; в) формування різниці значень двох операндів: першого, що знаходиться у комірці $1_{i,j}$, і другого, що надходить по інформаційних входах 5 групи комірки $1_{i,j}$, з тимчасовим збереженням отриманої різниці у комірці $1_{i,j}^1$; г) транзит даних через комірку $1_{i,j}^1$ з інформаційних входів 5 групи на інформаційні виходи 3 групи комірки $1_{i,j}$; д) транспозицію даних між комірками $1_{i,j}$ та $1_{i,j+1}$ ($j = \overline{1, n-1}$) з просуванням праворуч на одну позицію нульових значень даних з використанням виходу 6 скиду попередньої та входу 7 скиду на-

ступної комірок; е) виключення з оброблення комірки $1_{i,j}$ з використанням входу 9_i заборони пристрою.

Для встановлення комірки $1_{i,j}$ у початковий стан подається одиничний сигнал з входу 12 дозволу пристрою на вхід скиду D - тригера 22 блока 21 налаштування. В результаті на його прямому виході встановлюється нульовий сигнал.

На керуючий вхід 33 мультіплектора 14 подається одиничний сигнал з входу 13 керування пристрою, що дозволяє проходження даних з інформаційних входів 8 групи комірки $1_{i,j}$ через мультіплексор 14 на інформаційні входи 34 регістра 17. Так виконується запис даних у комірку $1_{i,j}$ по її інформаційних входах 8 групи.

Для визначення мінімального значення серед двох операндів один з операндів подається з інформаційних виходів регістра 17 на інформаційні входи 26 мініматора 16, на інформаційні входи 28 якого подається інший операнд з інформаційних входів 4 групи комірки $1_{i,j}$. Результат, тобто мінімальне значення одного з двох операндів, з інформаційних виходів мініматора 16 подається на входи 29 мультіплектора 20, на керуючий вхід якого подається сигнал з входу 9_i заборони пристрою. Якщо цей сигнал нульовий, то дані з інформаційних входів 29 мультіплектора 20 записуються в регістр 18, з інформаційних виходів якого подаються на інформаційні виходи 2 групи комірки $1_{i,j}$.

Для формування різниці двох операндів задіяно АЛЕ 15, на інформаційні входи 25 якого подається перший операнд, який знаходиться в регістрі 17 комірки $1_{i,j}$, а на його інформаційні входи 31 подається другий операнд з виходу $(q+1)$ - вхідного елемента 19. Другий операнд подається на q входи 30 $(q+1)$ - вхідного елемента 19 з інформаційних входів 5 групи комірки $1_{i,j}$ за умови, що на $(q+1)$ -й інверсний вхід елемента 19 подається нульовий сигнал з входу 9_i заборони пристрою. Результат, тобто різниця двох операндів з інформаційних виходів АЛЕ 15 подається на інформаційні входи 32 мультіплектора 14 і записується по інформаційних входах 34 у регістр 17 за умови, якщо на обох керуючих входах 33 і 35 мультіплектора 14 присутні нульові сигнали.

Транспозиція між сусідніми комірками $1_{i,j}$ та $1_{i,j+1}$ ($j = \overline{1, n-1}$) відбувається тоді, коли у комірці $1_{i,j}$ дані дорівнюють нулю, а у комірці $1_{i,j+1}$ - не дорівнюють нулю. У цьому випадку у блоці 21 налаштування на виході q -вхідного елемента АБО-НІ 23 комірки $1_{i,j}$ формується одиничний сигнал, який подається на D - вхід D -тригера 22 і встановлює його в одиничний стан. В результаті одиничний сигнал з прямого виходу D -тригера 22 блока 21 налаштування, будучи поданий на керуючий вхід 35 мультіплектора 14, дозволяє проходження

через нього даних з комірки $1_{i,j+1}$, що подаються на інформаційні входи 11 групи комірки $1_{i,j}$, на входи 34 регістра 17 комірки $1_{i,j}$. Після цього одиничний сигнал з прямого виходу D-тригера 22 проходить через елемент 24 затримки блока 21 налаштування, з'являється на вході 6 скиду комірки $1_{i,j}$ і, будучи поданий з певною затримкою на вхід 7 скиду комірки $1_{i,j+1}$, викликає обнуління її регістра 17, оскільки подається на його вхід скиду. Для передачі даних з комірки $1_{i,j+1}$ використовуються інформаційні виходи 10 групи, які з'єднані з виходами регістра 17 цієї комірки. Таким чином виконується просування праворуч на одну позицію нульових значень даних, тобто обмін даними між сусідніми комірками $1_{i,j}$ та $1_{i,j+1}$ у і-му рядку однорідної структури.

Виключення з оброблення комірки $1_{i,j}$ у і-му рядку однорідної структури виконується за наявності одиничного сигналу на її вході 9_i заборони пристрою, що приводить до заборони подання даних з інформаційних входів 5 групи комірки $1_{i,j}$ через $(q+1)$ - вхідний елемент 19 на входи 31 АПЕ 15, а також дозволяє проходження даних безпосередньо з інформаційних входів 4 групи комірки $1_{i,j}$ через входи 27 мультіплектора 20 на входи регістра 18, а далі на інформаційні виходи 2 групи комірки $1_{i,j}$.

Розглянемо приклад реалізації класифікації n -вимірному образу у вигляді векторних масивів чисел на однорідній структурі (Фіг.1). Нехай маємо чотири $(i = \overline{1,4})$ масиви чисел A_i^0 за кількістю класів класифікації образів, кожний з яких містить по чотири $(j = \overline{1,4})$ числа $a_{i,j}^0$ за кількістю елементів у вхідному векторному масиві даних, тобто

$$A_1^0 = (25 \ 16 \ 12 \ 8),$$

$$A_2^0 = (14 \ 9 \ 6 \ 20),$$

$$A_3^0 = (10 \ 22 \ 31 \ 5),$$

$$A_4^0 = (13 \ 7 \ 21 \ 29),$$

які складають початкову двовимірну матрицю вигляду

$$A^0 = \begin{pmatrix} 25 & 16 & 12 & 8 \\ 14 & 9 & 6 & 20 \\ 10 & 22 & 31 & 5 \\ 13 & 7 & 21 & 29 \end{pmatrix}. \quad (9)$$

Результати оброблення матриці A^0 (9) по циклах представлено у вигляді таблиці 1.

Отже, максимальним за сумою своїх елементів є масив A_4^0 , тобто вхідний образ належить до четвертого класу образів за даною класифікацією, а кількість циклів оброблення, виконаних в процесі пошуку цього максимуму, дорівнює 8.

Таблиця 1

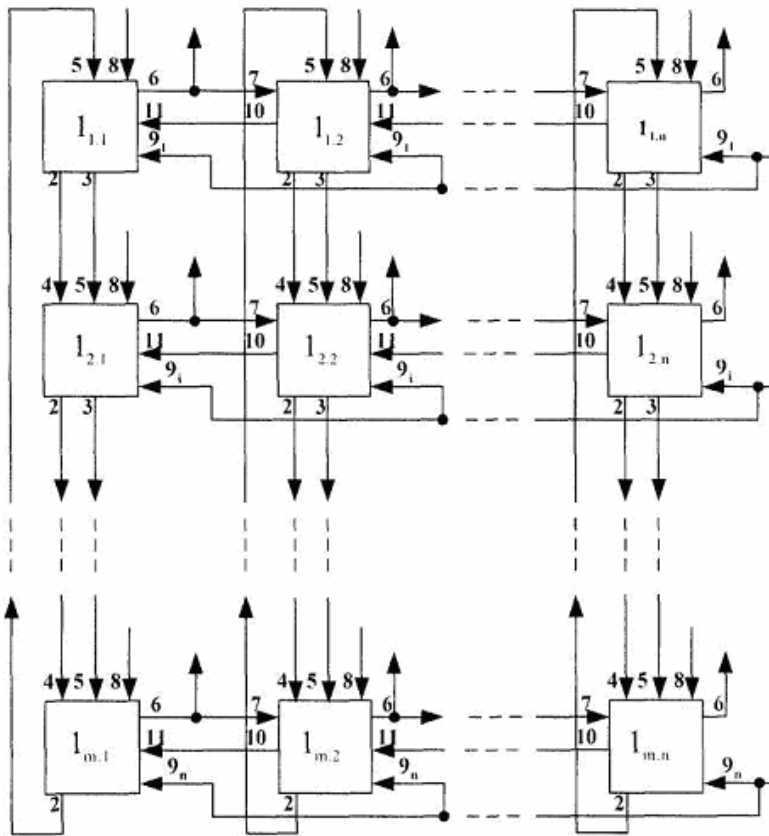
Цикл/Операції	Дія	Результат (числова матриця або вектор) і коментар
1	2	3
1/1	Формування рядка мініелементів (пошук мінімального елемента стовпця).	$\text{Min}^0 = (10 \ 7 \ 6 \ 5)$
1/2	Формування різницевого зрізу у вигляді невпорядкованої матриці (віднімання мініелементів у кожному стовпці матриці).	$\bar{A}^1 = \begin{pmatrix} 25-10 & 16-7 & 12-6 & 8-5 \\ 14-10 & 9-7 & 6-6 & 20-5 \\ 10-10 & 22-7 & 31-6 & 5-5 \\ 13-10 & 7-7 & 21-6 & 29-5 \end{pmatrix} = \begin{pmatrix} 15 & 9 & 6 & 3 \\ 4 & 2 & 0 & 15 \\ 0 & 15 & 25 & 0 \\ 3 & 0 & 15 & 24 \end{pmatrix}$
1/3	Формування впорядкованої матриці (транспозиція елементів у рядках з просуванням нульових елементів праворуч).	$A^1 = \begin{pmatrix} 15 & 9 & 6 & 3 \\ 4 & 2 & 15 & 0 \\ 15 & 25 & 0 & 0 \\ 3 & 15 & 24 & 0 \end{pmatrix}$
2/1	Формування рядка мініелементів.	$\text{Min}^1 = (3 \ 2 \ 0 \ 0)$
2/2	Формування невпорядкованої матриці.	$\bar{A}^2 = \begin{pmatrix} 15-3 & 9-2 & 6 & 3 \\ 4-3 & 2-2 & 15 & 0 \\ 15-3 & 25-2 & 0 & 0 \\ 3-3 & 15-2 & 24 & 0 \end{pmatrix} = \begin{pmatrix} 12 & 7 & 6 & 3 \\ 1 & 0 & 15 & 0 \\ 12 & 23 & 0 & 0 \\ 0 & 13 & 24 & 0 \end{pmatrix}$

2/3	Формування впорядкованої матриці.	$A^2 = \begin{pmatrix} 12 & 7 & 6 & 3 \\ 1 & 15 & 0 & 0 \\ 12 & 23 & 0 & 0 \\ 13 & 24 & 0 & 0 \end{pmatrix}$
3/1	Формування рядка мінілементів.	$\text{Min}^2 = (1 \ 7 \ 0 \ 0)$
3/2	Формування неупорядкованої матриці.	$\bar{A}^3 = \begin{pmatrix} 12-1 & 7-7 & 6 & 3 \\ 1-1 & 15-7 & 0 & 0 \\ 12-1 & 23-7 & 0 & 0 \\ 13-1 & 24-7 & 0 & 0 \end{pmatrix} = \begin{pmatrix} 11 & 0 & 6 & 3 \\ 0 & 8 & 0 & 0 \\ 11 & 16 & 0 & 0 \\ 12 & 17 & 0 & 0 \end{pmatrix}$
3/3	Формування впорядкованої матриці.	$A^3 = \begin{pmatrix} 11 & 6 & 3 & 0 \\ 8 & 0 & 0 & 0 \\ 11 & 16 & 0 & 0 \\ 12 & 17 & 0 & 0 \end{pmatrix}$
4/1	Формування рядка мінілементів.	$\text{Min}^3 = (8 \ 0 \ 0 \ 0)$
4/2	Формування неупорядкованої матриці.	$\bar{A} = \begin{pmatrix} 11-8 & 6 & 3 & 0 \\ 8-8 & 0 & 0 & 0 \\ 11-8 & 16 & 0 & 0 \\ 12-8 & 17 & 0 & 0 \end{pmatrix} = \begin{pmatrix} 3 & 6 & 3 & 0 \\ 0 & 0 & 0 & 0 \\ 3 & 16 & 0 & 0 \\ 4 & 17 & 0 & 0 \end{pmatrix} - \text{мінімальний масив } A_2^0$ Отримано перший нульовий рядок двовимірної матриці, який вказує на те, що масив чисел A_2^0 є мінімальним серед масивів $A_1^0, A_2^0, A_3^0, A_4^0$. Цей рядок виключають з подальшого оброблення.
4/3	Формування впорядкованої матриці.	$A^4 = \begin{pmatrix} 3 & 6 & 3 & 0 \\ - & - & - & - \\ 3 & 16 & 0 & 0 \\ 4 & 17 & 0 & 0 \end{pmatrix}$
5/1	Формування рядка мінілементів.	$\text{Min}^4 = (3 \ 6 \ 0 \ 0)$
5/2	Формування неупорядкованої матриці.	$\bar{A}^5 = \begin{pmatrix} 3-3 & 6-6 & 3 & 0 \\ - & - & - & - \\ 3-3 & 16-6 & 0 & 0 \\ 4-3 & 17-6 & 0 & 0 \end{pmatrix} = \begin{pmatrix} 0 & 0 & 3 & 0 \\ - & - & - & - \\ 0 & 10 & 0 & 0 \\ 1 & 11 & 0 & 0 \end{pmatrix}$
5/3	Формування впорядкованої матриці.	$A^5 = \begin{pmatrix} 3 & 0 & 0 & 0 \\ - & - & - & - \\ 10 & 0 & 0 & 0 \\ 1 & 11 & 0 & 0 \end{pmatrix}$
6/1	Формування рядка мінілементів.	$\text{Min}^5 = (1 \ 0 \ 0 \ 0)$
6/2	Формування неупорядкованої матриці.	$\bar{A}^6 = \begin{pmatrix} 3-1 & 0 & 0 & 0 \\ - & - & - & - \\ 10-1 & 0 & 0 & 0 \\ 1-1 & 11 & 0 & 0 \end{pmatrix} = \begin{pmatrix} 2 & 0 & 0 & 0 \\ - & - & - & - \\ 9 & 0 & 0 & 0 \\ 0 & 11 & 0 & 0 \end{pmatrix}$
6/3	Формування впорядкованої матриці.	$A^6 = \begin{pmatrix} 2 & 0 & 0 & 0 \\ - & - & - & - \\ 9 & 0 & 0 & 0 \\ 11 & 0 & 0 & 0 \end{pmatrix}$
7/1	Формування рядка мінілементів.	$\text{Min}^6 = (2 \ 0 \ 0 \ 0)$

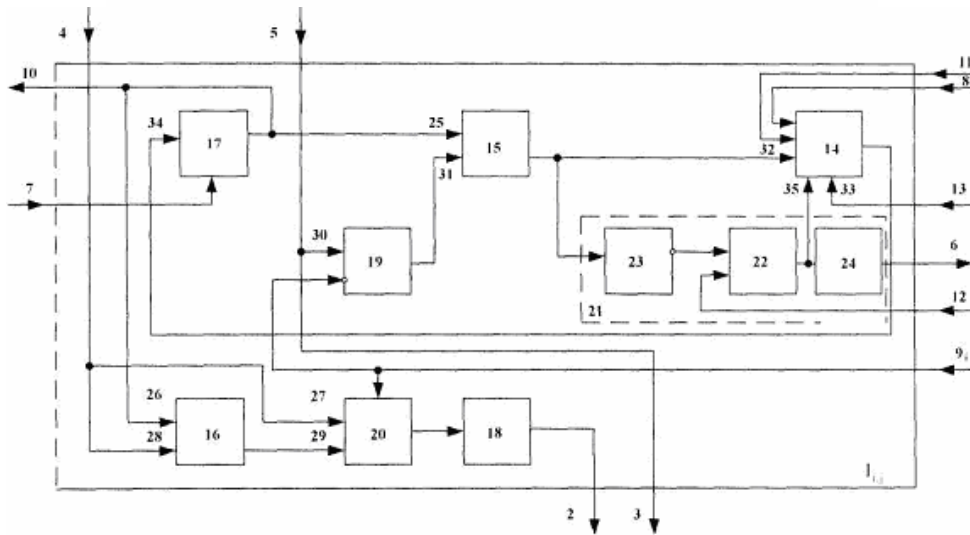
7/2	Формування неупорядкованої матриці.	$\bar{A}^7 = \begin{pmatrix} 2-2 & 0 & 0 & 0 \\ - & - & - & - \\ 9-2 & 0 & 0 & 0 \\ 11-2 & 0 & 0 & 0 \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 \\ - & - & - & - \\ 7 & 0 & 0 & 0 \\ 9 & 0 & 0 & 0 \end{pmatrix}$ - наступний мінімум A_1^0 Отримано наступний нульовий рядок двовимірної матриці, який вказує на те, що масив чисел A_1^0 є мінімальним серед масивів A_1^0, A_3^0, A_4^0 . Цей рядок виключають з подальшого оброблення.
7/3	Формування впорядкованої матриці.	$A^7 = \begin{pmatrix} - & - & - & - \\ - & - & - & - \\ 7 & 0 & 0 & 0 \\ 9 & 0 & 0 & 0 \end{pmatrix}$
8/1	Формування рядка мінілементів.	$\text{Min}^7 = (7 \ 0 \ 0 \ 0)$
8/2	Формування неупорядкованої матриці.	$\bar{A} = \begin{pmatrix} - & - & - & - \\ - & - & - & - \\ 7-7 & 0 & 0 & 0 \\ 9-7 & 0 & 0 & 0 \end{pmatrix} = \begin{pmatrix} - & - & - & - \\ - & - & - & - \\ 0 & 0 & 0 & 0 \\ 2 & 0 & 0 & 0 \end{pmatrix}$ - наступний мінімум A_3^0 . Отримано наступний нульовий рядок двовимірної матриці, який вказує на те, що масив чисел A_3^0 є мінімальним серед масивів A_3^0, A_4^0 . Цей рядок виключають з подальшого оброблення. В подальшому вже немає необхідності виконувати зсув нульових елементів праворуч, оскільки залишився лише один рядок з ненульовим елементом. Цей рядок вказує на те, що масив чисел A_4^0 є максимальним серед масивів $A_1^0, A_2^0, A_3^0, A_4^0$.

Для виконання наведеної класифікації n -вимірних образів за m класами комірки однорідної структури забезпечують реалізацію таких операцій, як паралельний запис даних у кожен комірку, транзит даних через комірки по стовпцях однорідної структури, визначення мінімального елемента

та віднімання його у комірках у кожному стовпці однорідної структури, транспозиція даних з просуванням праворуч нульових значень даних між сусідніми комірками у кожному рядку однорідної структури.



Фиг. 1



Фиг. 2