

# ІНФОРМАЦІЙНІ ТЕХНОЛОГІЇ ТА КОМП'ЮТЕРНА ТЕХНІКА

УДК 681.325.5

## МЕТОДИ КОНВЕЙЕРНОЇ ПОРОЗРЯДНОЇ ОБРОБКИ ПОСЛІДОВНИХ КОДІВ ЗОЛОТОЇ ПРОПОРЦІЇ

Черняк О. І., докт. техн. наук, доц. Азаров О. Д.

Поєднання розпаралелювання та конвейеризації для підвищення продуктивності обробки потоків даних призвело до створення порозрядних конвейерів [1, 2], які за рахунок малої кількості зв'язків між розподіленими модулями дозволяють значно збільшити можливість розпаралелювання. При цьому операції виконуються порозрядно, починаючи зі старших розрядів над послідовними кодами в надлишкових позиційних системах числення. Недолік традиційних систем числення полягає в тому, що вони не є двозначними і тому погребують більш ніж одного зв'язку для передачі однієї цифри. Коди золотої пропорції базуються на двозначній системі числення, надлишковість якої знайшла ефективне використання в побудові пристроїв зв'язку комп'ютерів з об'єктами [3].

Метою статті є виклад результатів дослідження зі створення порозрядної арифметики для конвейерної порозрядної обробки двозначних послідовних кодів золотої пропорції.

Існують методи конвейерної порозрядної обробки послідовних кодів у знакорозрядних двійкових системах числення [4], які внаслідок великої надлишковості та цілого співвідношення між вагами розрядів дозволяють визначати черговий розряд результату за рахунок додавання або віднімання паралельних кодів, що виконується без розповсюдження перенесення.

Оскільки коди золотої пропорції мають меншу надлишковість та співвідношення між вагами розрядів у них не є цілим числом, відомі методи конвейерної порозрядної обробки неефективні для цих кодів тому, що погребують великого інтервалу часу для кожного такту обробки.

Пропонуються методи конвейерної порозрядної обробки послідовних кодів, які по-перше, на кожному кроці порозрядної обробки потребують аналізу не тільки старших по відношенню до тих, що надходять, але й деяку кількість молодших розрядів проміжного результату. Це дозволяє виконувати порозрядне додавання та віднімання будь яких форм кодів в системах числення, в яких співвідношення між вагами розрядів може бути не тільки цілим числом. По-друге, запропоновані методи для жодної арифметичної операції не потребують додавання або віднімання повнорозрядних паралельних кодів. Для визначення проміжного результату та чергового розряду кінцевого результату запропоновані методи використовують елементарні операції згортки і розгортки. Відповідно запропонованим методам операнди  $X$  і  $Y$  конвейерної порозрядної операції та результат  $Z$  можуть бути зображені у вигляді зваженої суми цифр їх розрядів, починаючи зі старшого. Тому на  $i$ -му такті будуть відомі тільки  $(i)$  старших розрядів операндів від  $(n-i)$ -го до  $(n-1)$ -го

$$X(i) = \sum_{j=1}^i x_{n-j} \cdot \alpha^{n-j}, \quad Y(i) = \sum_{j=1}^i y_{n-j} \cdot \alpha^{n-j}$$

та  $(i-d)$  розрядів результату

$$Z(i) = \sum_{j=1}^{i-d} z_{n-j} \cdot \alpha^{n-j},$$

де  $x, y, z \in \{0, 1\}$ , а  $d$  — довжина перенесення в сторону старших розрядів. Тобто, відомими будуть ті розряди результату, в які вже не відбувається перенесення. Ті ж розряди результату, через які може відбутися перенесення на наступних тактах, формують проміжний результат  $S(i)$ , який для кожної операції визначається окремо.

Конвейерне порозрядне додавання виконується таким чином. На  $i$ -му кроці додаються  $(n-i)$ -ті розряди доданків та розряди з  $(n-i-1)$ -го по  $(n-i+3)$ -й проміжної суми  $S(i-1)$ ,

отриманої на попередньому такті  $x_{n-i} + y_{n-i} + S(i-1) = z_{n-i} + S(i)$ .

При цьому формується  $(n-i+3)$ -й розряд результату  $z$  та нова проміжна сума  $S(i)$ , яка має вигляд

$$S(i) = \sum_{j=1-2}^{i+2} s_{n-j} \cdot \alpha^{n-j}.$$

Якщо отримана сума не менша ваги  $(n-i+3)$ -го розряду, то від неї віднімається код, що дорівнює вазі цього розряду, а в  $(n-i+3)$ -й розряд додається одиниця. Віднімання від отриманого результату ваги  $(n-i+3)$ -го розряду виконується за допомогою операції згортки  $C(\dots)$  над проміжною сумою

$$S(i) = C(S(i-1) - s_{n-i+3} (i-1) \cdot \alpha^{n-i+3} + (x_{n-i} + y_{n-i}) \cdot \alpha^{n-i}),$$

яка також виробляє перенесення в  $(n-i+3)$ -й розряд.

$$P_+ = \begin{cases} 0, & \text{якщо } S(i-1) - s_{n-i+3} (i-1) \cdot \alpha^{n-i+3} + (x_{n-i} + y_{n-i}) \cdot \alpha^{n-i} < \alpha^{n-i+3}; \\ 1, & \text{якщо } S(i-1) - s_{n-i+3} (i-1) \cdot \alpha^{n-i+3} + (x_{n-i} + y_{n-i}) \cdot \alpha^{n-i} \geq \alpha^{n-i+3}. \end{cases}$$

Додавання перенесення в  $(n-i+3)$ -й розряд виконується простою логічною операцією «АБО», оскільки всі розряди суми з 0-го по  $i$ -й менші ніж подвійна вага  $(n-i+3)$ -го розряду. Тому перепоповнення цього розряду неможливе

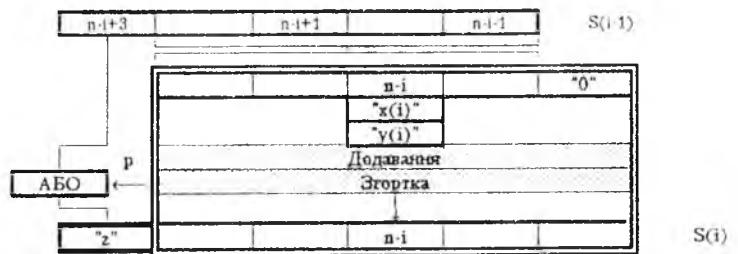
$$z_{n-i+3}(i) = s_{n-i+3}(i-1) \vee P_+.$$

На рис. 1а зображена схема виконання  $i$ -го такту конвейерного порозрядного додавання.

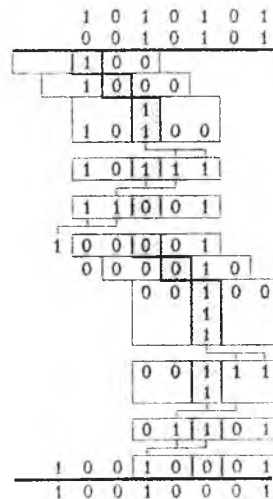
Додавання розрядів доданків до проміжної суми також ґрунтується на операціях згортки та розгортки, які виконують роль перенесення або позики з одних розрядів в інші. Якщо хоча б два з  $(n-i)$ -х розрядів попередньої проміжної суми і доданків дорівнюють одиниці і  $(n-i-1)$ -й розряд проміжної суми дорівнює нулю, то виконується розгортка одного з доданків в  $(n-i-1)$ -й та  $(n-i-2)$ -й розряди проміжної суми. Далі виконуються операції згортки і «АБО» над окремими трійками розрядів проміжної суми і доданків. Достатньо всього однієї операції розгортки, щоб потім за допомогою згорток додати чергові розряди операндів проміжної суми навіть, якщо в  $(n-i)$ -х розрядах знаходиться три одиниці, як це наведено у прикладі виконання конвейерного порозрядного додавання двох послідовних кодів на рис. 1б. Тому проміжна сума починається з  $(n-i-2)$ -го розряду.

Виконання згортки над  $(n-i+1)$ -м та  $(n-i+2)$ -м розрядами робить код у цих розрядах меншим від максимально можливого, що не дозволяє переносу від додавання  $(n-i)$ -х розрядів доданків та розрядів з  $(n-i-1)$ -го по  $(n-i)$ -й проміжної суми розповсюджуватись далі.

Отже, проміжна сума закінчується  $(n-i+2)$ -м



а)



б)

Рис 1

розрядом.

Операція конвейєрного порозрядного віднімання може виконуватись, як додавання доповнювальних кодів, або безпосередньо в прямих кодах  $Z = X - Y$ .

В другому випадку використовується розгортка коду  $P(\dots)$ , яка являє собою еквівалент позики при відніманні. Проміжний результат при цьому має знак більшого за модулем числа

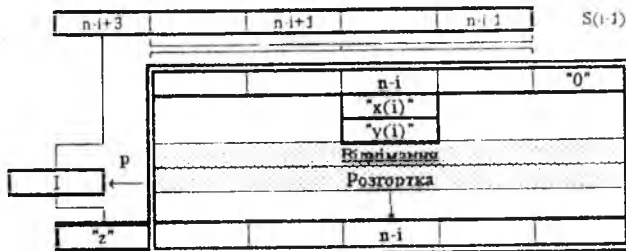
$$S(i) = P(\pm s_{n-i+3}(i-1) \cdot \alpha^{n-i+3} + (x_{n-i} + y_{n-i}) \cdot \alpha^{n-i}).$$

Якщо на  $i$ -тому кроці надходить тільки одиниця більшого за модулем числа, то необхідно виконати додавання цієї одиниці до проміжного результату, отриманого на попередньому кроці. У цьому випадку можливий перехід на порозрядне додавання. Якщо після виконання операції порозрядного віднімання на даному кроці результат стає меншим деякого значення, то виконується розгортка виштовханого розряду

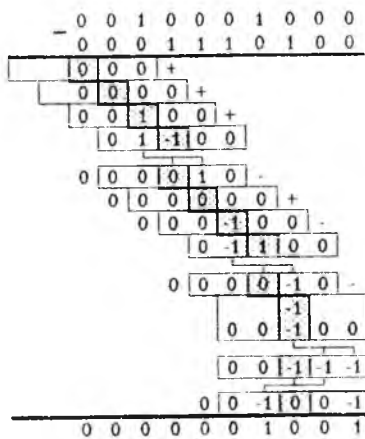
$$p_- = \begin{cases} 0, & \text{якщо } |S(i-1)| < \alpha^{n-i+3} - \alpha^{i-1}; \\ 1, & \text{якщо } |S(i-1)| \geq \alpha^{n-i+3} - \alpha^{i-1}. \end{cases}$$

Черговий розряд результату формується простою операцією «І» відносно старшого розряду проміжної суми на  $i$ -му такті та позики від розгортки

$$z_{n-i+3}(i) = \pm s_{n-i+3}(i-1) \wedge p_-.$$



а)



б)

Рис. 2

використання операцій згортки та розгортки. Але ці операції відіграють важливу роль при визначенні параметрів конвейєрної порозрядної обробки послідовних кодів.

При конвейєрному порозрядному додаванні та відніманні довжина переносу в сторону старших розрядів  $d$  визначається за формулою

Знак результату визначається знаком виштовханого розряду проміжної суми. Тому, поки з виходу віднімача надходять нулі, знак різниці не визначений. Але він стає визначеним за два такти до видачі першого значущого розряду, що дозволяє легко враховувати цей знак при використанні результатів віднімання наступною порозрядною операцією. Для виконання однорозрядного віднімання чергових розрядів використовується розгортка або згортка в залежності від співвідношення знаків цих розрядів і проміжної суми. На рис. 2а та рис. 2б зображені відповідно схема виконання  $i$ -го такту конвейєрного порозрядного віднімання та приклад конвейєрного порозрядного віднімання послідовних кодів золотої пропорції.

Як видно з наведених прикладів, на кожному такті конвейєрного порозрядного додавання та віднімання результат однозначно визначається черговими розрядами операндів та проміжною сумою, отриманою на попередньому такті. Тому логіка вироблення проміжного результату та вихідного розряду на кожному кроці виконання цих операцій може бути реалізована простою комбінаційною схемою, або будь-яким іншим чином, безпосередньо без

$$\alpha^d \leq \sum_{i=1}^{d-1} \alpha^i.$$

Найменшим значенням  $d$ , що задовольняє цій нерівності, для кодів золоті пропорції є  $d=3$ . Довжина переносу в сторону молодших розрядів  $l$  повинна бути достатньою, щоб виконати розгортку одного з розрядів, що надходять. Тобто, найменшим значенням для кодів золоті пропорції з  $l=2$ . Таким чином, на  $i$ -му такті порозрядного додавання або віднімання кодів золоті пропорції для отримання  $i$ -го проміжного результату  $S(i)$  та  $(n-i+3)$ -го розряду кінцевого результату достатньо проаналізувати чотири розряди проміжного результату з  $(n-i-1)$ -го по  $(n-i+2)$ -й та  $(n-i)$ -ті розряди доданків (див. рис. 1а, 2а).

Конвейерне порозрядне множення ґрунтується на принципі додавання добутоків відповідних розрядів множників з урахуванням їх ваги. Особливістю запропонованого методу є використання послідовних гілок конвейерних порозрядних суматорів.

Якщо представити множники  $X$  і  $Y$  у вигляді суми членів ряду, то отримання добутку  $Z=X \cdot Y$  за вказаним методом на  $i$ -му кроці описується виразом

$$Z(i) = \sum_{j=1}^i \sum_{k=1}^i (x_{n-j} \cdot y_{n-k}) \alpha^{2n-j-k}.$$

Відносно параметру  $(i)$  вираз матиме вигляд

$$Z(i) = \sum_{i=1}^n (x_{n-i} y_{n-i} \alpha^{2n-2i} + \sum_{j=1}^{i-1} (x_{n-i} y_{n-j} + x_{n-j} y_{n-i}) \alpha^{2n-i-j}).$$

Звідси рекурентне співвідношення, яке визначає результат, отриманий на  $i$ -му такті на основі знання результату на  $(i-1)$ -му такті, буде таким

$$Z(i) = Z(i-1) + \sum_{j=1}^{i-1} (x_{n-i} y_{n-j}) \alpha^{2n-i-j} + \sum_{j=1}^{i-1} (x_{n-j} y_{n-i}) \alpha^{2n-i-j}.$$

Тобто на кожному такті необхідно до результату, отриманому на попередньому такті, додати два коди. Це можна зробити за допомогою  $2n$  конвейерних порозрядних суматорів. При цьому на вхід  $j$ -го суматора на  $i$ -му такті надходять розряди часткових добутоків, що мають вагу розряду з номером  $(2n-i-j)$ . Розряд проміжного результату з цією вагою був отриманий на попередньому такті на суматорі з номером  $(j+1)$ . Тому його теж необхідно подати на вхід  $j$ -го суматора на  $i$ -му такті. Отже, суматор повинен мати три входи  $i$ , відповідно, затримує потік результатів на 5 тактів. Для організації послідовних гілок суматорів сума з виходу  $i$ -го розряду повинна надходити на вхід  $(j-5)$ -го суматора. Для цього необхідно  $2n$  послідовних суматорів розбити на 5 послідовних гілок. Виходи перших суматорів кожної з гілок поступають на схему, яка виконує додавання п'яти доданків. Її можна організувати будь-яким відомим чином, наприклад, за допомогою одного три- та двох двовходових суматорів. Тоді затримка розрядів результату буде 8 тактів і не залежить від розрядності множників. Ця затримка не призводить до зниження продуктивності, а лише затримує на 8 тактів потік кодів результатів, що видаються в темпі поступання кодів множників.

Слід відзначити, що  $2n$  порозрядних суматорів дозволяють отримати  $2n$  розрядний код добутку. Оскільки використовуються тільки  $n$  старших розрядів коду добутку, то число порозрядних суматорів можна скоротити до  $n+3$ .

Конвейерне порозрядне ділення послідовного коду числа  $X$  на послідовний код числа  $Y$  виконується за допомогою зсуву коду дільника праворуч на один розряд та операції конвейерного порозрядного віднімання його від коду чергового залишку. Черговий залишок являє собою попередній залишок, або результат віднімання в тому разі, коли результат є більшим від нуля. В залежності від цього черговий розряд частки встановлюється відповідно рівним одиниці або нулю.

Оскільки зменшуване є більшим ніж від'ємник, перенесення від порозрядного віднімання розповсюджується не далі ніж через один розряд. Це дозволяє зменшити затримку визначення чергового розряду частки до двох тактів. В тому випадку, коли чергова цифра частки є нуль, відновлення дільника або залишку відбувається шляхом комутації діленого або залишку, затриманого на два такти. Отже, всі розряди результату конвейерного

порозрядного ділення визначаються за  $2n$  тактів.

Таким чином, запропоновані методи конвейерної порозрядної обробки дозволяють виконувати всі чотири арифметичні операції порозрядно, починаючи зі старших розрядів, в єдиному темпі конвейерної обробки над будь-якими формами послідовних кодів. Можливість конвейерної порозрядної обробки кодів золотої пропорції запропонованими методами підтверджують розроблені за цими методами арифметичні пристрої [5, 6, 7, 8, 9], які були реалізовані в напівзамовних ВІС типу БМК 1515 ХМ1.

## ВИСНОВКИ

1. Основна перевага конвейерної порозрядної обробки в кодах золотої пропорції полягає в тому, що вони є двозначними на відміну від інших відомих систем числення, які використовуються для такої обробки. Це дозволяє досягти найменшої кількості зв'язків між конвейерними порозрядними пристроями без зниження продуктивності обробки.

2. Особливістю запропонованих методів конвейерної порозрядної обробки є:

— застосування в операціях конвейерного порозрядного множення та ділення послідовних гілок порозрядних суматорів та віднімачів, що дозволяє легко нарощувати розрядність множення та ділення;

— виконання конвейерного порозрядного віднімання в прямих кодах, що дозволяє легко виконувати наступні порозрядні операції множення та ділення над результатами віднімання;

— визначення проміжного результату операцій за допомогою згортки та розгортки, що дозволяє розрахувати кількість його розрядів.

## ЛІТЕРАТУРА

1. Самофалов К. Г., Луцкий Г. М. Основы построения конвейерных ЭВМ. — Киев: Вища школа, 1981. — 224 с.
2. Каляев А. В. Многопроцессорные системы с программируемой архитектурой. — М.: Радио и связь, 1984. — 240 с.
3. Азаров А. Д. Прискорене аналого-цифрове перетворювання на основі надлишкових позиційних систем числення // Вісник Вінницького політехнічного інституту. — 1993. — № 1. — С. 22—27.
4. Avizienis A. Binary-compatible signed-digit arithmetic. IN: AFIPS Conf Proc. — Vol. 26 — P1. — 1964. — P. 663.
5. А. с. 1170449 СССР. Последовательный сумматор кодов с иррациональными основаниями / Лужешкий В. А., Черняк А. И., Кондратенко В. В. и др. // Бюл. изобр. — 1985. — № 28
6. А. с. 11299249 СССР. Последовательный сумматор кодов с иррациональными основаниями / Стахов А. П., Лужешкий В. А., Черняк А. И. и др. // Бюл. изобр. — 1986. — № 35.
7. А. с. 11262482 СССР. Последовательное устройство для умножения / Стахов А. П., Лужешкий В. А., Черняк А. И. и др. // Бюл. изобр. — 1986. — № 37.
8. А. с. 11444754 СССР. Последовательное устройство для умножения / Стахов А. П., Лужешкий В. А., Черняк А. И. и др. // Бюл. изобр. — 1988. — № 46.
9. А. с. 11361544 СССР. Устройство для деления кодов «золотой» пропорции / Стахов А. П., Лужешкий В. А., Черняк А. И. и др. // Бюл. изобр. — 1987. — № 47.

Кафедра обчислювальної техніки