



УКРАЇНА

(19) UA (11) 34470 (13) U
(51) МПК (2006)
H03F 3/26

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) БУФЕРНИЙ КАСКАД

1

2

(21) u200803626

(22) 21.03.2008

(24) 11.08.2008

(46) 11.08.2008, Бюл.№ 15, 2008 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, UA, БОГО-
МОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, UA, КРУПЕЛЬНИ-
ЦЬКИЙ ЛЕОНІД ВІТАЛІЙОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ, UA

(57) Буферний каскад, який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого і п'ятого транзисторів, колектори четвертого і п'ятого транзисторів з'єднано з емітерами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери четвертого і п'ятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами третього й шостого транзисторів відповідно, а також з емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори дев'ятого і десятого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з емітерами першого і восьмого транзисторів відповідно, бази першого і восьмого транзисторів з'єднано з базами другого і сьомого транзисторів відповідно, а також з емітерами тринадцятого і чотирнадцятого транзисторів відповідно, колектори першого і восьмого транзисторів з'єднано з базами тринадцятого і чотирнадцятого транзисторів відповідно, а також з першими виводами першого і другого джерел струмів відповідно, другий вивід першого джерела струму та колектори тринадцятого, п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, другий вивід другого джерела струму та колектори чотирнадцятого, шістнадцятого транзисторів з'єднано з шиною від'ємного живлення, емітери другого і сьомого транзисторів з'єднано з базами сімнадцятого

і вісімнадцятого транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, бази та колектори одинадцятого і дванадцятого транзисторів з'єднано з вихідною шиною, який відрізняється тим, що у нього введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий транзистори, причому колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з базами та колекторами дев'ятнадцятого, двадцятого, двадцять першого, двадцять другого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, емітери дев'ятнадцятого, двадцять першого, двадцять третього, двадцять сьомого транзисторів з'єднано з шиною додатного живлення, емітери двадцятого, двадцять другого, двадцять четвертого, двадцять восьмого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами другого і сьомого транзисторів відповідно, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з базами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів, а також з вихідною шиною.

Корисна модель відноситься до вимірювальної техніки і може бути використана в аналогово-

цифрових перетворювачах і цифрових вимірювальних приладах.

UA (19) 34470 (11) (13) U

Відомо буферний пристрій [Д.п. України №15896 Н03К5/22, G05B1/00, 2006р.], який містить вісім транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого та п'ятого транзисторів, колектори яких з'єднано з колекторами шостого та третього транзисторів відповідно, та емітерами сьомого та другого транзисторів відповідно, база та колектор першого транзистора об'єднані і приєднані до шини додатного живлення через перше джерело струму, а також до бази другого транзистора, база сьомого транзистора з'єднана з шиною від'ємного живлення через друге джерело струму, колектори другого та сьомого транзисторів з'єднано з шиною додатного та від'ємного живлення відповідно. Крім того містить дев'ятий, десятий, одинадцятий, дванадцятий транзистори, причому база кожного з них з'єднана з його колектором, емітер восьмого транзистора з'єднано з базою сьомого транзистора та першим виводом другого джерела струму, емітери дев'ятого та десятого транзисторів з'єднано з емітерами четвертого та п'ятого транзисторів відповідно, бази та колектори дев'ятого та десятого транзисторів з'єднано з базами третього та шостого транзисторів відповідно, а також базу та колектор дев'ятого транзистора з'єднано з емітером першого транзистора, базу та колектор десятого транзистора з'єднано з базою та колектором восьмого транзистора, емітери третього та шостого транзисторів з'єднано з емітерами одинадцятото та дванадцятото транзисторів відповідно, бази та колектори одинадцятото та дванадцятото транзисторів з'єднано з вихідною шиною.

Недоліком пристрою є низька точність роботи, яка обумовлена великим рівнем вхідного струму зміщення.

За прототип обрано буферний каскад [Патент України №22794 бюл. №11, 2007 р.], який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого і п'ятого транзисторів, колектори четвертого і п'ятого транзисторів з'єднано з емітерами сімнадцятото і вісімнадцятото транзисторів відповідно, емітери четвертого і п'ятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами третього і шостого транзисторів відповідно, а також з емітерами п'ятнадцятото і шістнадцятото транзисторів відповідно, а також з емітерами першого і восьмого транзисторів відповідно, бази першого і восьмого транзисторів з'єднано з базами другого і сьомого транзисторів відповідно, а також з емітерами тринадцятото і чотирнадцятото транзисторів відповідно, колектори першого і восьмого транзисторів з'єднано з базами тринадцятото і чотирнадцятото транзисторів відповідно, а також з першими виводами першого і другого джерел струмів відповідно, другий вивід першого джерела струму та колектори тринадцятото, п'ятнадцятото, сімнадцятото транзисторів відповідно, а також з емітерами першого і шостого транзисторів з'єднано з емітерами одинадцятото і дванадцятото транзисторів відповідно, бази та колектори одинадцятото і дванадцятото транзисторів з'єднано з вихідною шиною, введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять в'осьмий, двадцять дев'ятий, тридцятий транзистори, причому колектори сімнадцятото і вісімнадцятото транзисторів з'єднано з базами та колекторами дев'ятнадцятото, двадцятото, двадцять першого, двадцять

струму та колектори чотирнадцятото, шістнадцятото, вісімнадцятото, сьомого транзисторів з'єднано з шиною від'ємного живлення, емітери другого і сьомого транзисторів з'єднано з базами сімнадцятото і вісімнадцятото транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятото і дванадцятото транзисторів відповідно, бази та колектори одинадцятото і дванадцятото транзисторів з'єднано з вихідною шиною.

Недоліка ми прототипу є низька точність роботи пристрою, яка обумовлена великим рівнем вхідного струму зміщення.

В основу корисної моделі поставлено задачу створення буферного каскаду, в якому за рахунок введення нових елементів та зв'язків зменшується вхідний струм зміщення, завдяки чому підвищується точність роботи.

Поставлена задача досягається тим, що в буферний пристрій, який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого і п'ятого транзисторів, колектори четвертого і п'ятого транзисторів з'єднано з емітерами сімнадцятото і вісімнадцятото транзисторів відповідно, емітери четвертого і п'ятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами третього і шостого транзисторів відповідно, а також з емітерами п'ятнадцятото і шістнадцятото транзисторів відповідно, колектори дев'ятого і десятого транзисторів з'єднано з базами п'ятнадцятото і шістнадцятото транзисторів відповідно, а також з емітерами першого і восьмого транзисторів відповідно, бази першого і восьмого транзисторів з'єднано з базами другого і сьомого транзисторів відповідно, а також з емітерами тринадцятото і чотирнадцятото транзисторів відповідно, колектори дев'ятого і восьмого транзисторів з'єднано з базами тринадцятото і чотирнадцятото транзисторів відповідно, а також з першими виводами першого і другого джерел струмів відповідно, другий вивід першого джерела струму та колектори тринадцятото, п'ятнадцятото транзисторів з'єднано з шиною додатного живлення, другий вивід другого джерела струму та колектори чотирнадцятото, шістнадцятото транзисторів з'єднано з шиною від'ємного живлення, емітери другого і сьомого транзисторів з'єднано з базами сімнадцятото і вісімнадцятото транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятото і дванадцятото транзисторів відповідно, бази та колектори одинадцятото і дванадцятото транзисторів з'єднано з вихідною шиною, введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять в'осьмий, двадцять дев'ятий, тридцятий транзистори, причому колектори сімнадцятото і вісімнадцятото транзисторів з'єднано з базами та колекторами дев'ятнадцятото, двадцятото, двадцять першого, двадцять

двадцять третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, емітери дев'ятнадцятого, двадцять першого, двадцять третього, двадцять сьомого транзисторів з'єднано з шиною додатного живлення, емітери двадцятого, двадцять другого, двадцять четвертого, двадцять восьмого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами другого і сьомого транзисторів відповідно, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з базами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів, а також з вихідною шиною.

На кресленні представлено принципову схему буферного каскаду.

Пристрій містить вихідну шиною 1, яку з'єднано з базами четвертого 5 і п'ятого 6 транзисторів, колектори четвертого 5 і п'ятого 6 транзисторів з'єднано з емітерами сімнадцятого 15 і вісімнадцятого 16 транзисторів відповідно, емітери четвертого 5 і п'ятого 6 транзисторів з'єднано з емітерами дев'ятого 4 і десятого 7 транзисторів відповідно, бази дев'ятого 4 і десятого 7 транзисторів з'єднано з базами третього 24 і шостого 27 транзисторів відповідно, а також з емітерами п'ятнадцятого 12 і шістнадцятого 13 транзисторів відповідно, колектори дев'ятого 4 і десятого 7 транзисторів з'єднано з базами п'ятнадцятого 12 і шістнадцятого 13 транзисторів відповідно, а також з емітерами першого 3 і восьмого 8 транзисторів відповідно, бази першого 3 і восьмого 8 транзисторів з'єднано з базами другого 23 і сьомого 28 транзисторів відповідно, а також з емітерами тринадцятого 10 і чотирнадцятого 11 транзисторів відповідно, колектори першого 3 і восьмого 8 транзисторів з'єднано з базами тринадцятого 10 і чотирнадцятого 11 транзисторів відповідно, а також з першими виводами першого 3 і другого 9 джерел струмів відповідно, другий вивід першого 2 джерела струму та колектори тринадцятого 10, п'ятнадцятого 12 транзисторів з'єднано з шиною додатного живлення 34, другий вивід другого джерела струму 9 та колектори чотирнадцятого 11, шістнадцятого 13 транзисторів з'єднано з шиною від'ємного живлення 36, колектори сімнадцятого 15 і вісімнадцятого 16 транзисторів з'єднано з базами та колекторами дев'ятнадцятого 14, двадцятого 17, двадцять першого 18, двадцять другого 21 транзисторів відповідно, а також з базами двадцять третього 22 і двадцять четвертого 29 транзисторів відповідно, а також з колекторами двадцять п'ятого 19 і двадцять шостого 20 транзисторів відповідно, емітери дев'ятнадцятого 14, двадцять першого 18, двадцять третього 22, двадцять сьомого 30 транзисторів з'єднано з шиною додатного живлення 34, емітери двадцятого 17, двадцять другого 21, двадцять че-

твертого 29, двадцять восьмого 33 транзисторів з'єднано з шиною від'ємного живлення 36, колектори двадцять третього 22 і двадцять четвертого 29 транзисторів з'єднано з базами двадцять сьомого 30 і двадцять восьмого 33 транзисторів відповідно, а також з колекторами другого 23 і сьомого 28 транзисторів відповідно, емітери другого 23 і сьомого 28 транзисторів з'єднано з базами сімнадцятого 15 і вісімнадцятого 16 транзисторів відповідно, а також з колекторами третього 24 і шостого 27 транзисторів відповідно, емітери третього 24 і шостого 27 транзисторів з'єднано з емітерами одинадцятого 25 і дванадцятого 26 транзисторів відповідно, колектори двадцять сьомого 30 і двадцять восьмого 33 транзисторів з'єднано з базами двадцять п'ятого 19 і двадцять шостого 20 транзисторів відповідно, а також з емітерами двадцять дев'ятого 31 і тридцятого 32 транзисторів відповідно, емітери двадцять п'ятого 19 і двадцять шостого 20 транзисторів об'єднано, бази та колектори двадцять дев'ятого 31 і тридцятого 32 транзисторів об'єднано та з'єднано з базами та колекторами одинадцятого 25 і дванадцятого 26 транзисторів, а також з вихідною шиною 35.

Буферний каскад працює таким чином:

Якщо напруга на вхідній шині 1 збільшується, то потенціали емітерів четвертого 5 і п'ятого 6 транзисторів збільшуються, у свою чергу збільшуються потенціали баз дев'ятого 4, третього 24 та десятого 7, шостого 27 транзисторів відповідно, а також колекторів одинадцятого 25 і дванадцятого 26 транзисторів збільшується. При цьому потенціал на вихідній шині 36, що з'єднана з точкою об'єднання баз та колекторів одинадцятого 27, дванадцятого 28, двадцять дев'ятого 31, тридцятого 32 транзисторів, також збільшується.

Якщо напруга на вхідній шині 1 зменшується, то потенціали емітерів четвертого 5 і п'ятого 6 транзисторів зменшуються, у свою чергу зменшуються потенціали баз дев'ятого 4, третього 24 та десятого 7, шостого 27 транзисторів відповідно, а також колекторів одинадцятого 25 і дванадцятого 26 транзисторів зменшується. При цьому потенціал на вихідній шині 36, що з'єднана з точкою об'єднання баз та колекторів одинадцятого 27, дванадцятого 28, двадцять дев'ятого 31, тридцятого 32 транзисторів, також зменшується.

Емітерні повторювачі на п'ятнадцятому 12 і шістнадцятому 13 транзисторах відповідно запобігають впливу базових струмів третього 24 і шостого 27 транзисторів на значення емітерних струмів четвертого 5, дев'ятого 4 та п'ятого 6, десятого 7 транзисторів відповідно, за умови змінення вихідної напруги.

Емітерні повторювачі на тринадцятому 10 і чотирнадцятому 11 транзисторах відповідно запобігають впливу базових струмів другого 24 і сьомого 28 транзисторів на емітерні струми першого 3 і восьмого 8 транзисторів, за умови зміни напруги живлення або вихідної напруги.

Сімнадцятий 15 і вісімнадцятий 16 транзистори, включені за каскадною схемою, слугують для стабілізації напруг колектор-емітер четвертого 5 і п'ятого 6 транзисторів відповідно, в діапазоні вхідного сигналу. Другий 23 і сьомий 28 транзистори також ввімкнені за каскадною схемою слугують

для стабілізації напруг колектор-емітер третього 24 і шостого 27 транзисторів відповідно. Для збільшення навантажувальної здатності у схему введено підсилювачі струмів на двадцять сьомому 30 і двадцять восьмому 33 транзисторах. Двадцять дев'ятий 31 і тридцятий 32 транзистори в діодному вмиканні, а також двадцять п'ятий 19 і двадцять шостий 20 транзистори являють собою парафазний відбивач струму і в комплексі з відбивачами струму на дев'ятнадцятому 14, двадцять першому 18, двадцять третьому 22 транзисторах, а також на двадцятому 17, двадцять другому 21, двадцять четвертому 29 транзисторах забезпечують завдання режиму по постійному струму двотактного вихідного каскаду на двадцять сьомому 30 і двадцять восьмому 33 транзисторах. При чому колекторні струми робочої точки двадцять сьомого 30 і двадцять восьмого 33 транзисторів рівні струмам, що задаються першим 2 і другим 9 джерелами струмів відповідно.

Якщо напруга на виході схеми збільшується, то за наявності навантаження на вихідній шині 35, третій 24 транзистор привідкривається, а шостий 27 транзистор прикривається. При цьому колекторний струм третього 24 транзистора збільшується, а шостого 27 транзистора зменшується. Це у свою чергу призводить до збільшення колекторного струму другого 23 транзистора і зменшення ко-

лекторного струму сьомого 28 транзистора. При цьому двадцять сьомий 30 транзистор привідкривається, а двадцять восьмий 33 прикривається. У цьому випадку колекторний струм двадцять сьомого 30 транзистора збільшується, а двадцять восьмого 33 - зменшується. Це забезпечує зменшення вихідного опору.

Якщо напруга на виході схеми зменшується, то за наявності навантаження на вихідній шині 35, третій 24 транзистор прикривається, а шостий 27 транзистор привідкривається. При цьому колекторний струм третього 24 транзистора зменшується, а шостого 27 транзистора збільшується. Це у свою чергу призводить до зменшення колекторного струму другого 23 транзистора і збільшення колекторного струму сьомого 28 транзистора. При цьому двадцять сьомий 30 транзистор прикривається, а двадцять восьмий 33 привідкривається. У цьому випадку колекторний струм двадцять сьомого 30 транзистора зменшується, а двадцять восьмого 33 - збільшується. Це забезпечує зменшення вихідного опору.

Зменшення вихідного опору сприяє збільшенню навантажувальної здатності.

Шини додатного 34 і від'ємного 36 живлення забезпечують потрібний рівень напруги для живлення схеми.

