УДК 621.372

ЦИРУЛЬНИК С.М. (УКРАЇНА, ВІННИЦЯ)

Інформаційні запам’ятовуючі структури на ВОЛЗ

Анотація. Розглянуті структури динамічної оптичної пам’яті, які побудовані на базі оптичного кільця ВОЛЗ. Запропоновані структури призначені для застосування в системах передачі й обробки інформації, оптичних інформаційно-обчислювальних системах.
Ключові слова: пам’ять на ВОЛЗ, динамічна оптична пам’ять, інформаційно-запам’ятовуюча структура.
Аннотация. Рассмотрены структуры динамической оптической памяти, которые построенные на базе оптического кольца ВОЛС. Предложенные структуры предназначены для использования в системах передачи и обработки информации, оптических информационно – вычислительных системах.
Ключевые слова: память на ВОЛС, динамическая оптическая память, информационно – запоминающая структура.
Annotation. The structures of dynamic optical memory are considered, which built on the base of optical ring of fiber-optic communication line. The offered structures are intended for the use in the systems of transmission and treatment of information, optical informatively - computer systems.
Keywords: memory on fiber-optic communication line, dynamic optical memory, informatively is memorizing structure.

ВСТУП

В даний час розробники мають широкий вибір пристроїв пам'яті різних типів, що дозволяє їм знаходити компромісні варіанти для проектування систем оптимізованих по продуктивності і вартості. Проте, пристрої пам'яті продовжують удосконалюватися.

Збільшити пропускну спроможність процесорної шини можна використовуючи оптичні методи і системи обробки інформації. В роботі [1] відмічається перспективність побудови динамічних запам’ятовуючих пристроїв (ДЗП) на основі рециркуляційних структур, в яких ефект рециркуляції досягається оптичним зворотнім зв’язком. Одним з варіантів такої пам’яті може бути оптична кільцева волоконна пам’ять (пам’ять на ВОЛЗ) [2]. Принцип її дії оснований на циркуляції інформації в вигляді цуга оптичних імпульсів по замкнутому волоконному контуру [3].

ІНФОРМАЦІЙНІ ЗАПАМ’ЯТОВУЮЧІ СТРУКТУРИ НА ВОЛЗ

Розглянемо структури динамічної оптичної пам’яті, які можуть бути побудовані на базі оптичного кільця з ВОЛЗ.

Паралельно-послідовна структура є сукупність накопичувальних регістрів (НР), об'єднаних одним, загальним для запису і зчитування регістром введення/виведення або окремими для запису і зчитування регістрами введення і виведення, до яких в загальному випадку під'єднуються джерело сигналу, комутатор. НР підключаються до регістрів введення і виведення за допомогою комутуючих вузлів. Інформаційна

послідовність (блок інформації), що поступає на вхід, записується в накопичувальні регістри паралельно, по одному біту в кожен.

У інформаційній структурі із замкнутим регістром введення/виведення (рисунок 1) інформаційна послідовність просувається по регістру введення/виведення і записується паралельно в накопичувальні регістри за допомогою двохнаправлених перемикачів (ДП). У режимі зчитування вибрана за заданою адресою інформаційна послідовність переводиться в регістр введення/виведення і ділиться на два блоки інформації реплікатором – перемикачем (Р/П), причому один з них передається на вихід, а другий переводиться назад в накопичувальні регістри. У режимі стирання реплікатор – перемикач працює як перемикач.

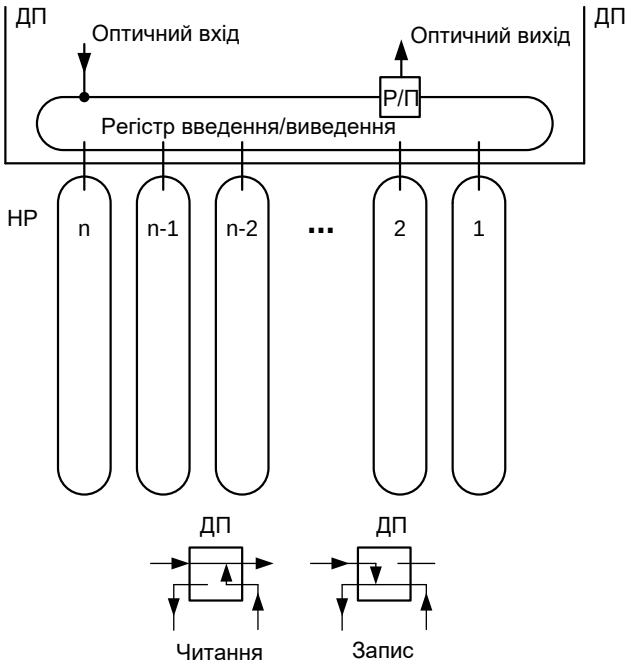

Рисунок 1 – Паралельно–послідовна структура із замкнутим регістром введення/виведення

Основний недолік цієї структури полягає в необхідності відновлення інформації в накопичувальних регістрах після її зчитування, причому саме в ті інформаційні позиції, звідки вона була узята, що вимагає синхронізації операцій, перемикачів, і накладає жорсткі обмеження на співвідношення довжин накопичувальних регістрів і регістра введення/виведення; їх розміри повинні бути рівні або кратні. Середній час, доступу до довільного блоку інформації $Тд = LT$ і включає *час відновлення інформації* в накопичувальні регістри $Тв = LT/2$, де L - довжина накопичувального регістра і регістра введення/виведення, T - період сигналу керування.

У інформаційних структурах з окремими регістрами введення/виведення (рисунок 2) з накопичувальних регістрів на вихід передається копія вибраного блоку інформації і не витрачається час на його відновлення. Залежно від способу стирання інформації в режимі запису

розрізняють два типу таких структур. У структурі першого типа накопичувальні регістри пов'язані з регістром виведення за допомогою реплікаторів – перемикачів (Р/П), а з регістром введення - за допомогою однонаправлених перемикачів (П). При зчитуванні реплікатори – перемикачі працюють в режимі реплікації і передають копію вибраного блоку інформація з накопичувальних регістрів в регістр виведення. При запису реплікатори – перемикачі переводять вибраний блок інформації в регістр виведення, по якому він передається в детектор і стирається. У вільні позиції в накопичувальні регістри через час, рівний *LT/2*, за допомогою однонаправлених перемикачів записується новий блок інформації, що поступає зі входу. Середній час доступу в режимах запису і зчитування різний: при зчитуванні *Тд = LT/2,* при запису *Тд = LT.*

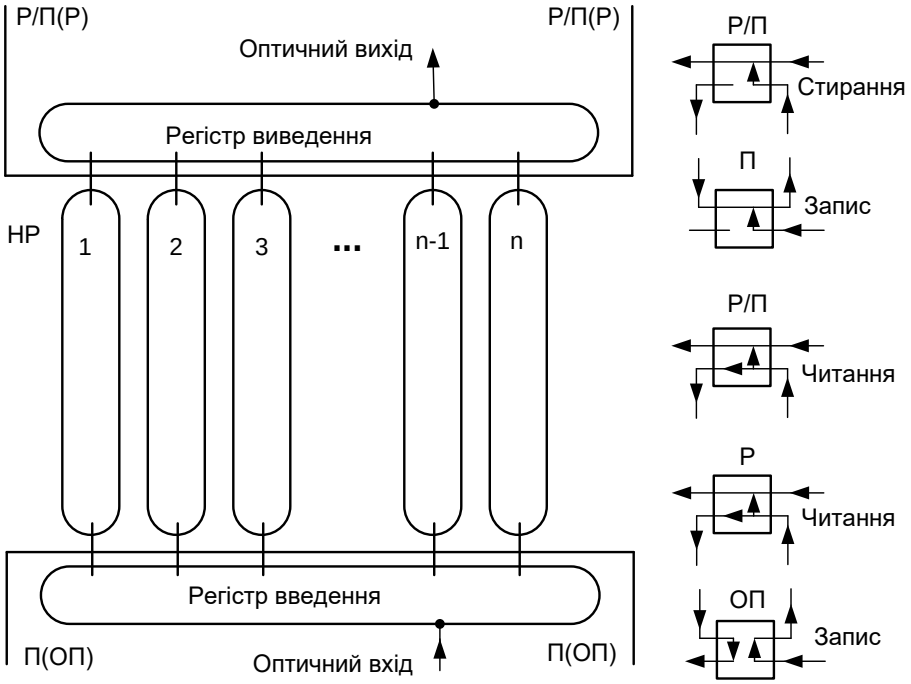

Рисунок 2 – Паралельно–послідовна структура з окремими регістрами введення/виведення

У структурі другого типа накопичувальні регістри пов'язані з регістром виведення за допомогою реплікаторів (Р), а з регістром введення - за допомогою обмінних перемикачів (ОП). При зчитуванні реплікатори передають копію вибраного блоку інформації в регістр виведення, пов'язаний з виходом. При запису обмінний перемикач переводить блок інформації, що підлягає стиранню, з накопичувальних регістрів в регістр введення і одночасно новий блок з регістра введення в інформаційні позиції накопичувальних регістрів, що звільнилися, причому інформація, що стирається, передається паралельно в ті інформаційні позиція регістра введення, в яких знаходилася нова інформаційна послідовність. Середній час доступу *Тд = LT/2.*

У розглянутих структурах керування реплікаторами і перемикачами в

регістрах введення і виведення виконується при різних напрямах вектора сигналу керування тому шини керування Р/П (Р) і П (ОП) об'єднувати не можна.

Для збільшення частоти передачі використовуються ***багатоблокові інформаційні структури***, в яких вся сукупність накопичувальних регістрів ділиться на два (або чотири) підмасиви, один з яких призначений для зберігання парних, а інший - непарних бітів інформаційної послідовності. Кожен підмасив автономний і об'єднується з іншими загальними шинами керування входом, виходом, реплікаторами і перемикачами (рисунок 3). Оскільки інформаційні біти послідовності в регістрах виведення відстоять один від одного на два періоди схеми, то кожен підмасив має окрему точку виводу інформації. При об'єднанні в один блок інформації послідовностей парних і непарних бітів, що просуваються по різних регістрах виведення, достатньо однієї точки виводу. У об'єднаному регістрі виведення інформаційні біти займають позиції в кожному періоді схеми. Внаслідок цього основна та додаткова точка виведення повинні бути рознести.

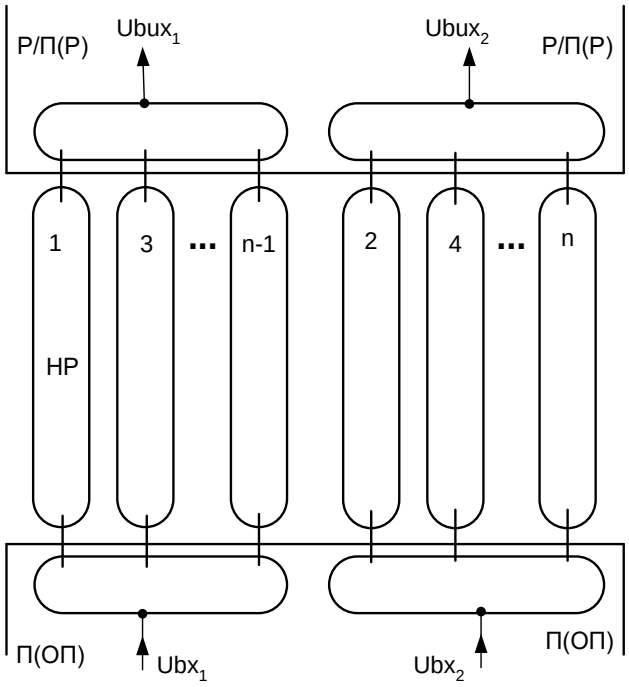

Рисунок 3 – Паралельно–послідовна багатоблокова інформаційна структура

Розділення інформаційного масиву на два підмасиви накопичувальних регістрів із загальними регістрами введення/виведення в кожному (рисунок 3) приводить до істотного збільшення часу доступу при виконанні послідовності двох операцій: запису і зчитування. Це пов'язано з тим, що кожне джерело сигналу Ubx_1 і Ubx_2 формує одну і ту ж послідовність, при чому інформаційні біти генеруються в кожному періоді поля керування. Оскільки довжина ділянки схеми від джерела сигналу Ubx_1 до *(n-1)* - го накопичувального регістра підмасиву непарних бітів більше на один період,

чим довжина аналогічної ділянки від джерела сигналу Ubx_2 до *n* - го накопичувального регістра підмасиву парних бітів, у момент початку перемикання парні біти в підмасиві непарних бітів і непарні біти в підмасиві парних бітів знаходитимуться в своїх регістрах введення/виведення в позиціях між накопичувальними регістрами. Ця інформаційна послідовність, як і інформаційна послідовність, що перемикається з накопичувальних регістрів (стираєма), повинна бути виведена за межі активної області. Нова команда (на зчитування) може бути виконана тільки тоді, коли будуть очищені регістри введення/виведення.

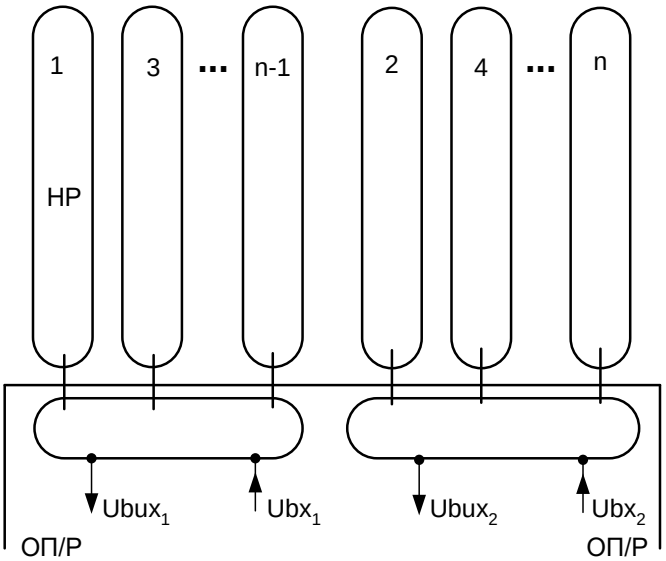

Рисунок 4 – Паралельно–послідовна багатоблокова інформаційна структури загальними регістрами введення/виведення

Ієрархічні інформаційні структури *включають* дві або декілька послідовно сполучених ступенів, що складаються з набору накопичувальних регістрів. Для зв'язку ступенів використовують два типу перемикачів: нормально включені і нормально вимкнені. Перший тип за відсутності сигналів керування об'єднує два ступені ієрархії в одну ступінь сумарної ємності, а за наявності сигналів керування розділяє їх. Другий тип перемикачів, навпаки, за відсутності сигналів розділяє ступені ієрархії, а за наявності об'єднує. На рисунку 5 показаний приклад двохступінчатої ієрархічної структури ЗП на ВОЛЗ - з нормально включеними перемикачами.

Зважаючи на інформаційну зв'язаність (синхронності просування інформації) ступенів ієрархічної структури алгоритми інформаційного обміну (стекові алгоритми) між ступенями значно відрізняються від алгоритмів, вживаних в ієрархічній структурі пам'яті. У зв'язку з цим пряма аналогія з ієрархічними структурами пам'яті далеко не завжди правомірна. Вона допустима, якщо ступені ієрархії розсинхронізовані, тобто можливо роздільне просування інформації по ступенях.

Інформаційний обмін між ступенями ієрархічної структури може

здійснюватися як окремими інформаційними блоками (по одному біту з кожного накопичувального регістра), так і інформаційними сегментами, рівними по ємності вищого (ближнього до регістра введення/виведення) ступеня ієрархії. У першому випадку має місце перерозподіл інформації, близький до динамічного. Проте із-за можливості переходу з вищого ступеня ієрархії на нижчий ступінь практично будь-якого блоку при кожному зверненні до нижчого ступеня час вибірки інформації в ієрархічній структурі збільшується. Разом з тим перша структура з технічної точки зору складніше реалізується, чим друга, отже, у всіх випадках менш ефективна.

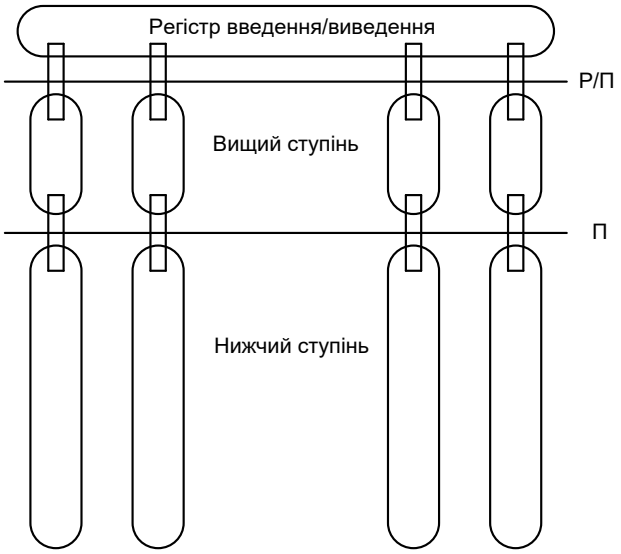

Рисунок 5 – Двохступінчата ієрархічна структура ЗП на ВОЛЗ з нормально включеними перемикачами.

У матричній структурі ЗП (рисунок 6) шини керування автономних «міні-структур» (АМС), включені послідовно по горизонталі і вертикалі матриці. Вибірка інформації виконується по збігу двох груп координатних сигналів, що подаються у вертикальні і горизонтальні шини матриці. При цьому мається на увазі не збіг за часом, а одночасне надходження сигналів. Вибраною виявляється та автономна міні-структура, в якій послідовно виконуються всі операції, необхідні для вибірки, тобто яка знаходиться на перетині вибраних груп горизонтальних і вертикальних шин. Решта міні-структур вибраного рядка і вибраного стовпця матриці виявляється «напіввибраною», тобто в них виконуються не всі операції, необхідні для вибірки.

Щоб відбулося включення в матрицю з вибіркою по збігу, кожна автономна міні-структура повинна забезпечувати:

- запис і зчитування інформації послідовним виконанням не менше ніж двох незалежних операцій або груп операцій;
- збереження інформації при виконанні однієї з вказаних незалежних груп операцій в напіввибраних міні-структурах;
- незалежність послідовних звернень, тобто відсутність впливу

попередньої вибірки на подальшу.

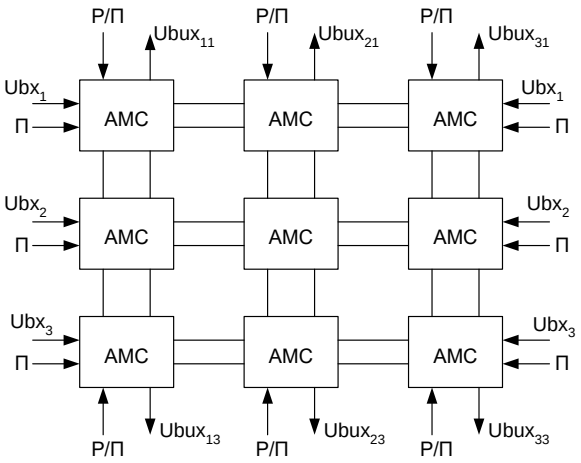

Рисунок 6 – Матрична структура запам’ятовуючого пристрою

Послідовно-паралельна структура, що задовольняє всім трьом вимогам, показана на рисунку 7. Дана структура відрізняється від попередньої тим, що в режимі запису вхідний сигнал не відразу поступають в регістр введення/виведення, а переводяться в нього за допомогою реплікатора - перемикача (Р/П) одночасно з переведенням старої інформації з регістра введення/виведення на детектор. Тим самим задовольняється третя вимога, якщо при цьому генерація і реплікація/перемикання не входять до однієї групи операцій. У одну групу операцій тут входять перемикання з накопичувальних регістрів в регістр введення/виведення і навпаки, а в іншу - реплікація/перемикання і виведення, шини керування яких сполучені послідовно відповідно по вертикальній і горизонтальній координатах матриці.

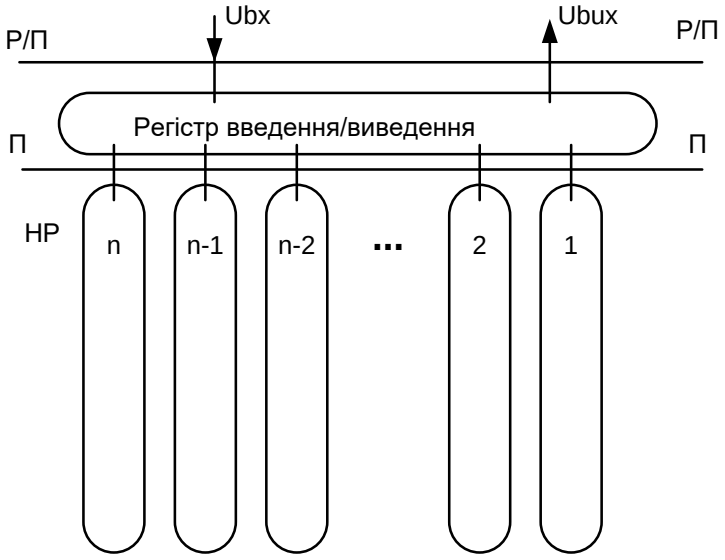

Рисунок 8 – Послідовно-паралельна структура побудови АМС для матричної структури

ВИСНОВКИ

Розглянуті інформаційно – запам’ятовуючі структури призначені для побудови динамічних оптичних запам’ятовуючих пристроїв високої швидкодії з пропускною спроможністю даних понад 2 Гбайт/с. Такі динамічні оптичних запам’ятовуючі пристрої необхідні в системах передачі й обробки оптичної інформації, оптичних інформаційно-обчислювальних системах.

СПИСОК ЛІТЕРАТУРИ

1. Румянцев К. Е, Горбунов А. В. Динамические запоминающие устройства на основе бинарных волоконно-оптических структур // Радиотехника.–2002. –№12. – с.73-80.
2. Петров М. П., Белотицкий В. И., Кузин Е. А., Спирин В. В. Полностью оптическая кольцевая волоконная память долговременного хранения, основанная на использовании ВКР// Квантовая электроника. – 1995. – т.22, №12. – с.1245.
3. Кожем’яко В.П., Лисенко Г.Л., Цирульник С.М. Організація оперативної пам’яті багатофункціонального паралельного процесора.// Оптико-електронні інформаційно-енергетичні технології. – 2005. – №2(10). – с.80–86

ЦИРУЛЬНИК С. М – завідуючий кафедрою «Радіотехніка» Вінницького технічного коледжу, аспірант кафедри лазерної та оптоелектронної техніки Вінницького національного технічного університету, Вінниця, Україна.