



Государственный комитет  
СССР  
по делам изобретений  
и открытий

# О П И С А Н И Е ИЗОБРЕТЕНИЯ

(11) 790285

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 18.02.79 (21) 2725441/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 23.12.80. Бюллетень № 47

Дата опубликования описания 23.12.80

(51) М. Кл.<sup>3</sup>

Н 03 К 13/02

(53) УДК 681.325  
(088.8)

(72) Авторы  
изобретения

А. П. Стахов, А. Д. Азаров, Ю. Н. Ужвак и Г. А. Г. Рубин

(71) Заявитель

Винницкий политехнический институт

(54) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ

Изобретение относится к вычислительной и цифровой измерительной технике и может быть использовано для преобразования аналоговых величин в цифровой код.

Известен аналого-цифровой преобразователь, содержащий схему сравнения преобразователь код-напряжение, регистр, распределитель импульсов, генератор импульсов, элемент И, предназначенный для поразрядного кодирования входного напряжения [1].

Однако такой преобразователь имеет метрологический контроль и низкую надежность.

Известен также аналого-цифровой преобразователь, содержащий блок сравнения, блок управления, цифроаналоговый преобразователь, блок выделения разности, пороговый элемент и регистр, причем первый вход блока сравнения подключен ко входу аналого-цифрового преобразователя, второй вход блока сравнения соединен с выходом цифроаналогового преобразователя, 25 выход блока сравнения соединен с первым входом блока управления, второй вход которого соединен с выходом порогового элемента, первый выход блока управления соединен с управляющим 30

входом порогового элемента, информационный вход которого соединен с выходом блока выделения разности, вход которого соединен с выходом цифроаналогового преобразователя, второй выход блока управления соединен со входом регистра [2].

Недостатком такого аналого-цифрового преобразователя является низкая надежность метрологического контроля, так как отсутствует сигнал контроля предела правильного кодирования входной аналоговой величины при расстройке или неисправности определенного количества разрядов.

Цель изобретения - повышение эффективности метрологического контроля.

Поставленная цель достигается тем, что аналого-цифровой преобразователь, содержащий элемент сравнения, первый вход которого подключен ко входу аналого-цифрового преобразователя, второй вход элемента сравнения соединен с выходом цифроаналогового преобразователя, выход элемента сравнения соединен с первым входом блока управления, второй вход которого соединен с выходом порогового элемента, первый выход блока управления соединен с управляющим входом порогового

элемента, информационный вход которого соединен с выходом блока выделения разности, вход блока выделения разности соединен с выходом цифроаналогового преобразователя, второй выход блока управления соединен со входом регистра, дополнительно содержит блок свертки и развертки кода и блок логических элементов, причем третий выход блока управления соединен с первым информационным входом блока свертки и развертки кода, выход регистра соединен со вторым информационным входом блока свертки и развертки кода, первым информационным входом блока логических элементов и третьим входом блока управления, четвертый выход блока управления соединен с управляющим входом блока свертки и развертки кода, выход которого соединен со входом цифроаналогового преобразователя, вторым информационным входом блока логических элементов и выходом аналого-цифрового преобразователя, пятый выход блока управления соединен с управляющим входом блока логических элементов, выход которого подключен к контрольному выходу аналого-цифрового преобразователя.

На чертеже представлена функциональная схема аналого-цифрового преобразователя.

Преобразователь содержит вход 1, на который подается измеряемая величина, элемент 2 сравнения, второй вход которого соединен с выходом цифроаналогового преобразователя 3, блок 4 выделения разности, осуществляющий выделение и линейное преобразование величины расстройки разрядов цифроаналогового преобразователя 3, вход блока 4 выделения разности соединен с выходом цифроаналогового преобразователя 3, а выход - с информационным входом порогового элемента 5, фиксирующего расстройку или неисправность разрядов цифроаналогового преобразователя 3. Блок 6 управления, обеспечивает алгоритм преобразования метрологического контроля и заданный режим работы, первый его выход соединен с управляющим входом порогового элемента 5, третий выход блока управления соединен с первым информационным входом блока 7 свертки и развертки кода, осуществляющего свертку и развертку "золотого" кода, второй выход блока 6 управления соединен со входом регистра 8, выход которого соединен со вторым информационным входом блока 7 свертки и развертки кода, первым информационным входом блока 9 логических элементов и третьим входом блока 6 управления. Четвертый выход блока 6 управления соединен с управляющим входом блока 7 свертки и развертки кода, выход которого соединен со входом цифроаналогового преобразователя 3, вторым информационным входом бло-

ка 9 логических элементов и является выходом 10 аналого-цифрового преобразователя. Пятый выход блока 6 управления соединен с управляющим входом блока 9 логических элементов, выход которого является контрольным выходом 11 аналого-цифрового преобразователя. Работа аналого-цифрового преобразователя происходит в режиме метрологического контроля и в режиме непосредственного преобразования входной аналоговой величины в цифровой код.

В режиме непосредственного преобразования входной аналоговой величины в цифровой код в работе участвует элемент 2 сравнения, цифроаналоговый преобразователь 3, блок 6 управления, блок 7 свертки и развертки кода и регистр 8.

В режиме метрологического контроля в работе участвуют все узлы устройства.

Метрологический контроль аналого-цифрового преобразователя осуществляется на основании определенных соотношений между весами разрядов цифроаналогового преобразователя выполненного в кодах с иррациональным основанием (коды Фибоначчи и коды "золотой" пропорции).

В золотом  $p$ -коде любое действительное число  $D$  может быть представлено в виде

$$D = \sum_{\ell=0}^{\infty} d_{\ell} \alpha_{\ell}^p, \quad (1)$$

где  $d_{\ell}$  - двоичная цифра в  $\ell$ -м разряде,  $\alpha_{\ell}^p$  - вес  $\ell$ -го разряда;  $\alpha_{\ell}^p = 0, 1, 2, \dots$  являются действительными положительными корнями уравнения,

$$x^{p+1} = x^p + 1$$

Представление (1) называется минимальной формой представления в "золотом"  $p$ -коде, если после каждой единицы следует не менее  $p$  нулей и является единственным для числа  $D$ . Существует также множество неминимальных представлений числа  $D$ , в которых не выполняется вышеуказанное условие. Связь между весами разрядов "золотого"  $p$ -кода определяется рекуррентным соотношением

$$\alpha_{\ell}^p = \alpha_{\ell-1}^{p-1} + \alpha_{\ell-2}^{p-1} \quad (2)$$

На основании этого соотношения над разрядами кода выполняются операции, называемые сверткой и разверткой. Свертка заключается в замене единиц в  $(\ell-1)$ -м и  $(\ell-p-1)$ -м разрядах и нуля в  $\ell$ -м разряде их отрицаниями. Основная особенность этих операций состоит в том, что они не изменяют величины изображаемого кслом числа, а изменяют лишь форму представления кода. Выполнение соотношения (2) является признаком, позволяющим контролировать расстройку или неисправность разрядов

цифроаналогового преобразователя 3.

В режиме метрологического контроля в первом такте блок 6 управления вырабатывает первую серию команд, записывая единицу в первый (старший) разряд блока 7 свертки и развертки кода обеспечивая тем самым включение первого (старшего) разряда цифроаналогового преобразователя 3. Вторая серия команд обеспечивает выполнение операции развертки первого разряда цифроаналогового преобразователя 3. Блок 4 выделения разности осуществляет линейное преобразование разности первого и суммы второго и  $(p+1)$ -го разряда цифроаналогового преобразователя 3. В случае превышения этой разности допустимого предела происходит срабатывание порогового элемента 5 и запись единицы в первый разряд регистра 8. В конце первого такта происходит сброс в нулевое состояние блока 7 свертки и развертки кода. На втором такте блока 6 управления первой серией команд записывает единицу во второй разряд блока 7 свертки и развертки кода, обеспечивая тем самым включение второго разряда цифроаналогового преобразователя 3. Вторая серия команд обеспечивает выполнение операции развертки второго разряда цифроаналогового преобразователя 3. Так же как и в первом такте блока 4 выделения разности и пороговый элемент 5 вырабатывают соответствующий сигнал, подаваемый в блок 6 управления. В оставшихся  $(n-2)$  тактах схема работает аналогичным образом, обеспечивая последовательное включение и развертку оставшихся  $(n-2)$  разрядов цифроаналогового преобразователя, а также проверку выполнения соотношения (2).

Если на  $i$ -м такте пороговый элемент 5 срабатывает первый раз, то в  $i$ -й разряд регистра 8 записывается единица, а в остальных разрядах остаются нули. Если пороговый элемент 5 срабатывает на  $(i+1)$ -м такте, то в  $(i+1)$ -й разряд регистра 8 записывается единица, а в  $i$ -й разряд записывается ноль. Запись единиц в последующие разряды и нули в предыдущие разряды происходит до тех пор, пока не перестанет срабатывать пороговый элемент 5. Прекращение срабатывания порогового элемента свидетельствует о выполнении соотношения (2). Таким образом, в регистре оказываются записаны номера расстроенных разрядов. Метрологический контроль заканчивается проверкой возможности правильного преобразования входной величины в цифровой код.

Аналого-цифровой преобразователь осуществляет правильное преобразование входной аналоговой величины в цифровой код, если после каждой группы из  $m(1 \leq m \leq p)$  подряд расположенных неисправных или расстроенных разрядов

следует не менее  $m+1$  младших настроенных разрядов или, если имеется не более одной группы из  $m(1 \leq m \leq p)$  расстроенных или неисправных разрядов.

Контроль происходит следующим образом.

По сигналу блока 6 управления в блок 7 свертки и развертки кода заносится максимальное число, которое можно представить в минимальной форме и производится полная развертка кода. Затем производится операция свертки кода, причем свертка кода в разряды, номера которых зафиксированы в регистре 8, запрещается. Если хотя бы в одном разряде блок 7 свертки и развертки кода, номер которого зафиксирован в регистре 8, по окончании выполнения операции свертки записывается единица, блок 9 логических элементов вырабатывает контрольный сигнал, указывающий на невозможность правильного преобразования входной аналоговой величины в цифровой эквивалент.

В режиме непосредственного преобразования входной аналоговой величины в цифровой код аналого-цифровой преобразователь работает по методу поразрядного кодирования, причем в процессе уравнивания входной аналоговой величины разряды, номера которых зафиксированы в регистре 8, не включаются.

Формула изобретения

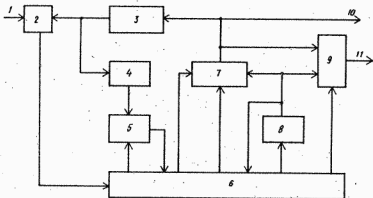
Аналого-цифровой преобразователь, содержащий элемент сравнения, первый вход которого подключен ко входу аналого-цифровой преобразователя, второй вход элемента сравнения соединен с выходом цифроаналогового преобразователя, выход элемента сравнения соединен с первым входом блока управления второй вход которого соединен с выходом порогового элемента, первый выход блока управления соединен с управляющим входом порогового элемента, информационный вход которого соединен с выходом блока выделения разности, вход блока выделения разности соединен с выходом цифроаналогового преобразователя, второй выход блока управления соединен со входом регистра, о т л и ч а ю щ и й с я тем, что, с целью повышения эффективности метрологического контроля, он дополнительно содержит блок свертки и развертки кода и блок логических элементов, причем третий выход блока управления соединен с первым информационным входом блока свертки и развертки кода, второй выход блока управления соединен со вторым информационным входом блока свертки и развертки кода, первым информационным входом блока логических элементов и третьим входом блока управления, четвертый выход блока управления соединен с управляющим входом блока

свертки и развертки кода, выход которого соединен со входом цифроаналогового преобразователя, вторым информационным входом блока логических элементов и выходом аналого-цифрового преобразователя, пятый выход блока управления соединен с управляющим входом блока логических элементов, выход которого подключен к контрольному выходу аналого-цифрового преобразователя.

Источники информации, принятые во внимание при экспертизе

1. Гитис Э.И. Преобразователи для электронных цифровых вычислительных устройств, "Энергия", М., 1975., с. с.298.

2. Авторское свидетельство СССР по заявке № 2624305/18-21, кл. Н 03 К 13/02, 1979.



Редактор О. Малец

Составитель Ю. Богданов

Техред С. Мигунова

Корректор М. Шарова

Заказ 9073/65

Тираж 995

Подписное

ВНИИПИ Государственного комитета СССР  
по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4