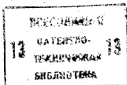




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТРЫТКИ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3433630/18-21
(22) 03.05.82
(46) 07.10.83. Бюл. № 37
(72) А.П. Стахов, А.Д. Азаров,
В.И. Моисеев, В.П. Волков
и Ю.Н. Ухвак
(71) Винницкий политехнический ин-
ститут
(53) 681.325(088.8)
(56) 1. Цифровые электроизмеритель-
ные приборы. Под ред. В.М. Шляндина,
"Энергия", 1972, с. 282.

2. Стахов А.П., Вишняков Ю.М.
О повышении информационной надеж-
ности аналого-цифровых преобразователей
следящего типа. Сб. "Проблемы созда-
ния преобразователей формы информа-
ции". Материалы III Всесоюзного
симпозиума. Киев. "Наукова думка",
1976, с. 16.

3. Авторское свидетельство СССР
№ 783979, кл. Н 03 К 13/02, 1979.

(54) (57) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРА-
ЗОВАТЕЛЬ, содержащий элемент сравне-
ния, первый вход которого соединен
с входной шиной, цифроаналоговый
преобразователь, логический блок,
блок управления, блок анализа кодов,
первый реверсивный счетчик, выход
которого соединен с входами блока
анализа кодов и цифроаналогового
преобразователя, выход которого сое-
динен с вторым входом элемента срав-
нения, выход которого соединен с вхо-
дом логического блока, выходы кото-
рого соединены с первыми входами
первого реверсивного счетчика, о т-
л и ч а ю щ и я с я тем, что, с
целью повышения линейности выход-

ной характеристики аналого-цифрово-
го преобразователя, в него введены
блок выделения нулевого кода, вто-
рой реверсивный счетчик, коммута-
тор, первый и второй блоки синтеза
кодов, блок цифровых элементов срав-
нения, блок регистров, блок адреса-
ции, первый выход и вход которого
соединены с первым выходом и входом
блока регистров соответственно,
второй выход которого соединен с
первым входом блока цифровых элемен-
тов сравнения, второй вход которого
соединен с выходом первого ревер-
сивного счетчика, а выход - с первы-
ми входами блока управления и вто-
рого блока синтеза кодов, второй
вход которого соединен с выходом
первого реверсивного счетчика, тре-
тий вход - с первым выходом блока
управления, второй выход которого
соединен с вторым входом первого
реверсивного счетчика, третий вход
которого соединен с выходом комму-
татора, первый и второй входы кото-
рого соединены с выходами первого
и второго блоков синтеза кодов соот-
ветственно, а третий вход - с треть-
м выходом блока управления, второй
вход которого соединен с выходом
блока выделения нулевого кода, вход
которого соединен с выходной шиной
и выходом второго реверсивного счет-
чика, первые входы которого соеди-
нены с выходами логического блока,
а второй вход - с четвертым выходом
блока управления, третий и четвер-
тый входы которого соединены с вы-
ходами блока анализа кодов и эле-
мента сравнения соответственно.

Изобретение относится к вычислительной и измерительной технике и может быть использовано для преобразования аналоговых величин в цифровые.

Известен аналого-цифровой преобразователь, содержащий блок сравнения, генератор импульсов, блок логики, реверсивный счетчик, преобразователь код-напряжение, дешифратор и блок отсчета [1].

Недостатком аналого-цифрового преобразователя является зависимость линейности преобразования от линейности выходной характеристики цифроаналогового преобразователя.

Известен аналого-цифровой преобразователь, содержащий устройство сравнения, реверсивный счетчик, преобразователь код-напряжение, логическое устройство, генератор импульсов и фильтр [2].

Недостатком такого аналого-цифрового преобразователя является зависимость линейности от погрешности линейности выходной характеристики цифроаналогового преобразователя.

Наиболее близким по технической сущности к предлагаемому является аналого-цифровой преобразователь, содержащий элемент сравнения первый вход которого соединен с входной шиной, цифроаналоговый преобразователь, логический блок, блок управления, блок анализа кодов, первый реверсивный счетчик, выход которого соединен с входами блока анализа кодов и цифроаналогового преобразователя, выход которого соединен с вторым входом элемента сравнения, выход которого соединен с входом логического блока, выходы которого соединены с первыми входами первого реверсивного счетчика [3].

Недостатком этого преобразователя является низкая линейность выходной характеристики при наличии отклонений от требуемых значений весов разрядов цифроаналогового преобразователя.

Цель изобретения - повышение линейности выходной характеристики аналогоцифрового преобразователя.

Для достижения цели в аналого-цифровой преобразователь, содержащий элемент сравнения, первый вход которого соединен с входной шиной, цифроаналоговый преобразователь, логический блок, блок управления, блок анализа кодов, первый реверсивный счетчик выход которого соединен со входами блока анализа кодов и цифроаналогового преобразователя, выход которого соединен с входом элемента сравнения, выход которого соединен с входом логического блока, выходы которого соединены с первыми входами первого реверсивного счетчика, введены дополнительно блок вы-

деления нулевого кода, второй реверсивный счетчик, коммутатор, первый и второй блоки синтеза кодов, блок цифровых элементов сравнения, блок регистров, блок адрессации,

- 5 первые выход и вход которого соединены с первым выходом и входом блока регистров соответственно, второй выход которого соединен с первым входом блока цифровых элементов сравнения, второй вход которого соединен с выходом первого реверсивного счетчика, а выход - с первыми входами блока управления и второго блока синтеза кодов, второй вход которого соединен с выходом первого реверсивного счетчика, третий вход - с первым выходом блока управления, второй выход которого соединен с вторым входом первого реверсивного счетчика, третий вход которого соединен с выходом коммутатора, первый и второй входы которого соединены с выходами первого и второго блоков синтеза кодов соответственно, а
- 10 третий вход - с третьим выходом блока управления, второй вход которого соединен с выходом блока выделения нулевого кода, вход и выходом второго реверсивного счетчика, первые входы которого соединены с выходами логического блока, а второй вход - с четвертым выходом блока управления, третий и четвертый входы которого соединены с выходами блока анализа кодов и элемента сравнения соответственно.
- 15
- 20
- 25
- 30
- 35

На чертеже представлена функциональная схема аналого-цифрового преобразователя.

- 40 Устройство содержит вход 1 аналого-цифрового преобразователя, элемент 2 сравнения, цифроаналоговый преобразователь 3, первый реверсивный счетчик 4, второй реверсивный счетчик 6, логический блок 5, коммутатор 7, блок 8 анализа кодов, первая блок 9 синтеза кодов, вторая блок 10 синтеза кодов, блок 11 цифровых элементов сравнения, блок 12 регистров, блок 13 адресации, блок 14 выделения нулевого кода, блок 15 управления, выход 16 аналого-цифрового преобразователя.
- 45
- 50

- Вход 1 аналого-цифрового преобразователя, на который подается преобразуемая аналоговая величина, соединен с первым входом элемента 2 сравнения, второй вход которого соединен с выходом цифроаналогового преобразователя 3, выход элемента 2 сравнения соединен с четвертым входом блока 15 управления, обеспечивающего работу всего устройства, и с управляющим входом логического блока 5, управляющего работой реверсивных счетчиков 4 и 6. Выход первого реверсивного счетчика 4, вы-
- 55
- 60
- 65

полняющего также функции блока свертки и развертки кодов, соединен с входом блока 3, с вторым информационным входом блока 13 адресации, обеспечивающего запись и выборку кодов в блоке 12 регистров, с вторым входом блока 11 цифровых элементов сравнения, осуществляющих сравнение содержимого счетчика 4 с содержимым блока 12, с первым входом блока 9 синтеза кодов, формирующего кодовую комбинацию по содержанию реверсивного счетчика 4 и одного из регистров блока 12, с вторым входом блока 10 синтеза кодов, предназначенного для формирования кодовой комбинации по содержимому счетчика 4 и выходящим сигналам блока 11 цифровых элементов сравнения, и с входом блока 8 анализа кодов, анализирующего содержимое счетчика 4. Выход блока 8 соединен с третьим входом блока 15 управления. Первый вход блока 11 соединен с вторым выходом блока 12 регистров, в котором содержатся переходные кодовые комбинации по числу "неточных" разрядов цифроаналогового преобразователя 3. Выход блока 11 соединен с первым входом блока 10 синтеза кодов и с первым входом блока 15 управления. Первый выход блока 12 соединен с первым входом блока 13 адресации, первый выход которого соединен с входом блока 12, а второй выход - с вторым входом блока 9 синтеза кодов. Выходы первого и второго блоков 9 и 10 синтеза кодов соединены через коммутатор 7 с информационным входом реверсивного счетчика 4. Первый и второй счетные входы реверсивных счетчиков 4 и 6 соединены с выходами логического блока 5. Выход реверсивного счетчика 6 является выходом аналого-цифрового преобразователя и соединен с входом блока 14 выделения нулевого кода, выход которого соединен с вторым входом блока 15 управления. Второй, первый, третий и четвертый выходы блока 15 управления соединены соответственно с управляющими входами реверсивного счетчика 4, блока 13 адресации, коммутатора 7 и реверсивного счетчика 6.

Аналого-цифровой преобразователь работает в двух режимах: режиме проверки, в процессе которого определяются переходные кодовые комбинации, и режиме непосредственного преобразования входной аналоговой величины в код "золотой" p -пропорции.

Переходная кодовая комбинация является одной из форм представления заданного числа, для которой выходная аналоговая величина цифроаналогового преобразователя 3 соответствует заданной цифровой величине,

с точностью до младшего кванта. p -я переходная кодовая комбинация вызывает появление на выходе цифроаналогового преобразователя 3 аналоговой величины, соответствующей реальному весу p -го разряда цифроаналогового преобразователя 3 минус один младший квант.

Цифроаналоговый преобразователь 3 устройства должен быть построен на основе избыточно-весовых кодов, например, кодов Фибоначи и кодов "золотой" p -пропорции.

В режиме преобразования входных аналоговых величин A_x в код "золотой" p -пропорции, при условии, что $(p+1)$ младших разряда, точнее, устройство работает следующим образом.

Преобразуемая аналоговая величина A_x с входа 1 подается на первый вход элемента 2 сравнения, который осуществляет сравнение входной аналоговой величины с величиной сигнала A_k обратной связи, поступающего с выхода цифроаналогового преобразователя 3. Разность вышеуказанных величин $\Delta A = A_x - A_k$ преобразуется в код "золотой" p -пропорции по методу следящего уравнивания с помощью логического блока 5, реверсивного счетчика 4 и блока 15 управления. Результат преобразования формируется в реверсивном счетчике 6, причем в процессе прямого счета содержимое счетчика 4 постоянно сравнивается с помощью блока 11 цифровых элементов сравнения, с содержимым блока 12 регистров, в котором содержатся переходные кодовые комбинации, определенные в режиме проверки. Каждая p -я переходная кодовая комбинация вызывает появление на выходе цифроаналогового преобразователя 3 аналоговой величины, соответствующей реальному весу p -го разряда цифроаналогового преобразователя 3 минус один младший квант. Тогда, чтобы исключить разрывы в выходной характеристике цифроаналогового преобразователя 3, вызванные несоответствием весов разрядов требуемым значениям, в процессе прямого счета включение каждого p -го "неточного" разряда разрешается лишь после формирования в счетчике 4 кода, равного p -й переходной кодовой комбинации.

Если на i -м такте преобразования один из цифровых элементов сравнения блока 11 выработал сигнал, свидетельствующий о том, что содержимое счетчика 4 равно содержимому одного из регистров блока 12, то блок 15 управления переводит счетчик 4 из режима счета в режим записи. В блоке 10 синтеза кодов по содержимому счетчика 4 сигналом из блока цифро-

внх элементов сравнения формируется код, аналоговый эквивалент которого точно на младший квант больше входной аналоговой величины цифроаналогового преобразователя 3 на 1-м такте преобразования.

На следующем такте по сигналу из блока 15 происходит запись, через коммутатор 7, содержимого блока 10 в реверсивный счетчик 4. Затем блок 15 управления переводит счетчик 4 в режим счета.

В процессе обратного счета блок 8 анализа кодов анализирует содержимое реверсивного счетчика 4 и выделяет все кодовые комбинации, в которых ℓ -я "неточный" разряд является значащим, а разряды с номерами $i < \ell$ - нулевыми. По сигналу из блока 8 анализа кодов блок 15 управления переключает реверсивный счетчик 4 из режима счета в режим записи, а также формирует адрес, по которому блок 13 адресации производит выборку из блока 12 регистров ℓ -я переходной кодовой комбинации. Блок 9 синтеза кодов по содержимому реверсивного счетчика 4 и ℓ -я переходной кодовой комбинации формирует код, аналоговый эквивалент которого точно на один младший квант меньше входной аналоговой величины цифроаналогового преобразователя 3. На следующем такте преобразования по сигналу блока 15 управления происходит запись через коммутатор 7 содержимого блока 9 в реверсивный счетчик 4. Затем блок 15 управления переводит счетчик 4 в режим счета.

Таким образом, число импульсов, поступившее на реверсивный счетчик 4, соответствует входной аналоговой величине A_x с точностью до младшего кванта. Одновременно подсчет импульсов от логического блока 5 ведется в реверсивном счетчике 6, в котором формируется результат преобразования.

В режиме проверки определяют переходные кодовые комбинации. Процесс проверки начинается с $(p+2)$ -го разряда цифроаналогового преобразователя при условии, что $(p+1)$ младших разряда - точные.

В этом режиме устройство работает следующим образом.

На вход 1 аналогоцифрового преобразователя подается ступенчатого-нарастающая аналоговая величина, ℓ -я ступень которой обеспечивает при кодировании включение ℓ -го "неточного" разряда цифроаналогового преобразователя 3 и используется для определения ℓ -я переходной кодовой комбинации. Процесс определения ℓ -я переходной кодовой комбинации состоит из трех этапов.

На первом этапе производится преобразование величины ℓ -я ступени

в код "золотой" P -пропорции описанным выше способом, причем, счет в реверсивном счетчике 6 разрешается лишь после включения в счетчике 4 ℓ -го разряда.

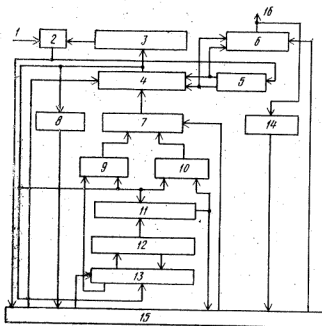
- 5 На втором этапе происходит исключение ℓ -го поверяемого разряда путем выполнения операции развертки в реверсивном счетчике 4. Затем процесс кодирования продолжается в реверсивном счетчике 4, причем, если после исключения поверяемого разряда состояние элемента 1 сравнения не изменяется, то реверсивный счетчик 4 под воздействием логического блока приводится в режим обратного счета импульсов. Если же состояние элемента 2 сравнения изменяется, то реверсивный счетчик 4 работает в режиме прямого счета импульсов, при этом операция свертки в поверяемый разряд запрещена. Кодирование прекращается при изменении состояния элемента 2 сравнения.

- На третьем этапе по команде из блока 15 управления реверсивные счетчики 4 и 6 начинают работать в режиме обратного счета импульсов до момента обнуления содержимого реверсивного счетчика 6, на что указывает блок 14 выделения нулевого кода. После обнуления содержимого реверсивного счетчика 6 из содержимого счетчика 4 вычитается еще один младший квант. В результате в блоке 4 сформируется ℓ -я переходная комбинация, аналоговый эквивалент которой точно на один младший квант меньше реального веса ℓ -го разряда цифроаналогового преобразователя 3. По команде из блока 15 управления содержимое счетчика 4 через блок 13 адресации записывается в блок 12 регистров.

- Процесс определения $(\ell+1)$ -я переходной кодовой комбинации аналогичен описанному выше, однако, при этом необходимо учитывать ранее определенные переходные кодовые комбинации, использование которых позволяет в процессе кодирования устранить скачки аналоговой величины, вызванные отклонениями весов разрядов цифроаналогового преобразователя 3 от требуемых значений, на участке выходной характеристики, определяемой разрядами цифроаналогового преобразователя 3 с номерами.

- Результаты проверки могут многократно использоваться в режиме непосредственного преобразования измеряемой аналоговой величины в код "золотой" p -пропорции.

- Таким образом, введение новых блоков и связей позволяет повысить линейность выходной характеристики АЦП, построенного на низкочастотных аналоговых узлах, более чем на порядок.



Редактор Е. Лушников	Составитель И. Романова	Корректор О. Тигор
Заказ 7752/56	Техред Т. Фанта	Подписное
Тираж 936		
ВНИИПИ Государственного комитета СССР		
по делам изобретений и открытий		
113035, Москва, Ж-35, Раушская наб., д. 4/5		
Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4		