



ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

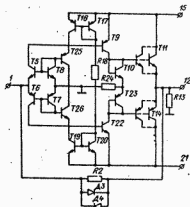


- (21) 4204509/24-21
(22) 02.03.87
(46) 07.01.89. Бюл. № 1
(72) А.Д. Азаров, В.Я. Стейская,
Ю.М. Степайко и М.И. Демин
(53) 621.374.33(088.8)
(56) Авторское свидетельство СССР
№ 1363452, кл. Н 03 К 5/24, 31.10.86.

(54) ВЫХОДНОЕ УСТРОЙСТВО СХЕМЫ СРАВНЕНИЯ ТОКОВ

(57) Изобретение относится к импульсной технике и может быть использовано в аналого-цифровых преобразователях и цифровых измерительных приборах. Цель изобретения - повышение точности сравнения кодов - достигается за счет уменьшения напряжения сдвига и уменьшения потребляемой мощности.

При включении питания через резистор 18 и транзисторы (Т) 17 и 20 в диодном включении протекает ток смещения. Так как коэффициент отражения токовых зеркал, выполненных на Т 16, 17 и 19, 20, практически равен единице, то через Т 16-19 протекает ток, равный току смещения. Базовый ток Т 25 и 26 в 8 раз меньше этого тока и протекает через Т 8, 7, являющиеся датчиками токовых зеркал на Т 8, 5 и 7, 6 соответственно, коэффициент отражения которых равен единице. Схема предложенного устройства выполнена симметрично относительно шины нулевого потенциала, и в описании изобретения приводится работа в динамическом режиме только первой половины схемы предложенного устройства. 1 ил.



Изобретение относится к импульсной технике и может быть использовано в аналого-цифровых преобразователях и в цифровых измерительных приборах.

Цель изобретения - повышение точности сравнения токов за счет уменьшения напряжения сдвига и уменьшение потребляемой мощности.

На чертеже представлена принципиальная схема предлагаемого входного устройства схемы сравнения токов.

Входное устройство схемы сравнения токов содержит входную шину 1, которая подключена к первым выводам первого резистора 2 и двух встречно включенных диодов 3 и 4, эмиттеру первого 5 и эмиттеру второго 6 транзистора, база которого соединена с базой и коллектором третьего транзистора 7, эмиттер которого соединен с шиной нулевого потенциала и с эмиттером четвертого транзистора 8, коллектор и база которого соединены между собой и с базой первого транзистора 5, коллектор которого соединен с базой пятого транзистора 9, коллектор которого соединен с базой шестого транзистора 10 и с базами седьмого транзистора 11, состоящего из параллельно включенных транзисторов, эмиттеры которых соединены с выходной шиной 12, первым выводом второго резистора 13, второй вывод которого соединен с шиной нулевого потенциала, вторыми выводами первого резистора 2 и двух встречно включенных диодов 3, 4, эмиттерами восьмого транзистора 14, состоящего из параллельно соединенных транзисторов, а коллекторы - с шиной 15 положительного питания, с эмиттерами девятого 16 и десятого 17 транзисторов, базы которых соединены между собой и подключены к коллектору десятого транзистора 17 и первым выводом третьего резистора 18, второй вывод которого соединен с базой одиннадцатого транзистора 19, коллектором и базой двенадцатого транзистора 20, эмиттер которого соединен с шиной 21 отрицательного питания, с эмиттером одиннадцатого транзистора 19 и коллекторами восьмого транзистора 14, базы которого соединены с коллектором тринадцатого транзистора 22 и базой четырнадцатого 23, эмиттер которого соединен с эмитте-

ром шестого транзистора 10, коллектор второго транзистора 6 соединен с базой тринадцатого транзистора 22, четвертый резистор 24 первым выводом соединен с эмиттерами шестого и четырнадцатого транзисторов 10 и 23, коллекторы которых соединены со своими базами, второй вывод четвертого резистора 24 соединен с шиной нулевого потенциала, с коллектором пятнадцатого 25 и коллектором шестнадцатого 26 транзисторов, база которого соединена с коллектором и базой третьего транзистора, а эмиттер - с коллектором одиннадцатого транзистора 19, база пятнадцатого транзистора 25 соединена с коллектором и базой четвертого транзистора 8, а эмиттер - с коллектором девятого транзистора 16, эмиттер пятого транзистора 9 соединен с шиной 15 положительного питания, а эмиттер тринадцатого транзистора 22 - с шиной 21 отрицательного питания.

Входное устройство схемы сравнения токов работает следующим образом.

При включении питания через резистор 18 и транзисторы 17 и 20, включенных в диодном включении, протекает ток смещения $I_{см}$, равный

$$I_{см} = \frac{U_{пит}^+ + U_{пит}^- - U_{БЭ17} - U_{БЭ20}}{R18},$$

где $U_{пит}^+$, $U_{пит}^-$ - напряжение питания положительного и отрицательного источника питания, соответственно; $U_{БЭ17}$, $U_{БЭ20}$ - напряжение база-эмиттер транзисторов 17 и 20; R18 - значение резистора 18.

Так как коэффициент отражения токовых зеркал на транзисторах 16, 17 и 19, 20 практически равен единице, то через транзисторы 16-19 будет протекать ток, равный $I_{см}$. Базовый ток транзисторов 25 и 26, в β раз меньший $I_{см}$, протекает через транзисторы 8 и 7, являющиеся датчиками токовых зеркал на транзисторах 8, 5, 7 и 6 соответственно, коэффициент отражения которых равен единице. Выходной ток токовых зеркал является базовым током транзисторов 9 и 22. При согласованности транзисторов 26, 22, 25 и 9, 8

и 5, 6 и 7 выходной ток транзисторов 9 и 22 практически будет равен $I_{см}$. Протекая через транзисторы 10 и 23 в диодном включении, являющиеся датчиками токовых зеркал на транзисторах 10, 11 и 23, 14 соответственно, через транзисторы 11 и 14 устанавливается ток, равный $I_{см}$. При идентичности параметров транзисторов прямой и обратной проводимости, при входном токе $\Delta I_{вх} = 0$, на выходе предлагаемого устройства $\Delta I_{вых}$ также был бы равен нулю. При использовании реальных транзисторов разных проводимостей, имеющих разброс, на резисторе 13 и резисторе $2\Delta I_{вх} \neq 0$ создает напряжение смещения $U_{см} \neq 0$, уменьшающее точность сравнения токов.

Работа схемы в динамическом режиме происходит следующим образом. Учитывая, что схема симметричная относительно шины нулевого потенциала, рассмотрим работу только одной половины схемы, например нижней, при веткающем входном токе $I_{вх} \neq 0$. В данном случае первый каскад на транзисторе 6, включенный по схеме с общей базой, что обеспечивает интакое входное сопротивление во всей полосе частот, создает усиление по току, равное α_6 , вторым усилительным каскадом является схема с общим эмиттером на транзисторе 22 с коэффициентом усиления по току, равным β_{22} . Третьим каскадом усиления является токовое зеркало на транзисторах 23 и 14 с коэффициентом усиления по току $K_{I_{14}}$, равным: R_{24}/R_{13} . При $R_{24} \infty K_{I_{14,23}}$ равен β_{14} .

Работа второй половины предлагаемого устройства аналогична рассматриваемой, только с противоположными по знаку приращениями. Коэффициент усиления по току предлагаемого устройства $K_{I_{\Delta y}}$ будет равен

$$K_{I_{\Delta y}} = \frac{R_{24}}{R_{13}} \cdot \frac{\alpha_6 \cdot \beta_{22} + \alpha_6 \cdot \beta_9}{2}$$

где α_6 , α_{22} — коэффициенты усиления по току транзисторов 6 и 5, соответственно;
 β_{22} , β_9 — коэффициенты усиления по току транзисторов 22 и 9;
 R_{24} , R_{13} — значения резисторов 24 и 13 соответственно.

Как видно из формулы коэффициент усиления предлагаемого устройства, резистор 24, называемый резистором масштаба, служит для уменьшения коэффициента усиления и расширения полосы пропускания входного устройства схемы сравнения токов.

Ф о р м у л а и з о б р е т е н и я

Входное устройство схемы сравнения токов, содержащее три резистора, два диода, четырнадцать транзисторов, шину нулевого потенциала, шину положительного питания, шину отрицательного питания, выходную шину, входную шину, подключенную к первым выводам первого резистора и двух встречно включенных диодов, эмиттеру первого и эмиттеру второго транзистора, база которого соединена с базой и коллектором третьего транзистора, эмиттер которого соединен с шиной нулевого потенциала и с эмиттером четвертого транзистора, коллектор и база которого соединены между собой и с базой первого транзистора, коллектор которого соединен с базой пятого транзистора, коллектор которого соединен с базой шестого транзистора и с базой седьмого транзистора, состоящего из параллельно включенных транзисторов, эмиттеры которых соединены с выходной шиной, первым выводом второго резистора, второй вывод которого соединен с шиной нулевого потенциала, вторыми выводами первого резистора и двух встречно включенных диодов, эмиттерами восьмого транзистора, состоящего из параллельно соединенных транзисторов, а коллекторы — с шиной положительного питания, с эмиттерами девятого и десятого транзисторов, базы которых соединены между собой и подключены к коллектору десятого транзистора и первому выводу третьего резистора, второй вывод которого соединен с базой одиннадцатого транзистора, коллектором и базой двенадцатого транзистора, эмиттер которого соединен с шиной отрицательного питания, с эмиттером одиннадцатого транзистора и коллекторами восьмого транзистора, базы которого соединены с коллектором тринадцатого транзистора и базой четырнадцатого, эмиттер которого соеди-

ней с эмиттером шестого транзистора, а коллектор второго транзистора соединен с базой тринадцатого транзистора, отличающемся тем, что, с целью повышения точности сравнения токов и уменьшения потребляемой мощности, в него введены пятнадцатый и шестнадцатый транзисторы, четвертый резистор, который первым выводом соединен с эмиттерами шестого и четырнадцатого транзисторов, коллекторы которых соединены с базами своих транзисторов, второй вывод четвертого резистора соединен с шиной

нулевого потенциала, с коллектором пятнадцатого и коллектором шестнадцатого транзисторов, база которого соединена с коллектором третьего транзистора, а эмиттер - с коллектором одиннадцатого транзистора, при этом база пятнадцатого транзистора соединена с коллектором четвертого транзистора, а эмиттер - с коллектором девятого транзистора, эмиттер пятого транзистора соединен с шиной положительного питания, а эмиттер тринадцатого транзистора - с шиной отрицательного питания.

Составитель Н. Маркин

Редактор Г. Волкова

Техред М. Моргентал

Корректор М. Максимишинец

Заказ 6975/54

Тираж 929

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4