



ГОСУДАРСТВЕННЫЙ КОМИТЕТ  
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ  
ПРИ ГИИТ СССР

ВСЕОБЩАЯ  
ПАТЕНТНО-ТЕХНИЧЕСКАЯ  
БИБЛИОТЕКА

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

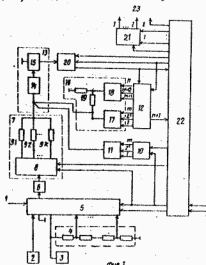
## И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

1

- (21) 4260607/24-24  
(22) 15.06.87  
(46) 23.07.89. Бюл. № 27  
(71) Специальное конструкторско-технологическое бюро "Модуль" Винницкого политехнического института и Винницкий политехнический институт  
(72) А.П.Стахов, А.Д.Азаров, В.И.Моисеев, В.П.Марценюк, В.Я.Стейская, В.В.Лысюк, Т.Н.Васильева, А.Е.Рафалюк, Л.В.Крупельницкий и В.Я.Майстришин  
(53) 681.325(088.8)  
(56) Авторское свидетельство СССР № 1027815, кл. Н 03 М 1/26, 1981. Авторское свидетельство СССР № 1216827, кл. Н 03 М 1/26, 1984.

2

- (54) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ  
(57) Изобретение относится к области цифровой измерительной и вычислительной техники и может быть использовано для преобразования аналоговых величин в цифровые. Цель - повышение точности преобразования в широком температурном диапазоне. Аналого-цифровой преобразователь содержит аналоговую входную шину 1, преобразователь 2 температуры в напряжение, источник 3 опорного напряжения, блок 4 резистивных делителей напряжения, аналоговый коммутатор 5, повторитель 6 напряжения, управляемый масштабный преобразователь 7 напряжения - ток, выполненный



на аналоговом коммутаторе 8 и масштабных резисторах 9.1-9.К, регистр 10 сдвига, вспомогательный преобразователь 11 код - ток, регистр 12 последовательных приближений, блок 13 сравнения токов, выполненный на преобразователе 14 ток - напряжение и компараторе 15 напряжений, основной преобразователь 16 код - ток, выполненный на преобразователе 17 код - ток старших разрядов, преобразователе 18 код - ток младших разрядов и резистивном делителе 19 тока, триггер 20,

15

Изобретение относится к цифровой измерительной и вычислительной технике и может быть использовано для преобразования аналоговых величин в цифровые.

Цель изобретения - повышение точности преобразования в широком температурном диапазоне.

На фиг. 1 приведена функциональная схема аналого-цифрового преобразователя; на фиг. 2 - функциональная схема вычислительно-управляющего блока.

Аналого-цифровой преобразователь (фиг. 1) содержит аналоговую входную шину 1, преобразователь 2 температуры в напряжение, источник 3 опорного напряжения, блок 4 резистивных делителей напряжения, аналоговый коммутатор 5, повторитель 6 напряжения, управляемый масштабный преобразователь 7 напряжение - ток, выполненный на аналоговом коммутаторе 8 и масштабных резисторах 9.1-9.К, регистр 10 сдвига, вспомогательный преобразователь 11 код - ток, регистр 12 последовательных приближений, блок 13 сравнения токов, выполненный на преобразователе 14 ток - напряжение и компараторе 15 напряжений, основной преобразователь 16 код - ток, выполненный на преобразователе 17 код - ток старших разрядов, преобразователе 18 код - ток младших разрядов и резистивном делителе 19 тока, триггер 20, выходной регистр 21, вычислительно-управляющий блок 22 и информационную выходную шину 23.

Вычислительно-управляющий блок 22 (фиг. 2) выполнен на центральном процессоре 24, блоке 25 постоянной памяти, блоке 26 оперативной памяти, бло-

выходной регистр 21, вычислительно-управляющий блок 22, информационную выходную шину 23. Особенностью устройства является исключение из результата преобразования температурной составляющей погрешности нелинейности основного преобразователя 16 код - ток, аддитивных и мультипликативных погрешностей аналогового коммутатора 5, повторителя 6 напряжения, управляемого масштабного преобразователя 7 напряжение - ток и блока 13 сравнения токов. 3 з.п. ф-лы, 2 ил.

15

ке 27 дешифрации, устройстве 28 ввода и блоке 29 остановки-запуска, выполненном на D-триггере.

Основной преобразователь 16 код - ток выполнен на основе избыточного измерительного кода.

В предлагаемом преобразователе в блок 25 постоянной памяти заносится только веса некорректируемых разрядов, временным дрейфом которых можно пренебречь. Коды, им соответствующие, занимают небольшой объем памяти. При изготовлении преобразователя требуется проводить измерения только в трех температурных точках (при нормальной температуре, максимальной и минимальной). При функционировании преобразователя при температурах, отличных от измеренных, в вычислительно-управляющем блоке вычисляются значения интересующих параметров с использованием методов интерполяции.

Данный подход позволяет применять не термостатированный источник 3 опорного напряжения и блок 4 резистивных делителей напряжения, выходные значения напряжений которых в трех температурных точках измеряются в процессе изготовления, заносится в блок 25 постоянной памяти и используются при вычислении в процессе непосредственного преобразования.

Особенностью преобразователя является исключение из результата преобразования температурной составляющей погрешности нелинейности основного преобразователя 16 код - ток, аддитивных и мультипликативных погрешностей аналогового коммутатора 5, повторителя 6 напряжения, управляемого масштабного преобразователя 7 напря-

жение - ток и блока 13 сравнения токов. Причем коррекция температурных зависимостей реальных весов для группы точных разрядов и величин опорных напряжений производится с использованием метода интерполяции. Так, практически целесообразным является интерполяция значений функции по неко-

торому числу экспериментально снятых точек (узлов интерполяции). При этом, воспользовавшись, например, методом интерполяции функций по Лагранжу, искомым функцию  $U(t)$ , с любой заданной точностью, можно представить в виде многочлена

$$U(t) = \sum_{j=1}^k U_j \frac{(t-t_1)(t-t_2)\dots(t-t_{j-1})(t-t_{j+1})\dots(t-t_k)}{(t_j-t_1)(t_j-t_2)\dots(t_j-t_{j-1})(t_j-t_{j+1})\dots(t_j-t_k)}, \quad (1)$$

где  $t$ ,  $U(t)$  - текущая температура и соответствующее ей напряжение;

$t_j$ ,  $U_j$  - значения температуры и напряжения в  $j$ -м узле интерполяции;

$k$  - число узлов интерполяции.

На этапе изготовления преобразователя в блок 25 памяти вычислительно-управляющего блока 22 заносятся коды, соответствующие весам "точных" разрядов, измеренных образцовым средством при различных температурах (например, при нормальной, минимальной и максимальной температурах), а также коды  $K_{оп1}^1$ ,  $K_{оп2}^2, \dots, K_{опk}^k$ , соответствующие опорным напряжениям  $A_{оп1}^1$ ,  $A_{оп2}^2, \dots, A_{опk}^k$  источника 3 опорного напряжения и блока 4 резистивных делителей напряжения. При определении текущего значения кодов, соответствующих весам "точных" разрядов или кодов, соответствующим опорным напряжениям, преобразователь кодирует выходное напряжение преобразователя 2 температура - напряжение и в соответствии с (1) организует вычислительный алгоритм. В дальнейшем полученные таким образом коды используются для коррекции линейности основного преобразования код - ток и коррекция мультипликативной составляющей преобразования.

При этом дополнительной погрешности за счет неточного определения кода, соответствующего выходному напряжению преобразователя 2 температура - напряжение, не возникает, так как его требуемая температурная чувствительность невысока.

Предлагаемый преобразователь позволяет проводить кодирование как высоких, так и низких уровней входного сигнала с высокой точностью. При этом из результата преобразования ис-

ключаются погрешности аналогового коммутатора 5, повторителя 6 напряжения, преобразователя 7 ток - напряжение и блока 13 сравнения токов ввиду того, что перечисленные блоки охвачены контуром цифровой коррекции. Абсолютные и относительные температурные погрешности масштабных резисторов 9 корректируются при помощи источника 3 опорного напряжения и блока 4 резистивных делителей напряжения.

При этом резисторы блока 4 резистивных делителей напряжения выполняются в микроэлектронном исполнении, абсолютный дрейф которых на 1-1,5 порядка выше относительного. Поэтому их относительным температурным дрейфом можно пренебречь.

Преобразователь функционирует в двух режимах: самоповерки и непосредственного преобразования.

Режим самоповерки состоит из четырех циклов.

В первом цикле определяется код, соответствующий температуре окружающей среды. Для этого при помощи аналогового коммутатора 5 к входу повторителя 6 напряжения подключается выход преобразователя 2 температура - напряжение и происходит кодирование. При этом результат кодирования представляет код искомой температуры, который и записывается в блок памяти.

Во втором цикле самоповерки происходит исключение погрешности нелинейности. Для этого определяются коды отклонений весов разрядов преобразователя 17 код - ток старших разрядов от требуемых значений без учета наклона кодирующей характеристики.

Также определяются коды отклонений весов разрядов с учетом температуры окружающей среды и использованием метода интерполяции по Лагранжу.

При помощи аналогового коммутатора 5 к входу повторителя 6 напряжения подключается шина нулевого потенциала. Вспомогательный преобразователь 11 код - ток формирует вспомогательную аналоговую величину  $\Lambda_0$ . Каждое значение аналоговой величины  $\Lambda_{0i}$  дважды уравнивается методом поразрядного кодирования разрядами основного преобразователя 16 код - ток, один раз с запретом включения поверяемого разряда, другой раз без запрета. При этом результаты каждого из двух кодирований  $K'_{\ell}$  и  $K''_{\ell}$  1-го разряда формируются в регистре 12 последовательно-приближения. По мере формирования кода  $K'_{\ell}$  производится формирование его двоичного эквивалента  $K''_{\ell 2}$  при помощи вычислительно-управляющего блока 22 по формуле

$$K''_{\ell 2} = \sum_{i=1}^{\ell-1} a'_i \cdot N_i,$$

где  $a'_i$  - цифра  $i$ -го разряда кода  $K'_{\ell}$  первого результата уравнивания;

$N_i$  - двоичный эквивалент  $i$ -го разряда.

Для кода  $K''_{\ell 2}$  также формируется его двоичный эквивалент по формуле

$$K''_{\ell 2} = K'_{\ell 2} - \sum_{i=1}^{\ell} a'_i \cdot N_i, \quad (2)$$

где  $a'_i$  - цифра  $i$ -го разряда кода  $K''_{\ell 2}$ .

Так как в выражении (2) коды  $N_i$  равны нулю при  $i > n+1$  (содержимое блока памяти нулевое), то код  $K''_{\ell 2}$  равен коду реального веса 1-го разряда ( $K_{\ell} = K''_{\ell 2}$ ) и записывается в блок 26 памяти.

Аналогичным образом производится определение кодов реальных весов остальных "неточных" разрядов с учетом ранее определенных кодов  $K_{\ell 2}$ .

Второй цикл заканчивается определением кодов реальных весов всех  $m$  "неточных" разрядов.

При дальнейшей работе в режиме самопроверки происходит определение аддитивной (погрешность нуля) и мультипликативной (погрешность масштаба) погрешностей преобразования.

В третьем цикле самопроверки происходит определение смещения нуля всего преобразователя. При этом шина нулевого потенциала подключена к входу повторителя 6 напряжения и происходит кодирование, в процессе которого формируется двоичный эквивалент кода  $K'_0$  по формуле

$$K'_0 = \sum_{i=1}^n a'_{0i} \cdot N_i,$$

где  $a'_{0i}$  - цифра  $i$ -го разряда кода результата уравнивания при кодировании при сигнале  $\Lambda_{0i} = 0$ .

Цикл заканчивается записью кода смещения нуля  $K'_0$  в блок памяти.

В четвертом цикле самопроверки определяется и исключается мультипликативная (погрешность масштаба) погрешность преобразования.

При функционировании преобразователя в этом цикле переключаются аналоговые коммутаторы 5 и 8, подключая поочередно через повторитель 6 напряжения опорные напряжения  $\Lambda'_{0i}, \Lambda'_{0i+1}, \dots, \Lambda'_{0n}$  к масштабным резисторам 9, 1-9, К. Далее происходит кодирование каждого из опорных напряжений. По мере формирования кода результата уравнивания в регистре 12 последовательно-приближения в вычислительно-управляющем блоке 22 формируется код масштаба  $K''_m$  по формуле

$$K''_m = \sum_{i=1}^n a'_m \cdot N_i - K'_0,$$

где  $a'_m$  - цифра  $i$ -го разряда кода результата уравнивания,  $p=1, 2, \dots, K$ .

Затем в вычислительно-управляющем блоке 22 вычисляется код  $K''_{0n}(t)$  с использованием соотношения (1). После

получения кода  $K''_{0n}(t)$  происходит деление кода  $K''_{0n}(t)$  на код  $K''_m$ . В результате деления формируется код масштабного коэффициента  $K^p$ , на который перемножаются все коды реальных весов "неточных" разрядов, определенных во втором цикле и хранящихся в блоке 26 памяти вычислительно-управляющего блока.

Таким образом, коды реальных весов "неточных" разрядов определяются с учетом наклона кодирующей характеристики по формуле

$$K''_{pt} = K''_{0n} \cdot K^p.$$

Цикл заканчивается записью в блок памяти всех кодов  $K''_{pt}$ , где они хранятся до проведения следующего цикла проверки.

В режиме непосредственного преобразования входной аналоговый сигнал в зависимости от уровня через аналоговые коммутаторы 5 и 8 посту-

пает на вывод одного из масштабных резисторов 9 и преобразуется в рабочий код  $K_{раз}$  методом поразрядного кодирования. Параллельно формированию кода  $K_{раз}$  в вычислительно-управляющем блоке 22 происходит формирование выходного двоичного кода с учетом кодов реальных весов, скорректированных по масштабу, и кода смещения нуля, полученных в режиме самопроверки. Скорректированный выходной код вычисляется по формуле

$$K_{вых} = \sum_{i=1}^n a_i N_i + K_0.$$

Затем код  $K_{вых}$  переписывается в выходной регистр 21 и по управляющему сигналу "Окончание преобразования" его можно считать с выходной шиной 23. На этом непосредственное преобразование заканчивается.

#### Ф о р м у л а и з о б р е т е н и я

1. Аналого-цифровой преобразователь, содержащий аналоговый коммутатор, первый информационный вход которого является входной аналоговой шиной, первый управляющий вход подключен к первому выходу вычислительно-управляющего блока, первый и второй входы которого являются соответственно входными шинами "Пуск" и "Сброс", второй выход подключен к первому управляемому входу регистра сдвига, информационные выходы которого подключены к соответствующим входам вспомогательного преобразователя код - ток, второй управляющий вход подключен к третьему выходу вычислительно-управляющего блока, четвертый выход которого подключен к управляемому входу регистра последовательных приближений, пятые выходы подключены к соответствующим информационным входам выходного регистра, выходы которого являются выходной информационной шиной, управляющий вход подключен к шестому выходу вычислительно-управляющего блока, третий вход которого объединен с информационным входом регистра последовательных приближений,  $p$  выходов которого подключены к соответствующим входам  $p$ -разрядного основного преобразователя код - ток, выполненного на основе избыточного измерительного кода, выход которого подключен к первому входу блока сравнения токов,

отличающийся тем, что, с целью повышения точности преобразования в широком температурном диапазоне, введены преобразователь температуры в напряжение, источник опорного напряжения, повторитель напряжения, управляемый масштабный преобразователь напряжение - ток, триггер, блок резистивных делителей напряжения, выполненный на  $K$  последовательно соединенных резисторах, вторые выводы первого и  $K$ -го резисторов из которых подключены соответственно к выходу источника опорного напряжения и к шине нулевого потенциала, второй вывод первого резистора и первые выводы остальных  $K-1$  резисторов подключены к соответствующим входам с первого по  $K$ -й группы информационных входов аналогового коммутатора, второй информационный вход которого подключен к выходу преобразователя температуры в напряжение, третий информационный вход подключен к шине нулевого потенциала, второй управляющий вход объединен с первым управляющим входом управляемого масштабного преобразователя напряжение - ток и подключен к второму выходу вычислительно-управляющего блока, выход аналогового коммутатора через повторитель напряжения подключен к информационному входу управляемого масштабного преобразователя напряжение - ток, второй управляющий вход которого подключен к седьмому выходу вычислительно-управляющего блока, выход подключен к второму входу блока сравнения токов, третий вход которого подключен к выходу вспомогательного преобразователя код - ток, выход - к информационному входу триггера, первый и второй управляющие входы которого подключены соответственно к четвертому и восьмому выходам вычислительно-управляющего блока, третий вход которого подключен к выходу триггера, девятый выход является шиной "Окончание преобразования", а четвертый вход подключен к  $(n+1)$ -му входу регистра последовательных приближений.

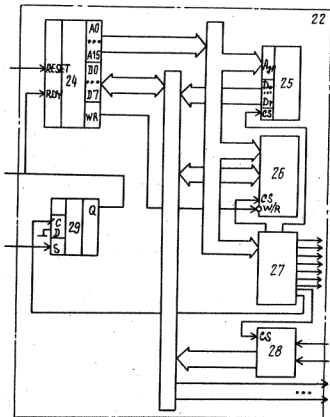
2. Преобразователь по п. 1, отличающийся с тем, что управляемый масштабный преобразователь напряжение - ток выполнен на аналоговом коммутаторе и  $K$  масштабных резисторах, первые выходы которых объединены и являются выходом управляемого

масштабного преобразователя напряжение - ток, вторые выводы подключены к соответствующим выходам аналогового коммутатора, первый и второй управляющие входы и информационный вход которого являются соответственно первым и вторым управляющими входами и информационным входом управляемого масштабного преобразователя напряжения - ток.

3. Преобразователь по п. 1, отличающийся тем, что блок сравнения токов выполнен на компараторе напряжений и преобразователе ток напряжения, вход суммирования токов которого является первым, вторым и третьим входами блока, выход подключен к первому входу компаратора напряжений, второй вход которого подключен к шине нулевого потенциала, выход является выходом блока.

4. Преобразователь по п. 1, отличающийся тем, что вычислительно-управляющий блок выполнен на центральном процессоре, блоке постоянной памяти, блоке оперативной памяти, блоке дешифрации, устройстве ввода, блоке остановки-запуска, выполненном на D-триггере, S-вход которого является первым входом блока, D-вход подключен к шине нулевого потенциала, выход является девя-

тым выходом блока и подключен к входу "Готовность" центрального процессора, вход "Сброс" которого является вторым входом блока, адресные выходы подключены к соответствующим адресным входам блока постоянной памяти и блока оперативной памяти и к входам блока дешифрации, информационные входы-выходы подключены к соответствующим информационным выходам блока постоянной памяти, информационным входам-выходам блока оперативной памяти, выходам устройства ввода и являются пятими выходами блока, выход "Выдача" подключен к входу записи-считывания блока оперативной памяти, вход разрешения работы которого подключен к первому выходу блока дешифрации, второй выход которого подключен к входу разрешения работы блока постоянной памяти, выходы с третьего по девятый являются выходами блока соответственно с первого по четвертый и с шестого по восьмой, десятый выход подключен к входу разрешения работы устройства ввода, одиннадцатый выход подключен к тактовому входу D-триггера, при этом информационный вход устройства ввода является третьим входом блока, а управляющий вход устройства ввода - четвертым входом блока.



фиг. 2

Редактор И. Шамова                      Составитель В. Першиков  
 Техред Л. Олиных                      Корректор М. Шарош

Заказ 4286/56                      Тираж 884                      Подписное  
 ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР  
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101