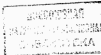




ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГИИТ СССР

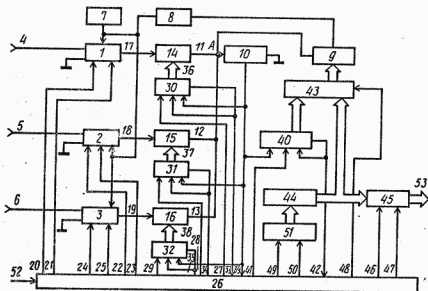


ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 4623351/24-24
(22) 20.12.88
(46) 30.12.90. Бюл. № 48
(71) Винницкий политехнический институт
(72) А. П. Стахов, А. Д. Азаров,
В. Я. Стейскал и Е. А. Коваленко
(53) 681.325(088.8)
(56) Гитис Э. И. Аналого-цифровые преобразователи. М.: Энергоиздат. 1981, с. 235.
Справочник по аналоговой вычислительной технике/ Под ред. Г. Е. Пухова. Киев: Техника, 1975, с. 257, рис. 49а.
(54) СУММИРУЮЩИЙ АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ
(57) Изобретение относится к вычисли-

тельной технике и может быть использовано для суммирования и преобразования аналоговых величин в код. Изобретение позволяет повысить точность. Это достигается тем, что в суммирующий аналого-цифровой преобразователь, содержащий блок 10 сравнения, преобразователь 9 код-ток, введены ключевые элементы 1-3, источник 7 опорного напряжения, инвертор 8, цифруемые резисторы 14-16, регистры 30, 31, 32 и 40 последовательного приближения, блок 44 постоянной памяти, счетчик 51, адреса, накапливающий сумматор 45 и блок 26 управления. 1 з. п. ф-лы, 3 ил.



Фиг. 1

Изобретение относится к вычислительной технике и может быть использовано для суммирования и преобразования аналоговых величин в цифровые.

Целью изобретения является повышение точности.

На фиг. 1 представлена функциональная схема предлагаемого преобразователя; на фиг. 2 — структурная схема цифруемого резистора; на фиг. 3 — функциональная схема блока управления.

Устройство (фиг. 1) содержит ключевые элементы 1—3, имеющие первые информационные входы 4—6, источник 7 опорного напряжения, инвертор 8, преобразователь 9 код—ток, блок 10 сравнения токов, выходы 11, 12 и 13 цифруемых резисторов 14, 15 и 16, выходы 17, 18 и 19 ключевых элементов 1, 2 и 3, выходы 20—25 блока 26 управления, выходы 27—29 блока 26, регистры 30—32 последовательного приближения, входы 33—35 блока 26, вторые входы 36—38 цифруемых резисторов 14—16, вход 39 блока 26, регистр 40 последовательного приближения, выход 41 блока 26, вход 42 блока 26, цифровой коммутатор 43, блок 44 постоянной памяти, накапливающий сумматор 45, выходы 46—50 блока 26, счетчик 51 адреса, вход 52 блока 26 и выходы 53 накапливающего сумматора 45.

Цифруемый резистор (фиг. 2) содержит ключи 54—56 и резисторы 57—59.

Блок управления (фиг. 2) содержит генератор 60 импульсов, цифровой коммутатор 61, постоянное запоминающее устройство 62 и регистр 63.

Суммирующий аналого-цифровой преобразователь работает в двух режимах: самоповерки и непосредственного преобразования.

Рассмотрим работу этого преобразователя в режиме самоповерки, который состоит из трех циклов. В первом цикле происходит проверка цифруемого резистора 14. При этом на третий информационный вход ключевого элемента 1 с выхода источника 7 поступает опорное напряжение. По сигналу блока 26 из выходы регистра 30 устанавливается код 011...1.

Опорное напряжение с помощью цифруемого резистора 14 преобразуется в ток, который поступает в точку суммирования на первый вход блока 10. На выходе счетчика 51 формируется адрес кодовой комбинации требуемого опорного напряжения. Через цифровой коммутатор 43 ($Y=1$) код требуемого опорного напряжения поступает на вход преобразователя 9. При самоповерке состояние счетчика 51 не изменяется до конца данного режима. Кодовая комбинация требуемого опорного напряжения записана в блоке 44 с учетом весов разрядов преобразователя 9, измеренных на этапе изготовления. Кроме того, на вход преобразо-

вателя 9 поступает опорное напряжение с выхода источника 7 через инвертор 8. Это обеспечивает соответствие входного опорного напряжения и выходного сигнала преобразователя 9. При этом также достигается минимальный температурный и временной дрейф данных величин. Регистр 40 и накапливающий сумматор 45 в режиме самоповерки не участвуют. Выходной ток преобразователя 9 поступает в точку суммирования А. Выходной сигнал блока 10 подчиняется соотношению

$$Y = \begin{cases} 1, & \text{если } A_n \geq A_n \\ 0, & \text{если } A_n \leq A_n \end{cases}$$

Далее происходит уравнивание выходного сигнала преобразователя 9 с выходным сигналом цифруемого резистора 14 при помощи регистра 30. При этом, если $Y=1$, то разряд устанавливается в единичное состояние, если $Y=0$, то остается в нулевом.

На следующем такте на выходе регистра 30 устанавливается кодовая комбинация $Y: 0111...1$ и анализируется следующий разряд. Первый цикл режима самоповерки заканчивается на n -м такте по сигналу «Конец преобразования» с выхода регистра 30.

Во втором цикле режима самоповерки проверяется цифруемый резистор 15. На ключевые элементы 1 и 2 поступает опорное напряжение. Процесс проверки происходит аналогично первому циклу. Результат проверки формируется в регистре 31.

В третьем цикле аналогично происходит проверка цифруемого резистора 16 с помощью ключевого элемента 3 и регистра 32. На этом режим самоповерки заканчивается.

Рассмотрим работу устройства в режиме непосредственного преобразования. На входы 4, 5 и 6 поступают входные напряжения U_1 , U_2 и U_3 . При помощи цифруемых резисторов напряжения преобразуются в ток и суммируются в точке А на первом входе блока 10.

По сигналу блока 26 на выходе регистра 40 формируется кодовая комбинация 011...1. Преобразователь 9 преобразует данный код в ток, который поступает в точку суммирования. На вход блока 10 поступает ток

$$I_c = I_1 + I_2 + I_3 - I_4,$$

где I_4 — компенсирующий ток.

Выходной ток блока 10 сравнивается с нулем. Происходит поразрядное уравнивание входного сигнала весами регистра 40 аналогично уравниванию в режиме самоповерки весами регистров 30, 31 и 32.

Блок 44 содержит требуемые веса разрядов преобразователя 9, измеренные на этапе изготовления. В зависимости от отчета блока 10 в накопительном сумматоре 45 формируется сумма дюймовых эквивалентов весов включенных разрядов регистра 40.

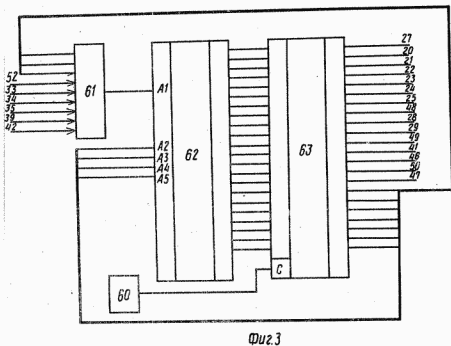
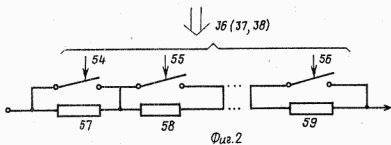
На этом режим непосредственного преобразования заканчивается.

Формула изобретения

1. Суммирующий аналого-цифровой преобразователь, содержащий источник опорного напряжения, блок сравнения токов, преобразователь код—ток, выход которого соединен с первым входом блока сравнения токов, отличающийся тем, что, с целью повышения точности, в него введены три ключевых элемента, три цифруемые резистора, четыре регистра последовательного приближения, цифровой коммутатор, инвертор, блок постоянной памяти, накапливающий сумматор, счетчик адреса и блок управления, первый и второй выходы которого соединены соответственно с первым и вторым управляющими входами первого ключевого элемента, третий и четвертый выходы — соответственно с первым и вторым управляющими входами второго ключевого элемента, пятый и шестой выходы — соответственно с первым и вторым управляющими входами третьего ключевого элемента, первые информационные входы первого, второго и третьего ключевых элементов являются соответственно первой, второй и третьей входными шинами, вторые информационные входы первого, второго и третьего ключевых элементов объединены и являются шиной нулевого потенциала, третьи информационные входы первого, второго и третьего ключевых элементов объединены с выходом источника опорного напряжения, выход инвертора соединен с первым входом преобразователя код—ток, выход которого объединен с выходами первого, второго и третьего цифруемых резисторов, второй вход блока сравнения токов является шиной нулевого потенциала, а выход соединен с первыми входами блока управления и первого, второго, третьего и четвертого регистров последовательного приближения, выходы первого, второго и третьего ключевых элементов соединены соответственно с первыми входами первого, второго и третьего цифруемых резисторов, вторые входы которых соединены с соответствующими выходами первого, второго и третьего регистров последовательного приближения, второй вход блока управления объединен с вторым входом первого регистра последовательного приближения и соединен с его выходом, третий вход блока управления объединен с вторым

входом второго регистра последовательного приближения и соединен с его выходом, четвертый вход блока управления объединен с вторым входом третьего регистра последовательного приближения и соединен с его выходом, третий вход второго, второго и третьего регистров последовательного приближения соединены соответственно с седьмым, восьмым и девятым выходами блока управления, десятый выход которого соединен с вторым входом четвертого регистра последовательного приближения, третий вход которого объединен с пятым входом четвертого регистра последовательного приближения, выходы которого соединены с соответствующими первыми входами цифрового коммутатора, вторые входы которого объединены с соответствующими информационными входами накапливающего сумматора и соединены с соответствующими выходами блока постоянной памяти, третий вход цифрового коммутатора соединен с одиннадцатым выходом блока управления, а выходы соединены соответственно с вторыми входами преобразователя код—ток, первый и второй входы счетчика адреса соединены соответственно с двенадцатым и тринадцатым выходами блока управления, а выходы — с соответствующими входами блока постоянной памяти, четырнадцатый и пятнадцатый выходы блока управления соединены соответственно с первым и вторым управляющими входами накапливающего сумматора, выходы которого являются выходной шиной, а шестой вход блока управления является управляющей шиной.

2. Преобразователь по п. 1, отличающийся тем, что блок управления выполнен на генераторе импульсов и последовательно соединенных цифровом коммутаторе, постоянном запоминающем устройстве и регистре, первый, второй, третий, четвертый, пятый, шестой, седьмой, восьмой, девятый, десятый, одиннадцатый, двенадцатый, тринадцатый, четырнадцатый и пятнадцатый выходы которого являются соответственно седьмым, первым, вторым, третьим, четвертым, пятым, шестым, одиннадцатым, восьмым, девятым, двенадцатым, десятым, четырнадцатым, тринадцатым и пятнадцатым выходами блока, шестнадцатый, восемнадцатый и девятнадцатый выходы регистра соединены соответственно с вторым, третьим, четвертым и пятым входами постоянного запоминающего устройства, двадцатый, двадцать первый и двадцать второй выходы регистра — соответственно с первым, вторым и третьим входами цифрового коммутатора, четвертый, пятый, шестой, седьмой, восьмой и девятый входы которого являются соответственно шестым, вторым, третьим, четвертым, первым и пятым входами блока, выход генератора импульсов соединен с вторым входом регистра.



Редактор А. Лежнина
 Заказ 4129
 Составитель А. Титов
 Техред А. Кривчук
 Тираж 668
 Корректор Н. Король
 Подписное
 ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Производственно-издательский комбинат «Патент», г. Ужгород, ул. Гагарина, 101