



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1739476 A1

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР

(51) 5 Н 03 F 3/26

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

1

- (21) 4748817/09
- (22) 19.09.89
- (46) 07.06.92. Бюл. № 21
- (71) Винницкий политехнический институт
А.Д. Азаров, Ю.М. Степайко, Е.М. Арапова и Т.А. Савчук
- (53) 621.375.026(088.8)
- (56) Авторское свидетельство СССР
№ 1631703, кл. Н 03 F 3/26, 27.07.88.

2

(54) УСИЛИТЕЛЬ ТОКА

(57) Изобретение относится к измерительной технике. Цель изобретения – снижение мощности потребления. Цель достигается путем снижения токов токозадающих элементов, выполненных на отражателях тока, в β раз. Для повышения перегрузочной способности входного каскада в усилитель тока введены два транзистора и резистор смещения. 1 ил.

Изобретение относится к измерительной технике, автоматике и может использоваться в устройствах линейного усиления тока.

Цель изобретения – снижение мощности потребления.

На чертеже представлена электрическая принципиальная схема усилителя тока.

Усилитель тока содержит первый–десятый транзисторы 1–10, первый и второй отражатели тока на транзисторах 11–18, на токозадающем элементе 19, резистор 20 смещения, шины 21 и 22 питания и общую шину 23.

Усилитель тока работает следующим образом.

При включении питания через элемент 19 и транзисторы 5 и 6 протекает ток смещения U_{cm} , равный

$$I_{cm} = \frac{U_{ пит}^+ + U_{ пит}^- - (U_{b11} + U_{b5}) - (U_{b9} + U_{b12})}{R_{19}}$$

где $U_{ пит}^+$, $U_{ пит}^-$ – напряжение на шинах 21 и 22 источников питания соответственно;

U_{b11} , U_{b5} , U_{b9} , U_{b12} – напряжение базы-эмиттер транзисторов 11, 5, 6 и 12 соответственно;

R_{19} – значение резистора элемента 19.

Через датчик тока первого и второго отражателей токов на транзисторах 11 и 12, включенных по схеме диода, протекает базовый ток транзисторов 5 и 6 соответственно, т. е.

$$I_{11} = \frac{I_{cm}}{\beta_5}, \quad I_{12} = \frac{I_{cm}}{\beta_6}.$$

где I_{11} , I_{12} – ток через транзисторы 11 и 12 соответственно;

β_5 , β_6 – коэффициент усиления по току транзисторов 5 и 6 соответственно.

Усилитель тока необходимо реализовать на парах транзисторов, выполненных в интегральном исполнении. Это позволяет коэффициент отражения всех отражателей тока практически сделать равным единице. Следовательно, с первого, второго и третьего выходов первого и второго отражателей тока протекает ток I_{cm}/β_5 и I_{cm}/β_6 соответственно.

(19) SU (11) 1739476 A1

Через транзисторы 7 и 8, являющиеся датчиками отражателей тока, реализованных на транзисторах 1 и 2 входного каскада будет протекать ток

$$I_7 = \frac{2 I_{cm}}{\beta_5} \quad \text{и} \quad I_8 = \frac{2 I_{cm}}{\beta_6}$$

Через входные транзисторы 1 и 2 будет протекать усредненный ток транзисторов 7 и 8, т.е.

$$I_{1,2} = \frac{I_7 + I_8}{2} = I_{cm} \left(\frac{1}{\beta_5} + \frac{1}{\beta_6} \right)$$

Базовый ток транзисторов 3 и 4 равен алгебраической сумме токов транзисторов 15, 1 и 18, 2 соответственно, т.е.

$$I_{b3} = I_{1,2} - I_{1,2} = \frac{I_{cm}}{\beta_5} - I_{cm} \left(\frac{1}{\beta_5} + \frac{1}{\beta_6} \right) = \frac{I_{cm}}{\beta_6}$$

$$I_{b4} = I_{1,2} - I_{1,2} = \frac{I_{cm}}{\beta_6} - I_{cm} \left(\frac{1}{\beta_5} + \frac{1}{\beta_6} \right) = \frac{I_{cm}}{\beta_5}$$

где I_{b3}, I_{b4} – базовый ток транзисторов 3 и 4 соответственно;

$I_{1,2}$ – усредненный ток через транзисторы 1 и 2;

I_{15}, I_{18} – ток первых выходов первого и второго отражателей токов.

Тогда токи через транзисторы 3 и 4 будут соответственно равны

$$I_3 = I_{b3} \cdot \beta_3 = \frac{I_{cm} \cdot \beta_3}{\beta_6}; \quad I_4 = \frac{I_{cm} \cdot \beta_4}{\beta_5}$$

Учитывая, что $\beta_3 = \beta_6$, а $\beta_3 = \beta_4$, как транзисторы одной проводимости в интегральном исполнении, получаем

$$I_3 = I_{cm}; \quad I_4 = I_{cm}$$

Учитывая, что схема симметрична относительно общей шины 23 нулевого потенциала, рассмотрим работу только одной половины схемы, например нижней, при втекающем входном токе $I_{ex}=0$. В данном случае входной каскад на транзисторе 2, включенный по схеме с общей базой, создает усиление по току, равное α_2 . Усилительный каскад на транзисторе 4, включенный по схеме с общим эмиттером, создает усиление по току, равное β_4 .

Работа второй половины устройства аналогична рассмотренной, только с противоположными по знаку приращениями.

Коэффициент усиления по току устройства равен

$$K_1 = \frac{\alpha_2 \beta_4 + \alpha_2 \beta_3}{2} = \beta_{ep}$$

где α_1, α_2 – коэффициенты усиления по току схем с общей базой соответствующих транзисторов;

β_3, β_4 – коэффициенты усиления по току транзисторов 3 и 4 соответственно;

β_{ep} – среднее арифметическое значение коэффициентов р-п-р- и п-п-транзисторов.

Таким образом, усилитель тока может работать в режиме усилителя постоянного тока за счет уменьшения влияния разброса 15 β транзисторов 3 и 4.

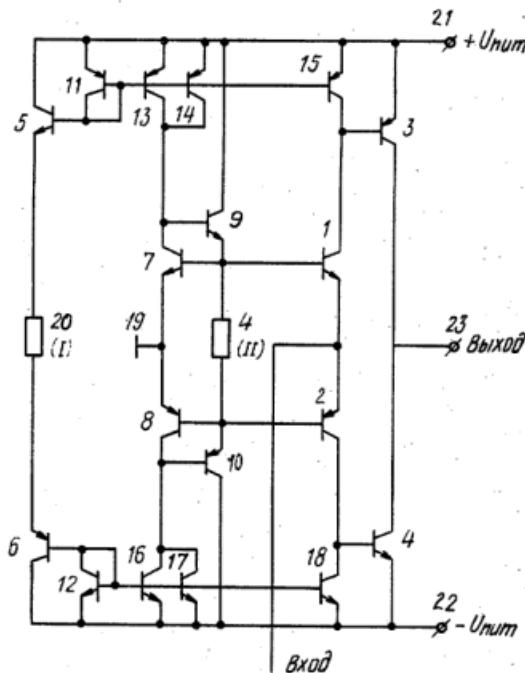
Формула изобретения

Усилитель тока, содержащий первый и второй транзисторы, имеющие разную структуру, эмиттеры которых соединены и являются выходом усилителя тока, третий и четвертый транзисторы, включенные по схеме с общим эмиттером, коллекторы которых являются выходом усилителя тока, базы подключены к коллекторам соответственно первого и второго транзисторов и выходам соответственно первого и второго отражателей тока, входы которых подключены к базам соответственно пятого и шестого транзисторов, коллекторы которых соединены с соответствующими шинами питания, седьмой и восьмой транзисторы, эмиттеры которых соединены с общей шиной, а базы подключены к базам соответственно первого и второго транзисторов, а также токозадающий элемент, при этом структура четвертого, пятого и седьмого транзисторов соответствует структуре первого транзистора, а структура третьего, шестого, восьмого транзисторов соответствует структуре второго транзистора, отличающейся тем, что с целью снижения мощности потребления, первый и второй отражатели тока каждый выполнен с первым и вторым дополнительными выходами, а также введены резистор смещения, девятый и десятый транзисторы, имеющие структуру соответственно первого и второго транзисторов и эмиттеры которых соединены с базами соответственно седьмого и восьмого транзисторов и выводами резистора смещения,

при этом база девятого транзистора подключена к коллектору седьмого транзистора и первому и второму дополнительным выходам первого отражателя тока, а база десятого транзистора подключена к коллектору восьмого транзистора и первому и второму дополнительным выходам второго отражателя тока, коллекторы девятого и десятого транзисторов подключены к эмиттерам со-

ответственно третьего и четвертого транзисторов, а токозадающий элемент включен

между эмиттерами пятого и шестого транзисторов.



Редактор Н.Лазаренко

Составитель И.Водяхина
Техред М.Моргентал

Корректор О.Ципле

Заказ 2009 Тираж Подписное
ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035. Москва. Ж-35. Раушская наб., 4/5