



УКРАЇНА

(19) UA (11) 53917 (13) U
(51) МПК (2009)
H03K 5/22
G05B 1/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

1

2

(21) u201003899

(22) 06.04.2010

(24) 25.10.2010

(46) 25.10.2010, Бюл.№ 20, 2010 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, КРУПЕЛЬНИЦЬКИЙ ЛЕОНІД ВІТАЛІЙОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з базами одинадцятого і дванадцятого транзисторів, емітери одинадцятого і дванадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з шинами додатного і від'ємного живлення через перше і друге джерела струму відповідно, емітери першого і другого транзисторів з'єднано з емітерами сьомого і восьмого транзисторів відповідно, бази сьомого і восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятого, шостого, дев'ятого, десятого, тринадцятого, чотирнадцятого транзисторів з'єднано з шинами додатного і від'є-

много живлення відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами і колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднано, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано, вихідну шину з'єднано з другим виводом резистора зворотного зв'язку, який **відрізняється** тим, що у нього введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий транзистори, причому колектори сьомого і восьмого транзисторів з'єднано з шиною додатного і від'ємного живлення відповідно, бази та колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з колекторами одинадцятого і дванадцятого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно та з колекторами п'ятого і шостого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого та колектори двадцять першого і двадцять другого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери двадцять першого і двадцять другого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку і вихідною шиною.

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо підсилювач постійного струму (Push-pull amplifier with current mirrors for determining the quiescent operating point, United States Patent 3,852,678, Dec.3, 1974), який містить перше і друге

джерела струму, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього четвертого транзисторів відповідно, а також з першим виводом резистора зворотного зв'язку, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого

(19) UA (11) 53917 (13) U

транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори п'ятого і шостого транзисторів з'єднано з вихідною шиною та другим виводом резистора зворотного зв'язку.

Недоліком пристрою є низький коефіцієнт підсилення та висока не лінійність.

За прототип обрано підсилювач постійного струму (Патент України №41316, бюл. №9, 2009 р.), який містить перше і друге джерела струму, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з базами одинадцятого і дванадцятого транзисторів, колектори одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери одинадцятого і дванадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів з'єднано з емітерами сьомого і восьмого транзисторів відповідно, бази і колектори сьомого і восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму, а також емітери п'ятого, шостого, дев'ятого, десятого, тринадцятого, чотирнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами і колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднано, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано, вихідну шину з'єднано з другим виводом резистора зворотного зв'язку, введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий транзистори, причому колектори сьомого і восьмого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази та колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з колекторами одинадцятого і дванадцятого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно та з колекторами п'ятого і шостого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого та колектори двадцять першого і двадцять другого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери двадцять першого і двадцять другого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку і вихідною шиною.

Недоліком прототипу є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними збільшується коефіцієнт підсилення, це розширює галузь вико-

ристання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автотематики тощо.

Поставлена задача досягається тим, що у двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з базами одинадцятого і дванадцятого транзисторів, емітери одинадцятого і дванадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з шинами додатного і від'ємного живлення через перше і друге джерела струму відповідно, емітери першого і другого транзисторів з'єднано з емітерами сьомого і восьмого транзисторів відповідно, бази сьомого і восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятого, шостого, дев'ятого, десятого, тринадцятого, чотирнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами і колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднано, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано, вихідну шину з'єднано з другим виводом резистора зворотного зв'язку, введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий транзистори, причому колектори сьомого і восьмого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази та колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з колекторами одинадцятого і дванадцятого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно та з колекторами п'ятого і шостого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого та колектори двадцять першого і двадцять другого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери двадцять першого і двадцять другого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку і вихідною шиною.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 8, яку з'єднано з першим виводом резистора зворотного зв'язку 17, а також з базами одинадцятого 11 і дванадцятого 12 транзисторів, колектори одинадцятого 11 і дванадцятого 12 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 4, емітери одинадцятого 11 і дванадцятого 12 транзисторів з'єднано з емітерами третього 10 і четвертого 13 транзисторів відповідно, колектори третього 10 і четвертого 14 транзисторів з'єднано з базами п'ятого 22 і шостого 25 транзисторів відповідно, а також з колекторами дев'ятого 9 і десятого 14 транзисторів відповідно, бази третього 10 і четвертого 13 транзисторів з'єднано з базами та колекторами першого 2 і другого 6 транзисторів відповідно, а також з шинами додатного 28 і від'ємного 30 живлення через перше 1 і друге 7 джерела струму відповідно, емітери першого 2 і другого 6 транзисторів з'єднано з емітерами сьомого 3 і восьмого 5 транзисторів відповідно, бази сьомого 3 і восьмого 5 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 4, колектори сьомого 3 і восьмого 5 транзисторів з'єднано з шинами додатного 28 і від'ємного 30 живлення, емітери п'ятого 22, шостого 25, дев'ятого 9, десятого 14, тринадцятого 18, чотирнадцятого 21 та колектори дев'ятнадцятого 15, двадцятого 16 та колектори двадцять першого 26 і двадцять другого 27 транзисторів з'єднано з шинами додатного 28 і від'ємного 30 живлення відповідно, бази дев'ятого 9 і десятого 14 транзисторів з'єднано з базами та колекторами тринадцятого 18, дев'ятнадцятого 15 і чотирнадцятого 21, двадцятого 16 транзисторів відповідно, а також з колекторами третього 10, четвертого 13, п'ятнадцятого 19 і шістнадцятого 20 транзисторів відповідно, емітери п'ятнадцятого 19 і шістнадцятого 20 транзисторів об'єднано, бази п'ятнадцятого 19 і шістнадцятого 20 транзисторів з'єднано з базами та колекторами сімнадцятого 23 і вісімнадцятого 24 транзисторів відповідно, а також з колекторами п'ятого 22 і шостого 25 транзисторів відповідно, а також з базами двадцять першого 26 і двадцять другого 27 транзисторів відповідно, емітери сімнадцятого 23 і вісімнадцятого 24 транзисторів об'єднано, емітери двадцять першого 26 і двадцять другого 27 транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку 17 і вихідною шиною 29.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму поступає на вхідну шину 8. Якщо вхідний струм втікає у схему, то дванадцятий 12 транзистор привідкривається, а одинадцятий 11 транзистор прикривається,

відповідно шостий 25 транзистор привідкривається, а п'ятий 22 транзистор прикривається. При цьому потенціал точки об'єднання емітерів сімнадцятого 23 і вісімнадцятого 24 транзисторів зменшується і прямує до $-E_{ж}$. При цьому потенціал точки об'єднання емітерів двадцять першого 26 і двадцять другого 27 транзисторів із вихідною шиною 29 відслідковує потенціал об'єднання емітерів сімнадцятого 23 і вісімнадцятого 24 транзисторів і також зменшується та наближається до $-E_{ж}$.

Якщо вхідний струм витікає із схеми, то дванадцятий 12 транзистор прикривається, а одинадцятий 11 транзистор привідкривається, відповідно шостий 25 транзистор прикривається, а п'ятий 22 транзистор привідкривається. При цьому потенціал точки об'єднання емітерів сімнадцятого 23 і вісімнадцятого 24 транзисторів збільшується і прямує до $E_{ж}$. При цьому потенціал точки об'єднання емітерів двадцять першого 26 і двадцять другого 27 транзисторів із вихідною шиною 29 відслідковує потенціал об'єднання емітерів сімнадцятого 23 і вісімнадцятого 24 транзисторів і також збільшується та наближається до $E_{ж}$.

Перше 1 і друге 7 джерела струму та перший 2, сьомий 3, восьмий 5, другий 6, третій 10, четвертий 13 транзистори утворюють схему завдання режиму по постійному струму.

Одинадцятий 11 і дванадцятий 12 транзистори у поєднанні з третім 10 і четвертим 13 транзисторами утворюють двотактний симетричний вхідний каскад із виходами по колекторах, що із двотактним симетричним вихідним каскадом, який побудовано на сімнадцятому 23, вісімнадцятому 24, двадцять першому 26 і двадцять другому 27 транзисторах, забезпечують збільшення коефіцієнту підсилення схеми.

П'ятнадцятий 19, шістнадцятий 20, сімнадцятий 23, вісімнадцятий 24 транзистори утворюють двонаправлений відбивач струму, який через відбивачі струму, що побудовані на дев'ятому 9, десятому 14, тринадцятому 18, чотирнадцятому 21, дев'ятнадцятому 15, двадцятому 16 транзисторах відповідно, завдає колекторні струми двотактного симетричного вхідного каскаду із виходами по колекторах та базові струми проміжних підсилувальних каскадів, які побудовано на п'ятому 22 і шостому 25 транзисторах відповідно.

Резистор зворотного зв'язку 17 задає коефіцієнт підсилення.

Шини додатного 28 і від'ємного 30 живлення, а також шина нульового потенціалу 4 забезпечують потрібний рівень напруги для живлення схеми.

