



УКРАЇНА

(19) UA (11) 52715 (13) U  
(51) МПК (2009)  
H03K 5/22  
G05B 1/00

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

ОПИС  
ДО ПАТЕНТУ  
НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту

(54) БУФЕРНИЙ КАСКАД

1

2

(21) u201001301

(22) 08.02.2010

(24) 10.09.2010

(46) 10.09.2010, Бюл.№ 17, 2010 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, СЕНТЯБОВ ЄВГЕН СЕРГІЙОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Буферний каскад, який містить перше і друге джерела струму, шини додатного та від'ємного живлення, шину нульового потенціалу, тридцять два транзистори, вхідну і вихідну шини, причому вхідну шину з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів, а також з базами четвертого і п'ятого транзисторів, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами першого і восьмого транзисторів відповідно, емітери тринадцятого і чотирнадцятого транзисторів з'єднано з емітерами п'ятнадцятого, сімнадцятого та шістнадцятого, вісімнадцятого транзисторів відповідно, а також з базами другого і сьомого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з колекторами першого і восьмого транзисторів відповідно, колектор п'ятнадцятого і другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектори шістнадцятого і другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, емітери першого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з базами третього і шостого транзисторів відповідно, емітери дев'ятого і десятого транзисторів з'єднано з емітерами четвертого і п'ятого транзисторів відповідно, колектори четвертого і п'ятого транзисторів з'єднано з емітерами дев'ятнадцятого і двадцятого транзисторів відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з емітерами другого і сьомого транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисто-

рів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого, двадцять другого, двадцять третього, двадцять четвертого транзисторів відповідно, а також з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з колекторами другого і сьомого транзисторів відповідно, а також з базами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери двадцять першого, двадцять третього, двадцять сьомого, двадцять дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого, двадцять четвертого, двадцять восьмого, тридцятого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять дев'ятого та тридцятого транзисторів з'єднано з базами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами тридцять першого і тридцять другого транзисторів відповідно, бази та колектори одинадцятого, дванадцятого, тридцять першого, тридцять другого транзисторів об'єднано та з'єднано з першими виводом резистора, а також з вихідною шиною, другий вивід резистора з'єднано з шиною нульового потенціалу, який **відрізняється** тим, що введено тридцять третій і тридцять четвертий транзистори, причому бази тридцять третього і тридцять четвертого транзисторів з'єднано з базами двадцять дев'ятого і тридцятого транзисторів відповідно, а також з колекторами другого, сьомого, двадцять сьомого і двадцять восьмого транзисторів відповідно, емітери тридцять третього і тридцять четвертого транзисторів з'єднано з шиною додатного та від'ємного живлення відповідно, колектори тридцять третього і тридцять четвертого транзисторів з'єднано базами та колекторами одинадцятого, дванадцятого, тридцять першого і тридцять другого транзисторів та з першим виводом резистора, а також з вихідною шиною.

(19) UA (11) 52715 (13) U

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

За аналог обрано буферний каскад (Патент України №22794, бюл. №5, 2007р.), який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів, а також з базами четвертого і п'ятого транзисторів, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами першого і восьмого транзисторів відповідно, емітери тринадцятого і чотирнадцятого транзисторів з'єднано з емітерами п'ятнадцятого, шістнадцятого, сімнадцятого, вісімнадцятого транзисторів відповідно, а також з базами другого і сьомого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з колекторами першого і восьмого транзисторів відповідно, колектор п'ятнадцятого і другого транзисторів, а також другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектори шістнадцятого і сьомого транзисторів, а також другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, емітери першого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з базами третього і шостого транзисторів відповідно, емітери дев'ятого і десятого транзисторів з'єднано з емітерами четвертого і п'ятого транзисторів відповідно, емітери другого і сьомого транзисторів з'єднано з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, колектори четвертого і п'ятого транзисторів об'єднано та з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів, а також з вихідною шиною.

Недоліками аналогу є низька точність роботи схеми, яка обумовлена великим рівнем вхідного струму зміщення, а також низька навантажувальна здатність.

За прототип обрано буферний каскад (Патент України №30183, бюл. №3, 2008 р.), який містить тридцять два транзистори, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів, а також з базами четвертого і п'ятого транзисторів, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого 6 транзисторів відповідно, а також з базами першого і восьмого транзисторів відповідно, емітери тринадцятого і чотирнадцятого транзисторів з'єднано з емітерами п'ятнадцятого, сімнадцятого та шістнадцятого, вісімнадцятого транзисторів відповідно, а також з базами другого і сьомого транзисторів відповідно,

бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з колекторами першого і восьмого транзисторів відповідно, колектор п'ятнадцятого і другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектори шістнадцятого і другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, емітери першого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з базами третього і шостого транзисторів відповідно, емітери дев'ятого і десятого транзисторів з'єднано з емітерами четвертого і п'ятого транзисторів відповідно, колектори четвертого і п'ятого транзисторів з'єднано з емітерами дев'ятнадцятого і двадцятого транзисторів відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з емітерами другого і сьомого транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого, двадцять другого, двадцять третього, двадцять четвертого транзисторів відповідно, а також з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з колекторами другого і сьомого транзисторів відповідно, а також з базами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери двадцять першого, двадцять третього, двадцять сьомого, двадцять дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого, двадцять четвертого, двадцять восьмого, тридцятого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять дев'ятого та тридцятого транзисторів з'єднано з базами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами тридцять першого і тридцять другого транзисторів відповідно, бази та колектори одинадцятого, дванадцятого, тридцять першого, тридцять другого транзисторів об'єднано та з'єднано з першими виводом резистора, а також з вихідною шиною, другий вивід резистора з'єднано з шиною нульового потенціалу.

Недоліками є низька швидкодія, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення буферного каскаду, в якому за рахунок введення нових елементів та зв'язків між ними збільшується швидкодія, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у буферний каскад, який містить перше і друге джерело струму, шини додатного та від'ємного живлення, шину нульового потенціалу, тридцять два

транзистори, вхідну і вихідну шини, причому вхідну шину з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів, а також з базами четвертого і п'ятого транзисторів, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами першого і восьмого транзисторів відповідно, емітери тринадцятого і чотирнадцятого транзисторів з'єднано з емітерами п'ятнадцятого, сімнадцятого та шістнадцятого, вісімнадцятого транзисторів відповідно, а також з базами другого і сьомого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з колекторами першого і восьмого транзисторів відповідно, колектор п'ятнадцятого і другий вивід першого джерела струму з'єднано з шиною додатного живлення, колектори шістнадцятого і другий вивід другого джерела струму з'єднано з шиною від'ємного живлення, емітери першого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з базами третього і шостого транзисторів відповідно, емітери дев'ятого і десятого транзисторів з'єднано з емітерами четвертого і п'ятого транзисторів відповідно, колектори четвертого і п'ятого транзисторів з'єднано з емітерами дев'ятнадцятого і двадцятого транзисторів відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з емітерами другого і сьомого транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого, двадцять другого, двадцять третього, двадцять четвертого транзисторів відповідно, а також з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з колекторами другого і сьомого транзисторів відповідно, а також з базами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери двадцять першого, двадцять третього, двадцять сьомого, двадцять дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого, двадцять четвертого, двадцять восьмого, тридцятого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять дев'ятого та тридцятого транзисторів з'єднано з базами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами тридцять першого і тридцять другого транзисторів відповідно, бази та колектори одинадцятого, дванадцятого, тридцять першого, тридцять другого транзисторів об'єднано та з'єднано з першими виводами резистора, а також з вихідною шиною, другий вивід резистора з'єднано з шиною нульового потенціалу, введено тридцять третій і тридцять четвертий транзистори, причому бази тридцять третього і тридцять четвертого транзисторів з'єднано з базами двадцять

дев'ятого і тридцятого транзисторів відповідно, а також з колекторами другого, сьомого, двадцять сьомого і двадцять восьмого транзисторів відповідно, емітери тридцять третього і тридцять четвертого транзисторів з'єднано з шиною додатного та від'ємного живлення відповідно, колектори тридцять третього і тридцять четвертого транзисторів з'єднано базами та колекторами одинадцятого, дванадцятого, тридцять першого і тридцять другого транзисторів та з першим виводом резистора, а також з вихідною шиною.

На кресленні представлено принципову схему буферного каскаду.

Пристрій містить вхідну шину 2, яку з'єднано з колекторами тринадцятого 1 і чотирнадцятого 3 транзисторів, а також з базами четвертого 11 і п'ятого 12 транзисторів, бази тринадцятого 1 і чотирнадцятого 3 транзисторів з'єднано з базами та колекторами сімнадцятого 5 і вісімнадцятого 6 транзисторів відповідно, а також з базами першого 9 і восьмого 14 транзисторів відповідно, емітери тринадцятого 1 і чотирнадцятого 3 транзисторів з'єднано з емітерами п'ятнадцятого 4, сімнадцятого 5 та шістнадцятого 7, вісімнадцятого 6 транзисторів відповідно, а також з базами другого 25 і сьомого 30 транзисторів відповідно, бази п'ятнадцятого 4 і шістнадцятого 7 транзисторів з'єднано з першими виводами першого 8 і другого 15 джерел струму відповідно, а також з колекторами першого 9 і восьмого 14 транзисторів відповідно, колектор п'ятнадцятого 4 і другий вивід першого 8 джерела струму з'єднано з шиною додатного живлення 40, колектори шістнадцятого 7 і другий вивід другого 15 джерела струму з'єднано з шиною від'ємного живлення 42, емітери першого 9 і восьмого 14 транзисторів з'єднано з базами та колекторами дев'ятого 10 і десятого 13 транзисторів відповідно, а також з базами третього 26 і шостого 29 транзисторів відповідно, емітери дев'ятого 10 і десятого 13 транзисторів з'єднано з емітерами четвертого 11 і п'ятого 12 транзисторів відповідно, колектори четвертого 11 і п'ятого 12 транзисторів з'єднано з емітерами дев'ятнадцятого 17 і двадцятого 18 транзисторів відповідно, бази дев'ятнадцятого 17 і двадцятого 18 транзисторів з'єднано з емітерами другого 25 і сьомого 30 транзисторів відповідно, а також з колекторами третього 26 і шостого 29 транзисторів відповідно, емітери третього 26 і шостого 29 транзисторів з'єднано з емітерами одинадцятого 27 і дванадцятого 28 транзисторів відповідно, колектори дев'ятнадцятого 17 і двадцятого 18 транзисторів з'єднано з базами та колекторами двадцять першого 16, двадцять другого 19, двадцять третього 20, двадцять четвертого 23 транзисторів відповідно, а також з базами двадцять сьомого 24 і двадцять восьмого 31 транзисторів відповідно, а також з колекторами двадцять п'ятого 21 і двадцять шостого 22 транзисторів відповідно, емітери двадцять п'ятого 21 і двадцять шостого 22 транзисторів об'єднано, колектори двадцять сьомого 24 і двадцять восьмого 31 транзисторів з'єднано з колекторами другого 25 і сьомого 30 транзисторів відповідно, а також з базами двадцять дев'ятого 32 і тридцятого 35 транзисторів відповідно, а також з базами тридцять третього 36 і тридцять четвертого 37 транзисторів відповідно, емітери два-

дцять першого 16, двадцять третього 20, двадцять сьомого 24, двадцять дев'ятого 32, тридцять третього 36 транзисторів з'єднано з шиною додатного живлення 40, емітери двадцять другого 19, двадцять четвертого 23, двадцять восьмого 31, тридцять п'ятого 35, тридцять четвертого 37 транзисторів з'єднано з шиною від'ємного живлення 42, колектори двадцять дев'ятого 32 та тридцять п'ятого 35 транзисторів з'єднано з базами двадцять п'ятого 21 і двадцять шостого 22 транзисторів відповідно, а також з емітерами тридцять першого 33 і тридцять другого 34 транзисторів відповідно, бази та колектори одинадцятого 27, дванадцятого 28, тридцять першого 33, тридцять другого 34 транзисторів об'єднано, а також з'єднано з колекторами тридцять третього 36 і тридцять четвертого 37 транзисторів відповідно та з'єднано з першими виводом резистора 38, а також з вихідною шиною 41, другий вивід резистора 38 з'єднано з шиною нульового потенціалу 39.

Буферний каскад працює таким чином.

Якщо напруга на вхідній шині 2 збільшується, то потенціал емітерів четвертого 11 і дев'ятого 10 транзисторів, а також п'ятого 12 і десятого 13 транзисторів збільшується. При цьому збільшується потенціали баз третього 26 і шостого 29 транзисторів відповідно. У цьому випадку також збільшується потенціал емітерів третього 26 і шостого 29 транзисторів відповідно, а також колекторів одинадцятого 27 і дванадцятого 28 транзисторів. При цьому потенціал на вихідній шині 41, що з'єднана з точкою об'єднання баз та колекторів одинадцятого 27, дванадцятого 28, тридцять першого 33, тридцять другого 34 та колекторів тридцять третього 36 і тридцять четвертого 37 транзисторів, також збільшується та прямує до  $+U_{ж}$ .

Якщо напруга на вхідній шині 2 зменшується, то потенціал емітерів четвертого 11 і дев'ятого 10 транзисторів, а також п'ятого 12 і десятого 13 транзисторів зменшується. При цьому зменшується потенціали баз третього 26 і шостого 29 транзисторів відповідно. У цьому випадку також зменшується потенціал емітерів третього 26 і шостого 29 транзисторів відповідно, а також колекторів одинадцятого 27 і дванадцятого 28 транзисторів. При цьому потенціал на вихідній шині 41, що з'єднана з точкою об'єднання баз та колекторів одинадцятого 27, дванадцятого 28, тридцять першого 33, тридцять другого 34 та колекторів тридцять третього 36 і тридцять четвертого 37 транзисторів, також зменшується та прямує до  $-U_{ж}$ .

Відбивачі струму побудовані на тринадцятому 1, сімнадцятому 5 транзисторах, а також на чотирнадцятому 3, вісімнадцятому 6 транзисторах слугують для передачі базових струмів першого 9 і восьмого 14 транзисторів через колектори тринадцятого 1 і чотирнадцятого 3 транзисторів на вхід схеми і таким чином компенсує базові струми четвертого 11 і п'ятого 12 транзисторів. При цьому зменшується похибка, що пов'язана із падінням вхідного струму схеми на внутрішньому опорі генератора вхідного сигналу.

Дев'ятнадцятий 17 і двадцятий 18 транзистори, включені за каскадною схемою, слугують для стабілізації напруг колектор-емітер четвертого 11 і п'ятого 12 транзисторів відповідно, в діапазоні вхі-

дного сигналу. Другий 25 і сьомий 30 транзистори також ввімкнені за каскадною схемою слугують для стабілізації напруг колектор-емітер третього 26 і шостого 29 транзисторів відповідно. Для збільшення швидкодії у схему введено підсилювачі струмів на двадцять дев'ятому 32 і тридцятому 35 транзисторах, а також на тридцять третьому 36 і тридцять четвертому 37 транзисторах.

Тридцять перший 33 і тридцять другий 34 транзистори в діюдному вмиканні, а також двадцять п'ятий 21 і двадцять шостий 22 транзистори являють собою парафазний відбивач струму і в комплексі з відбивачами струму на двадцять першому 16, двадцять третьому 20, двадцять сьомому 24 транзисторах, а також на двадцять другому 19, двадцять четвертому 23, двадцять восьмому 31 транзисторах забезпечують завдання режиму по постійному струму двотактного вихідного каскаду на двадцять дев'ятому 32, тридцять другому 35, тридцять третьому 36 і тридцять четвертому 37 транзисторах. При чому колекторні струми робочої точки двадцять дев'ятого 32 і тридцятого 35 транзисторів рівні струмам, що задаються першим 8 і другим 15 джерелами струмів відповідно.

П'ятнадцятий 4 і шістнадцятий 7 транзистори виступають в ролі буферних елементів, які зменшують вплив базових струмів другого 25 і сьомого 30 транзисторів на колекторні струми першого 9 і восьмого 14 транзисторів відповідно. Це сприяє стабілізації напруг колектор-емітер першого 9 і восьмого 14 транзисторів у діапазоні вхідного сигналу.

Якщо напруга на виході схеми збільшується, то за наявності резистора 36, третій 26 транзистор привідкривається, а шостий 29 транзистор прикривається. При цьому колекторний струм третього 26 транзистора збільшується, а шостого 29 транзистора зменшується. Це у свою чергу призводить до збільшення колекторного струму другого 25 транзистора і зменшення колекторного струму сьомого 30 транзистора. При цьому двадцять дев'ятий 32 транзистор привідкривається, а тридцятий 35 прикривається, а також тридцять третій 36 привідкривається, а тридцять четвертий 37 прикривається. У цьому випадку колекторний струм двадцять дев'ятого 32 і тридцять третього 36 транзисторів збільшується, а тридцятого 35 і тридцять четвертого 37 - зменшується. Це забезпечує приріст вихідної напруги на резисторі 38 і зменшені вихідного спору.

Якщо напруга на виході схеми зменшується, то за наявності резистора 36, третій 26 транзистор прикривається, а шостий 29 транзистор привідкривається. При цьому колекторний струм третього 26 транзистора зменшується, а шостого 29 транзистора збільшується. Це у свою чергу призводить до зменшення колекторного струму другого 25 транзистора і збільшення колекторного струму сьомого 30 транзистора. При цьому двадцять дев'ятий 32 транзистор прикривається, а тридцять другий 35 привідкривається, а також тридцять третій 36 прикривається, а тридцять четвертий 37 привідкривається. У цьому випадку колекторний струм двадцять дев'ятого 32 і тридцять третього 36 транзисторів зменшується, а тридцятого 35 і тридцять четвертого 37 - збільшується. Це забез-

пече приріст вихідної напруги на резисторі 38 і зменшені вихідного спору.

Зменшення вихідного опору сприяє збільшенню навантажувальної здатності.

Шини додатного 40 і від'ємного 42 живлення, а також шина нульового потенціалу 39 забезпечують потрібний рівень напруги для живлення схеми.

