



УКРАЇНА

(19) UA (11) 51011 (13) U  
(51) МПК (2009)  
H03K 19/20

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

## ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту

### (54) ЛОГІЧНИЙ ЕЛЕМЕНТ

1

2

(21) u201000921

(22) 29.01.2010

(24) 25.06.2010

(46) 25.06.2010, Бюл.№ 12, 2010 р.

(72) ЛІЩИНСЬКА ЛЮДМИЛА БРОНІСЛАВІВНА,  
БАРАБАН МАРІЯ ВОЛОДИМИРІВНА, ФІЛІНЬОК  
МИКОЛА АНТОНОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ  
УНІВЕРСИТЕТ

(57) Логічний елемент, що містить транзистор, перший резистор, другий вивід якого з'єднано з загальною шиною, другий резистор, другий вивід якого з'єднано з загальною шиною, два конденсатори, загальну шину, шину живлення, вихід пристрою, вхід пристрою, який відрізняється тим, що введено два ключі, третій, четвертий, п'ятий та шостий резистори, другий вхід пристрою, другий транзистор, причому як транзистор використано одноперехідні транзистори, емітер першого одноперехідного транзистора з'єднаний через третій резистор

з шиною живлення і через перший конденсатор з першим входом пристрою, перший вхід пристрою з'єднаний з першим ключем, перший вивід першого резистора з'єднано з першим ключем, друга база першого одноперехідного транзистора з'єднана через четвертий резистор з шиною живлення, друга база першого одноперехідного транзистора з'єднана з виходом пристрою, перша база першого одноперехідного транзистора з'єднана з загальною шиною, друга база другого одноперехідного транзистора з'єднана через п'ятий резистор з шиною живлення, друга база другого одноперехідного транзистора з'єднана з виходом пристрою, перша база другого одноперехідного транзистора з'єднана з загальною шиною, емітер другого одноперехідного транзистора з'єднано через шостий резистор з шиною живлення і через другий конденсатор з другим входом пристрою, другий вхід пристрою з'єднаний з другим ключем, перший вивід другого резистора з'єднано з другим ключем.

Корисна модель відноситься до імпульсної техніки і може бути використано в обчислювальних пристроях з радіоімпульсним способом представлення інформації.

Відомий логічний елемент "I", який містить резистор, перший вивід якого з'єднано з шиною живлення, а другий вивід з'єднаний з першим виводом першого діода і з виходом пристрою, другий вивід першого діода з'єднано з першим входом пристрою, перший вивід першого діода паралельно з'єднаний через другий діод з другим входом пристрою [Основи електроніки и мікроелектроніки / Гершунский Б.С. - К: Вища шк. Головное изд-во, 1987. - С.210].

Недоліком даного пристрою є обмежені функціональні можливості, так як відсутня можливість його роботи з радіосигналом.

Найбільш близьким до запропонованого пристрою є радіочастотна логічна схема "I", яка містить транзистор, колектор якого з'єднано з виходом пристрою, послідовно якому під'єднаний вхід пристрою, колектор транзистора з'єднаний з першим виводом першого конденсатора, другий вивід

якого з'єднаний з загальною шиною, перший вивід першого конденсатора послідовно з'єднаний через чверть хвильову лінію з першим виводом третього конденсатора, другий вивід якого з'єднано з загальною шиною, перший вивід третього конденсатора паралельно під'єднаний до першого виводу першого резистора і шини живлення, другий вивід першого резистора з'єднано з загальною шиною, емітер транзистора з'єднаний через чверть хвильову лінію з першим виводом четвертого конденсатора, другий вивід якого з'єднано з загальною шиною, до першого виводу четвертого конденсатора паралельно під'єднаний перший вивід другого резистора і шина живлення, другий вивід другого резистора з'єднано з загальною шиною, послідовно з чверть хвильовою лінією до емітера під'єднано перший вивід другого конденсатора, другий вивід якого з'єднано з другим виводом пристрою [Основи негatronіки. Том II. Прикладні аспекти негatronіки. Монографія / Філіньок М.А. - Вінниця: УНІВЕРСУМ - Вінниця, 2006 - С.116].

(13) U

(11) 51011

(19) UA

Недоліком даного пристрою є вузькі функціональні можливості за рахунок обмеження смуги робочих частот.

В основу корисної моделі поставлено задачу розробки такого логічного елемента, в якому за рахунок введення нових елементів та зв'язків між ними досягається розширення частотного діапазону, що розширює функціональні можливості пристрою.

Поставлена задача вирішується тим, що в логічний елемент, який містить транзистор, перший резистор, другий вивід якого з'єднано з загальною шиною, другий резистор, другий вивід якого з'єднано з загальною шиною, два конденсатори, загальну шину, шину живлення, вихід пристрою, вхід пристрою, введено два ключа, третій, четвертий, п'ятий та шостий резистори, другий вхід пристрою, другий транзистор, причому в якості транзисторів використано одноперехідні транзистори, емітер першого одноперехідного транзистора з'єднаний через третій резистор з шиною живлення і через перший конденсатор з першим входом пристрою, перший вхід пристрою з'єднаний з першим ключем, перший вивід першого резистора з'єднано з першим ключем, друга база першого одноперехідного транзистора з'єднана через четвертий резистор з шиною живлення, друга база першого одноперехідного транзистора з'єднана з виходом пристрою, перша база першого одноперехідного транзистора з'єднана з загальною шиною, друга база другого одноперехідного транзистора з'єднана через п'ятий резистор з шиною живлення, друга база другого одноперехідного транзистора з'єднана з виходом пристрою, перша база другого одноперехідного транзистора з'єднана з загальною шиною, емітер другого одноперехідного транзистора з'єднано через шостий резистор з шиною живлення і через другий конденсатор з другим входом пристрою, другий вхід пристрою з'єднаний з другим ключем, перший вивід другого резистора з'єднано з другим ключем.

На кресленні наведено схему логічного елемента.

Пристрій містить одноперехідний транзистор 1, емітер якого з'єднаний через третій резистор 2 з шиною живлення 3 і через перший конденсатор 4 з першим входом пристрою 5, перший вхід пристрою 5 з'єднаний з першим ключем 6, перший вивід першого резистора 7 з'єднано з першим ключем 6, другий вивід першого резистора 7 з'єднано з загальною шиною 8, друга база першого одноперехідного транзистора 1 з'єднана через четвертий резистор 9 з шиною живлення 2, друга база першого одноперехідного транзистора 1 з'єднана з загальною шиною 8, друга база другого одноперехідного транзистора 11 з'єднана через п'ятий резистор 12 з шиною живлення 3, друга база другого одноперехідного транзистора 11 з'єднана з виходом пристрою 10, перша база другого одноперехідного транзистора 11 з'єднана з загальною шиною 8,

емітер другого одноперехідного транзистора 11 з'єднано через шостий резистор 13 з шиною живлення 3 і через другий конденсатор 14 з другим входом пристрою 15, другий вхід пристрою 15 з'єднаний з другим ключем 16, перший вивід другого резистора 17 з'єднано з другим ключем 16, другий вивід другого резистора 17 з'єднано з загальною шиною 8.

Пристрій працює наступним чином. Використовується узагальнені перетворювачі імітансу (УПІ) на основі одноперехідного транзистора 1 та одноперехідного транзистора 11, працюючих в режимі перетворення імітансу з спільними першими базами. Вихідний опір, яких визначається виразом:  $R_{\text{вих}} = R_{\text{вх}} / (1 - \alpha_0)$ , де  $\alpha_0$  - коефіцієнт передачі транзистора по струму,  $R_{\text{вх}}$  - опір на першому 7 або другому 17 резисторах. При  $\alpha_0 < 1$ , коефіцієнт конверсії буде рівний:  $T_K = \frac{1}{1 - \alpha_0}$ , а опір на виході

пристрою 10 визначатиметься:

$$R_{\text{вих}} = \frac{R_{\text{вих1}} \cdot R_{\text{вих11}}}{R_{\text{вих1}} + R_{\text{вих11}}}, \text{ де } R_{\text{вих1}} \text{ і } R_{\text{вих11}} - \text{опори на}$$

виході першого 1 та другого 11 одноперехідних транзисторів, відповідно. Якщо  $T_K = T_{K1} = T_{K2}$ , то вихідний опір можна переписати у вигляді

$$R_{\text{вих}} = \frac{T_K \cdot R_7 \cdot R_{17}}{R_7 + R_{17}}, \text{ де } R_7 \text{ і } R_{17} - \text{опори першого 7}$$

та другого 17 резисторів. Звідки слідує, що якщо на перший вхід пристрою 5 через перший ключ 6 під'єднаний перший резистор 7, опір якого є додатнім, що відповідає логічній одиниці, а на другий вхід пристрою 15 через другий ключ 16 під'єднати другий резистор 17 з додатнім опором, що також відповідає логічній одиниці, то вихідний опір буде додатнім  $R_{\text{вих}} > 0$  і на виході пристрою 10 отримаємо логічну одиницю. Якщо на другий вхід пристрою 15 під'єднати через другий ключ 16 другий резистор 17 з додатнім опором, що відповідає логічній одиниці, а на перший вхід пристрою 5 під'єднати через перший ключ 6 перший резистор 7 з від'ємним опором, що відповідає логічному нулю,

то при виконанні умови  $|R_7| > R_{17}$  вихідний опір буде додатнім  $R_{\text{вих}} > 0$ , що відповідає логічній одиниці на виході пристрою 10. Якщо на перший вхід пристрою 5 через перший ключ 6 під'єднаний перший резистор 7, опір якого є від'ємним, що відповідає логічному нулю, а на другий вхід пристрою 15 через другий ключ 16 під'єднати другий резистор 17 з від'ємним опором, що відповідає логічному нулю, то вихідний опір буде від'ємним  $R_{\text{вих}} < 0$  і на виході пристрою 10 отримаємо логічний нуль. Тобто реалізується логічна функція "І". Четвертий 9 та п'ятий 12 резистори є навантажувальними, третій 2 та шостий 13 резистори регулюють струм емітера. Перший 4 та другий 14 конденсатори є розділовими, пропускають змінний струм і не пропускають постійний. Загальна шина 8 служить заземленням. Шина живлення 3 призначена для подачі напруги.

