



УКРАЇНА

(19) UA (11) 49814 (13) U
(51) МПК (2009)
H03F 3/26

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

1

2

(21) u200912323

(22) 30.11.2009

(24) 11.05.2010

(46) 11.05.2010, Бюл.№ 9, 2010 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, МЕЛЬНИК СЕРГІЙ ОЛЕКСАНДРОВИЧ, БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, ХОДЖАНІЯЗОВ ІГОР КУРБАНБАЙОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Двотактний симетричний підсилювач струму, що містить перше та друге джерела струму, шини позитивного і негативного живлення, вхідну і вихідну шини, шину нульового потенціалу, резистор зворотного зв'язку, двадцять транзисторів, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисторів, а також з першим виводом резистора зворотного зв'язку, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно, а також з шинами позитивного та негативного потенціалу через перше і друге джерела струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки першого, другого, дев'ятого, десятого, тринадцятого, чотирнадцятого, сімнадцятого, вісімнадцятого транзисторів з'єднано з шинами позитивного і негативного живлення відповідно, стоки сьомого і восьмого транзисторів

з'єднано з стоками дев'ятого і десятого транзисторів відповідно, а також з затворами сімнадцятого і вісімнадцятого транзисторів відповідно, затвори дев'ятого і десятого транзисторів з'єднано із затворами та стоками тринадцятого і чотирнадцятого транзисторів відповідно, а також з стоками одинадцятого і дванадцятого транзисторів відповідно, витоки одинадцятого і дванадцятого транзисторів об'єднано, затвори одинадцятого і дванадцятого транзисторів з'єднано із затворами та стоками п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з стоками сімнадцятого і вісімнадцятого транзисторів відповідно, а також з затворами дев'ятнадцятого і двадцятого транзисторів відповідно, витоки п'ятнадцятого і шістнадцятого транзисторів об'єднано, витоки дев'ятнадцятого і двадцятого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, який відрізняється тим, що у нього введено двадцять перший і двадцять другий транзистори, причому стоки п'ятого і того транзисторів об'єднано, витоки п'ятого і того транзисторів з'єднано з витоками сьомого і восьмого транзисторів відповідно, затвори двадцять першого і двадцять другого транзисторів з'єднано з затворами сімнадцятого і того транзисторів відповідно, витоки двадцять шого і двадцять другого транзисторів з'єднано з шинами позитивного і негативного живлення відповідно, а стоки двадцять першого і двадцять того транзисторів об'єднано і з'єднано з витоками п'ятнадцятого та шістнадцятого транзисторів.

Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомий підсилювач постійного струму (Alan B. Grebene, Bipolar and MOS Analog Integrated Circuit Design, р. 295), який містить перше і друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, дванадцять транзисторів, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисто-

рів, причому стоки цих транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, витоки п'ятого і шостого транзисторів з'єднано з витоками восьмого і сьомого транзисторів відповідно, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно та першими виводами першого і другого джерел струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єд-

UA (19) 49814 (13) U

нано та з'єднано з шиною нульового потенціалу, стоки сьомого і восьмого транзисторів з'єднано з стоками та затворами дев'ятого і десятого транзисторів відповідно, а також із затворами одинадцятого і дванадцятого транзисторів відповідно, стоки першого і другого транзисторів, а також другими виводами першого і другого джерел струму, а також витоки дев'ятого і одинадцятого та десятого і дванадцятого транзисторів, з'єднано з шинами позитивного і негативного живлення відповідно, стоки одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з вихідною шиною.

Недоліком прототипу є низький коефіцієнт підсилення і низька швидкодія, що обмежує галузь використання пристрою.

За прототип обрано підсилювач постійного струму (Патент України №42951, бюл. №14, 2009р.), який містить перше та друге джерело струму, шини позитивного і негативного живлення, вхідну і вихідну шини, шину нульового потенціалу, резистор зворотного зв'язку, двадцять транзисторів, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисторів, а також з першим виводом резистора зворотного зв'язку, стоки п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, витоки п'ятого і шостого транзисторів з'єднано з витоками восьмого і сьомого транзисторів відповідно, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно, а також з шинами позитивного та негативного потенціалу через перше і друге джерело струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки першого, другого, дев'ятнадцятого, двадцятого, а також витоки дев'ятого, десятого, тринадцятого, чотирнадцятого, сімнадцятого, вісімнадцятого транзисторів з'єднано з шинами позитивного та негативного живлення відповідно, стоки сьомого і восьмого транзисторів з'єднано з стоками дев'ятого і десятого транзисторів відповідно, а також з затворами сімнадцятого і вісімнадцятого транзисторів відповідно, затвори дев'ятого і десятого транзисторів з'єднано із затворами та стоками тринадцятого і чотирнадцятого транзисторів відповідно, а також з стоками одинадцятого і дванадцятого транзисторів відповідно, витоки одинадцятого і дванадцятого транзисторів об'єднано, затвори одинадцятого і дванадцятого транзисторів з'єднано із затворами та стоками п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з стоками сімнадцятого і вісімнадцятого транзисторів відповідно, затвори дев'ятого і десятого транзисторів з'єднано із затворами та стоками тринадцятого і чотирнадцятого транзисторів відповідно, а також з стоками одинадцятого і дванадцятого транзисторів відповідно, витоки дев'ятнадцятого і двадцятого транзисторів з'єднано, затвори дев'ятнадцятого і двадцятого транзисторів з'єднано з шинами позитивного та негативного живлення відповідно, стоки дев'ятнадцятого і двадцятого транзисторів об'єднано, витоки дев'ятнадцятого і двадцятого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, введено двадцять перший і двадцять другий транзистори, причому стоки п'ятого і шостого транзисторів об'єднано, витоки п'ятого і шостого транзисторів з'єднано з витоками сьомого і восьмого транзисторів відповідно, затвори двадцять першого і двадцять другого транзисторів з'єднано з затворами сімнадцятого і вісімнадцятого транзисторів відповідно, витоки двадцять першого і двадцять другого транзисторів з'єднано з шинами позитивного та негативного живлення відповідно, стоки двадцять першого і двадцять другого транзисторів об'єднано і з'єднано з витоками п'ятнадцятого та шістнадцятого транзисторів.

Недоліком прототипу є низька швидкодія, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача

струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується швидкодія, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у двохтактний симетричний підсилювач струму, який містить перше та друге джерела струму, шини позитивного та негативного живлення, вхідну і вихідну шини, шину нульового потенціалу, резистор зворотного зв'язку, двадцять транзисторів, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисторів, а також з першим виводом резистора зворотного зв'язку, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно, а також з шинами позитивного та негативного потенціалу через перше і друге джерело струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки першого, другого, дев'ятнадцятого, двадцятого, а також витоки дев'ятого, десятого, тринадцятого, чотирнадцятого, сімнадцятого, вісімнадцятого транзисторів з'єднано з шинами позитивного та негативного живлення відповідно, стоки сьомого і восьмого транзисторів з'єднано з стоками дев'ятого і десятого транзисторів відповідно, а також з затворами сімнадцятого і вісімнадцятого транзисторів відповідно, затвори дев'ятого і десятого транзисторів з'єднано із затворами та стоками тринадцятого і чотирнадцятого транзисторів відповідно, а також з стоками одинадцятого і дванадцятого транзисторів відповідно, витоки одинадцятого і дванадцятого транзисторів об'єднано, затвори одинадцятого і дванадцятого транзисторів з'єднано із затворами та стоками п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з стоками сімнадцятого і вісімнадцятого транзисторів відповідно, а також з затворами дев'ятнадцятого і двадцятого транзисторів відповідно, витоки п'ятнадцятого і шістнадцятого транзисторів об'єднано, витоки дев'ятнадцятого і двадцятого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, введено двадцять перший і двадцять другий транзистори, причому стоки п'ятого і шостого транзисторів об'єднано, витоки п'ятого і шостого транзисторів з'єднано з витоками сьомого і восьмого транзисторів відповідно, затвори двадцять першого і двадцять другого транзисторів з'єднано з затворами сімнадцятого і вісімнадцятого транзисторів відповідно, витоки двадцять першого і двадцять другого транзисторів з'єднано з шинами позитивного та негативного живлення відповідно, стоки двадцять першого і двадцять другого транзисторів об'єднано і з'єднано з витоками п'ятнадцятого та шістнадцятого транзисторів.

На кресленні представлено принципову схему підсилювача постійного струму.

Пристрій містить перше 1 та друге 6 джерела струму, шини позитивного 28 і негативного 30 живлення, вхідну 7 і вихідну 29 шини, шину нульового потенціалу 8, резистор зворотного зв'язку 19, два-

дцять два транзистори, причому вхідну шину 7 з'єднано із затворами п'ятого 11 і шостого 12 транзисторів, а також з першим виводом резистора зворотного зв'язку 19, стоки п'ятого 11 і шостого 12 транзисторів об'єднано, витоки п'ятого 11 і шостого 12 транзисторів з'єднано з витоками сьомого 10 і восьмого 13 транзисторів відповідно, затвори сьомого 10 і восьмого 13 транзисторів з'єднано із затворами та стоками третього 2 і четвертого 5 транзисторів відповідно, а також шинами додатного 28 і від'ємного 30 живлення через перше 1 і друге 6 джерела струму відповідно, витоки третього 2 і четвертого 5 транзисторів з'єднано з витоками першого 3 і другого 4 транзисторів відповідно, затвори першого 3 і другого 4 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 8, стоки сьомого 10 і восьмого 13 транзисторів з'єднано з стоками дев'ятого 9 і десятого 14 транзисторів відповідно, а також з затворами сімнадцятого 20 і двадцять першого 24 та вісімнадцятого 23 і двадцять другого 25 транзисторів відповідно, стоки першого 3 і дев'ятого 26 та другого 4 і двадцятого 27 транзисторів, а також витоки дев'ятого 9, тринадцятого 15, сімнадцятого 20 і двадцять першого 24 та десятого 14, чотирнадцятого 18, вісімнадцятого 23 і двадцять другого 25 транзисторів з'єднано з шинами позитивного 28 і негативного 30 живлення відповідно, затвори дев'ятого 9 і десятого 14 транзисторів з'єднано з затворами та стоками тринадцятого 15 і чотирнадцятого 18 транзисторів відповідно, а також з стоками одинадцятого 16 і дванадцятого 17 транзисторів відповідно, витоки одинадцятого 16 і дванадцятого 17 транзисторів об'єднано, затвори цих транзисторів з'єднано з затворами і стоками п'ятнадцятого 21 і шістнадцятого 22 транзисторів відповідно, а також з стоками сімнадцятого 20 і вісімнадцятого 23 транзисторів відповідно, а також з затворами дев'ятнадцятого 26 і двадцятого 27 транзисторів відповідно, витоки п'ятнадцятого 21 і шістнадцятого 22 транзисторів об'єднано і з'єднано з стоками двадцять першого 24 і двадцять другого 25 транзисторів відповідно, витоки дев'ятнадцятого 26 і двадцятого 27 транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку 19, а також з вихідною шиною 29.

Пристрій працює таким чином.

Вхідний сигнал у вигляді напруги надходить на вхідну шину 7. Якщо напруга на вхідній шині 7 збільшується, то п'ятий 11 транзистор привідкривається, а шостий 12 призакривається. При цьому струм через п'ятий 11 транзистор збільшується, а через шостий 12 зменшується. Потенціали затворів вісімнадцятого 23 і двадцять другого 25 транзисторів збільшуються, а сімнадцятого 20 і двадцять першого 24 транзисторів зменшуються. Тоді вісімнадцятий 23 і двадцять другий 25 транзистори привідкриваються, а сімнадцятий 20 і двадцять пер-

ший 24 транзистори призакриваються. Потенціал точки об'єднання витоків п'ятнадцятого 21, шістнадцятого 22, двадцять першого 24, двадцять другого 25 транзисторів зменшується і прямує до потенціалу шини від'ємного живлення 30. При цьому потенціал вихідної шини 29 відслідковує потенціал точки об'єднання п'ятнадцятого 21, шістнадцятого 22, двадцять першого 24, двадцять другого 25 транзисторів і також зменшується та наближається до потенціалу шини негативного живлення 30.

Вхідний сигнал у вигляді напруги надходить на вхідну шину 7. Якщо напруга на вхідній шині 7 зменшується, то п'ятий 11 транзистор призакривається, а шостий 12 привідкривається. При цьому струм через п'ятий 11 транзистор зменшується, а через шостий 12 збільшується. Потенціали затворів вісімнадцятого 23 і двадцять другого 25 транзисторів зменшуються, а сімнадцятого 20 і двадцять першого 24 транзисторів збільшуються. Тоді вісімнадцятий 23 і двадцять другий 25 транзистори призакриваються, а сімнадцятий 20 і двадцять перший 24 транзистори привідкриваються. Потенціал точки об'єднання витоків п'ятнадцятого 21, шістнадцятого 22, двадцять першого 24, двадцять другого 25 транзисторів збільшується і прямує до потенціалу шини позитивного живлення 28. При цьому потенціал вихідної шини 29 відслідковує потенціал точки об'єднання п'ятнадцятого 21, шістнадцятого 22, двадцять першого 24, двадцять другого 25 транзисторів і також збільшується та наближається до потенціалу шини позитивного живлення 28.

Перше 1 і друге 6 джерела постійного струму, а також перший 3, другий 4, третій 2, четвертий 5, сьомий 10, восьмий 13 транзистори утворюють схему завдання робочих точок каскадів схеми. Тринадцятий 15, чотирнадцятий 18, п'ятнадцятий 21, шістнадцятий 22 транзистори утворюють двонаправлений відбивач струму, який у поєднанні з компенсаторами, які побудовано на дев'ятому 9 і одинадцятому 16 та десятому 14 і дванадцятому 17 транзисторами відповідно, завдають робочі точки підсилювальних каскадів, які побудовано на сімнадцятому 20 і вісімнадцятому 23 транзисторах відповідно. П'ятнадцятий 21, шістнадцятий 22, дев'ятнадцятий 26, двадцятий 27 транзистори утворюють двотактний вихідний каскад. За рахунок вмикання двадцять першого 24 і двадцять другого 25 транзисторів паралельно каскадам на п'ятнадцятому 21, сімнадцятому 20 та шістнадцятому 22, вісімнадцятому 23 транзисторах зменшується глибина зворотного зв'язку, що призводить до підвищення швидкодії схеми.

Резистор зворотного зв'язку 19 задає коефіцієнт підсилення.

Шини додатного 28 і від'ємного 30 живлення, а також шина нульового потенціалу 8 забезпечують потрібний рівень напруги для живлення схеми.

