УКРАЇНА

(19) UA (11) 27785 (13) U

(51) МПК (2006)
G05B 23/02

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ ДЛЯ КОНТРОЛЮ СКЛАДНИХ ОБ`ЄКТІВ

1

(21) u200708348
(22) 20.07.2007
(24) 12.11.2007
(72) ГРАБКО ВОЛОДИМИР ВІТАЛІЙОВИЧ, UA,
БАБІЙ СЕРГІЙ МИКОЛАЙОВИЧ, UA
(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ, UA
(56)
(57) Пристрій для контролю складних об'єктів, що містить три сенсори параметрів, три перетворювачі сигналів, генератор імпульсів, сенсор комутації, перший блок затримки сигналу, перший мультиплексор, елемент ЗАБОРОНА, два електронних ключі, два одновібратори, три елементи І, чотири елементи АБО, два лічильних регістри, лічильник імпульсів, формувач сигналу, перший регістр, два елементи НІ, блок індикації, сенсор напруги живлення, вихід якого з'єднаний через другий елементі НІ з першим входом блока індикації, вихід генератора імпульсів підключений до другого входу третього елемента І, виходи сенсорів параметрів з'єднані через перетворювачі сигналів з відповідними інформаційними входами першого мультиплексора, вихід якого підключений до входу першого електронного ключа, вихід сенсора напруги живлення з'єднаний з входом першого блока затримки сигналу, вихід другого елемента АБО підключений до першого входу другого елемента І, вихід якого з'єднаний з першим входом першого лічильного регістра, який своїм виходом підключений до другого входу третього елемента АБО, який **відрізняється** тим, що в нього введено другий та третій мультиплексори, два аналогово-цифрових перетворювачі, два джерела напруги, другий, третій, четвертий, п'ятий та шостий регістри, два цифрових комутатори, сім цифрових компараторів, п'ять блоків переносу, третій елемент НІ, четвертий, п'ятий, шостий, сьомий та восьмий елементи І, три тригери, п'ятий, шостий, сьомий, восьмий та дев'ятий елементи АБО, формувач рівнів, диференціюючий елемент, блок обнулення, подільник частоти, другий та третій блоки затримки сигналу, причому виходи перетворювачів сигналів з'єднані з відповідними інформаційними входами другого та третього мультиплексорів, вихід останнього підключений до першого входу другого електронного ключа, який своїм виходом

2

з'єднаний через формувач сигналу з керуючим входом п'ятого блока переносу, другий вхід другого електронного ключа підключений до виходу другого джерела напруги, вихід другого мультиплексора з'єднаний з входом першого аналогово-цифрового перетворювача, цифровий вихід якого підключений до першого цифрового входу першого цифрового комутатора та цифрового входу другого регістра, цифровий вихід якого з'єднаний з першим цифровим входом першого цифрового компаратора та цифровим входом третього регістра, цифровий вихід якого підключений до другого цифрового входу першого цифрового компаратора, а також з'єднаний через перший блок переносу з першим цифровим входом третього цифрового компаратора, вихід якого підключений до першого входу першого тригера, другий вхід якого, а також другий вхід другого тригера з'єднані з виходом першого елемента АБО, вихід першого цифрового компаратора підключений через перший елемент НІ до другого входу третього регістра та першого входу шостого елемента АБО, вихід якого з'єднаний з другим входом першого регістра, вихід першого джерела напруги підключений до другого цифрового входу першого цифрового комутатора, який своїм цифровим виходом з'єднаний через четвертий регістр з першим цифровим входом другого цифрового компаратора та цифровим входом п'ятого регістра, цифровий вихід якого підключений до другого цифрового входу другого цифрового компаратора та через другий блок переносу з'єднаний з першим цифровим входом четвертого цифрового компаратора, вихід якого підключений до першого входу другого тригера, вихід другого цифрового компаратора з'єднаний через третій елемент НІ з першим входом четвертого елемента І та першим входом сьомого елемента АБО, вихід якого підключений до другого входу шостого регістра, вихід четвертого елемента І з'єднаний з входом п'ятого регістра, вихід сенсора комутації підключений до першого входу третього елемента І, третій вхід якого з'єднаний з виходом першого блока затримки сигналу, вихід третього елемента І підключений до других входів першого та другого елементів І, а також з'єднаний з входом подільника частоти, вихід якого підключений до першого входу елемента

(19) UA (11) 27785 (13) U

ЗАБОРОНА, вихід першого електронного ключа з'єднаний з входом другого аналого-цифрового перетворювача, цифровий вихід якого підключений до перших цифрових входів п'ятого, шостого та сьомого цифрових компараторів, перший та другий входи другого елемента АБО з'єднані з виходами шостого та сьомого цифрових компараторів відповідно, вихід третього елемента АБО підключений до першого входу третього тригера, вихід якого з'єднаний з другим (інверсним) входом сьомого елемента І та першим входом дев'ятого елемента АБО, вихід першого елемента І підключений до першого входу другого лічильного регістра, який своїм виходом з'єднаний з першим входом сьомого елемента І, вихід якого підключений до другого входу першого елемента АБО та через диференціюючий елемент з'єднаний з другим входом четвертого елемента АБО, вихід якого підключений до других входів першого та другого лічильних регістрів, а також до другого входу третього тригера, вихід елемента ЗАБОРОНА з'єднаний з першим входом лічильника імпульсів, цифровий вихід якого підключений до адресних входів другого мультиплексора, а також до цифрових входів першого та шостого регістрів, цифровий вихід першого регістра з'єднаний з першим цифровим входом другого цифрового комутатора та цифровим входом третього блока переносу, цифровий вихід якого підключений до першого цифрового входу блока індикації, цифровий вихід шостого регістра з'єднаний з другим цифровим входом другого цифрового комутатора, адресними входами третього мультиплексора та цифровими входами четвертого і п'ятого блоків переносу, які своїми виходами підключені відповідно до другого та третього цифрових входів блока індикації, цифровий вихід другого цифрового комутатора з'єднаний з адресними входами першого мультиплексора, вихід переносу лічильника імпульсів підключений до третього (інверсного) входу елемента ЗАБОРОНА, входу другого блока затримки сигналу, а також з'єднаний через третій блок затримки сигналу з керуючими входами першого та другого блоків переносу, вихід другого блока затримки сигналу підключений через другий одновібратор до другого входу п'ятого елемента АБО, який своїм виходом з'єднаний з входом другого регістра, першим входом третього регістра, другим входом лічильника імпульсів, керуючим входом першого цифрового комутатора та другим (інверсним) входом четвертого елемента І, вихід першого тригера підключений до першого входу шостого елемента І, другого входу шостого елемента АБО, першого входу восьмого елемента АБО та другого входу восьмого елемента І, вихід якого з'єднаний з другим входом блока індикації та другим входом дев'ятого елемента АБО, вихід якого підключений до других входів п'ятого та шостого елементів І, вихід другого тригера з'єднаний з першим входом п'ятого елемента І, керуючим входом другого цифрового комутатора, другим входом сьомого елемента АБО, керуючим входом другого електронного ключа, першим входом восьмого елемента І та другим входом восьмого елемента АБО, вихід якого підключений до другого (інверсного) входу елемента ЗАБОРОНА, керуючого входу першого електронного ключа та першого входу першого елемента І, вихід першого одновібратора з'єднаний з першим входом п'ятого елемента АБО, першими входами першого та шостого регістрів, а також першими входами першого та четвертого елементів АБО, виходи п'ятого та шостого елементів І підключені до керуючих входів четвертого та третього блоків переносу відповідно, вихід блока обнулення з'єднаний з входом першого одновібратора, перший цифровий вихід формувача рівнів підключений до другого цифрового входу п'ятого цифрового компаратора, вихід якого з'єднаний з першим входом третього елемента АБО, другий цифровий вихід формувача рівнів підключений до других цифрових входів третього та шостого цифрових компараторів, третій цифровий вихід формувача рівнів з'єднаний з другими цифровими входами четвертого та сьомого цифрових компараторів.

Корисна модель відноситься до області електротехніки і може бути використана для контролю працездатності складних електромеханічних об'єктів.

Відомий пристрій для пошуку несправностей [А.С. СРСР №1287118, М. кл. G 05 B 23/02, бюл. №4, 1987], що містить n датчиків несправностей, виходи яких з'єднані з відповідними інформаційними входами мультиплексора, адресні входи якого підключені до відповідних розрядів лічильника і інформаційних входів першого блока індикації, входи суматора числа несправностей з'єднані з виходами відповідних датчиків несправностей, а вихід підключений до входу другого блока індикації, одновібратор з'єднаний своїм виходом з першим входом елемента АБО, а вхід підключений до виходу мультиплексора, вихід генератора імпульсів з'єднаний з прямим входом елемента ЗАБОРОНА, підключеного своїм виходом до лічильного входу лічильника, а інверсним входом з'єднаного разом з керуючим входом першого блока індикації і з виходом елемента АБО, підключеного другим входом через ключ до виходу мультиплексора, причому керуючий вхід ключа являється керуючим входом пристрою.

Недоліком даного пристрою є неврахування можливості виникнення обривів в колах об'єкта контролю, а також його обмеженість у використанні, що не дозволяє підвищити достовірність контролю і звужує область його застосування.

За прототип обрано пристрій для контролю складних об'єктів [Патент України №13108. МПК6

G05B 23/02, бюл. №3, 2006], що містить три сенсори параметрів, виходи яких з'єднані через перетворювачі сигналів з відповідними інформаційними входами мультиплексора (в подальшому перший мультиплексор), вихід якого підключений до входу першого електронного ключа, який своїм виходом з'єднаний зі входами першого, другого, третього і четвертого компараторів, виходи першого та другого компараторів підключені до першого та другого входів першого елемента АБО відповідно, вихід якого з'єднаний з першим входом третього елемента АБО, виходи третього та четвертого компараторів підключені до першого та другого входів другого елемента АБО відповідно, вихід якого з'єднаний з першим входом другого елемента І, другий вхід якого підключений до виходу елемента ЗАБОРОНА, а вихід з'єднаний з першим входом першого лічильного регістра, вихід якого підключений до другого входу третього елемента АБО, перший вхід четвертого елемента АБО з'єднаний з виходом першого мультиплексора, а вихід підключений до входу формувача сигналу, вихід якого з'єднаний з третім входом третього елемента АБО та з першим входом блока індикації, вихід третього елемента АБО підключений до входу першого одновібратора, який свої виходом з'єднаний з першим (інверсним) входом елемента ЗАБОРОНА, керуючим входом блока індикації та другим входом групи елементів І, вихід сенсора напруги живлення підключений до входів блока затримки сигналу (в подальшому перший блок затримки сигналу), другого елемента НІ, другого одновібратора та першого входу першого елемента І, другий вхід якого з'єднаний з виходом першого елемента НІ, вихід першого блока затримки сигналу підключений через другий електронний ключ до другого входу третього елемента І, перший вхід якого з'єднаний з виходом генератора імпульсів, а вихід підключений до другого входу елемента ЗАБОРОНА, вихід якого з'єднаний з першим входом другого лічильного регістра, підключеного своїм виходом до першого входу лічильника імпульсів, другого входу першого лічильного регістра, другого входу четвертого елемента АБО та до входу першого елемента НІ, виходи лічильника з'єднані з адресними входами першого мультиплексора та першими входами групи елементів І, виходи якої підключені до інформаційних входів регістра (в подальшому перший регістр), вихідна цифрова шина (в подальшому цифровий вихід) якого з'єднана з вхідною цифровою шиною (в подальшому цифровий вхід) блока індикації, керуючий вхід другого електронного ключа підключений до виходу сенсора комутації, вихід другого одновібратора з'єднаний з другими входами другого лічильного регістра, лічильника імпульсів та входу першого регістра, вихід другого елемента НІ підключений до другого входу блока індикації, вихід першого елемента І з'єднаний з керуючим входом першого електронного ключа.

Головним недоліком даного пристрою є необхідність проведення повного аналізу кожного з контрольованих параметрів в кожному циклі роботи, що знижує достовірність контролю при аналізі швидкоплинних сигналів, та обмежує область його застосування.

В основу корисної моделі поставлено задачу створення пристрою для контролю складних об'єктів, в якому за рахунок введення нових блоків та зв'язків між ними з'являється можливість збільшити швидкодію, що дозволяє підвищити достовірність контролю та розширити область застосування.

Поставлена задача досягається тим, що в пристрій для контролю складних об'єктів, що містить три сенсори параметрів, три перетворювачі сигналів, генератор імпульсів, сенсор комутації, перший блок затримки сигналу, перший мультиплексор, елемент ЗАБОРОНА, два електронних ключа, два одновібратора, три елемента І, чотири елемента АБО, два лічильних регістри, лічильник імпульсів, формувач сигналу, перший регістр, два елемента НІ, блок індикації, сенсор напруги живлення, вихід якого з'єднаний через другий елементі НІ з першим входом блока індикації, вихід генератора імпульсів підключений до другого входу третього елемента І, виходи сенсорів параметрів з'єднані через перетворювачі сигналів з відповідними інформаційними входами першого мультиплексора, вихід якого підключений до входу першого електронного ключа, вихід сенсора напруги живлення з'єднаний з входом першого блока затримки сигналу, вихід другого елемента АБО підключений до першого входу другого елемента І, вихід якого з'єднаний з першим входом першого лічильного регістра, який своїм виходом підключений до другого входу третього елемента АБО, введено другий та третій мультиплексори, два аналогово-цифрових перетворювачі, два джерела напруги, другий, третій, четвертий, п'ятий та шостий регістри, два цифрових комутатора, сім цифрових компараторів, п'ять блоків переносу, третій елемент НІ, четвертий, п'ятий, шостий, сьомий та восьмий елементи І, три тригери, п'ятий, шостий, сьомий, восьмий та дев'ятий елементи АБО, формувач рівнів, диференціюючий елемент, блок обнулення, подільник частоти, другий та третій блоки затримки сигналу причому виходи перетворювачів сигналів з'єднані з відповідними інформаційними входами другого та третього мультиплексорів, вихід останнього підключений до першого входу другого електронного ключа, який своїм виходом з'єднаний через формувач сигналу з керуючим входом п'ятого блока переносу, другий вхід другого електронного ключа підключений до виходу другого джерела напруги, вихід другого мультиплексора з'єднаний з входом першого аналогово-цифрового перетворювача, цифровий вихід якого підключений до першого цифрового входу першого цифрового комутатора та цифрового входу другого регістра, цифровий вихід якого з'єднаний з першим цифровим входом першого цифрового компаратора та цифровим входом третього регістра, цифровий вихід якого підключений до другого цифрового входу першого цифрового компаратора, а також з'єднаний через

перший блок переносу з першим цифровим входом третього цифрового компаратора, вихід якого підключений до першого входу першого тригера, другий вхід якого, а також другий вхід другого тригера з'єднані з виходом першого елемента АБО, вихід першого цифрового компаратора підключений через перший елемент НІ до другого входу третього регістра та першого входу шостого елемента АБО, вихід якого з'єднаний з другим входом першого регістра, вихід першого джерела напруги підключений до другого цифрового входу першого цифрового комутатора, який своїм цифровим виходом з'єднаний через четвертий регістр з першим цифровим входом другого цифрового компаратора та цифровим входом п'ятого регістра, цифровий вихід якого підключений до другого цифрового входу другого цифрового компаратора та через другий блок переносу з'єднаний з першим цифровим входом четвертого цифрового компаратора, вихід якого підключений до першого входу другого тригера, вихід другого цифрового компаратора з'єднаний через третій елемент НІ з першим входом четвертого елемента І та першим входом сьомого елемента АБО, вихід якого підключений до другого входу шостого регістра, вихід четвертого елемента І з'єднаний з входом п'ятого регістра, вихід сенсора комутації підключений до першого входу третього елемента І, третій вхід якого з'єднаний з виходом першого блока затримки сигналу, вихід третього елемента І підключений до других входів першого та другого елементів І, а також з'єднаний з входом подільника частоти, вихід якого підключений до першого входу елемента ЗАБОРОНА, вихід першого електронного ключа з'єднаний з входом другого аналого-цифрового перетворювача, цифровий вихід якого підключений до перших цифрових входів п'ятого, шостого та сьомого цифрових компараторів, перший та другий входи другого елемента АБО з'єднані з виходами шостого та сьомого цифрових компараторів відповідно, вихід третього елемента АБО підключений до першого входу третього тригера, вихід якого з'єднаний з другим (інверсним) входом сьомого елемента І та першим входом дев'ятого елемента АБО, вихід першого елемента І підключений до першого входу другого лічильного регістра, який своїм виходом з'єднаний з першим входом сьомого елемента І, вихід якого підключений до другого входу першого елемента АБО та через диференціюючий елемент з'єднаний з другим входом четвертого елемента АБО, вихід якого підключений до других входів першого та другого лічильних регістрів, а також до другого входу третього тригера, вихід елемента ЗАБОРОНА з'єднаний з першим входом лічильника імпульсів, цифровий вихід якого підключений до адресних входів другого мультиплексора, а також до цифрових входів першого та шостого регістрів, цифровий вихід першого регістра з'єднаний з першим цифровим входом другого цифрового комутатора та цифровим входом третього блока переносу, цифровий вихід якого підключений до першого цифрового входу блока індикації, цифровий вихід шостого регістра з'єднаний з другим цифровим входом другого цифрового комутатора, адресними входами третього мультиплексора та цифровими входами четвертого і п'ятого блоків переносу, які своїми виходами підключені відповідно до другого та третього цифрових входів блока індикації, цифровий вихід другого цифрового комутатора з'єднаний з адресними входами першого мультиплексора, вихід переносу лічильника імпульсів підключений до третього (інверсного) входу елемента ЗАБОРОНА, входу другого блока затримки сигналу, а також з'єднаний через третій блок затримки сигналу з керуючими входами першого та другого блоків переносу, вихід другого блока затримки сигналу підключений через другий одновібратор до другого входу п'ятого елемента АБО, який своїм виходом з'єднаний з входом другого регістра, першим входом третього регістра, другим входом лічильника імпульсів, керуючим входом першого цифрового комутатора та другим (інверсним) входом четвертого елемента І, вихід першого тригера підключений до першого входу шостого елемента І, другого входу шостого елемента АБО, першого входу восьмого елемента АБО та другого входу восьмого елемента І, вихід якого з'єднаний з другим входом блока індикації та другим входом дев'ятого елемента АБО, вихід якого підключений до других входів п'ятого та шостого елементів І, вихід другого тригера з'єднаний з першим входом п'ятого елемента І, керуючим входом другого цифрового комутатора, другим входом сьомого елемента АБО, керуючим входом другого електронного ключа, першим входом восьмого елемента І та другим входом восьмого елемента АБО, вихід якого підключений до другого (інверсного) входу елемента ЗАБОРОНА, керуючого входу першого електронного ключа та першого входу першого елемента І, вихід першого одновібратора з'єднаний з першим входом п'ятого елемента АБО, першими входами першого та шостого регістрів, а також першими входами першого та четвертого елементів АБО, виходи п'ятого та шостого елементів І підключені до керуючих входів четвертого та третього блоків переносу відповідно, вихід блока обнуления з'єднаний з входом першого одновібратора, перший цифровий вихід формувача рівнів підключений до другого цифрового входу п'ятого цифрового компаратора, вихід якого з'єднаний з першим входом третього елемента АБО, другий цифровий вихід формувача рівнів підключений до других цифрових входів третього та шостого цифрових компараторів, третій цифровий вихід формувача рівнів з'єднаний з другими цифровими входами четвертого та сьомого цифрових компараторів.

Пристрій для контролю складних об'єктів пояснюється кресленням, на якому зображена його структурна схема.

На схемі: 1 - сенсори параметрів; 2 - перетворювачі сигналів; 3 - другий мультиплексор; 4 - перший аналогово-цифровий перетворювач; 5 - перше джерело напруги; 6 - другий регістр; 7 - перший цифровий комутатор; 8, 9 - третій,

четвертий регістри; 10 - перший цифровий компаратор; 11 - перший блок переносу; 12 - перший елемент НІ; 13 - п'ятий регістр; 14 - другий цифровий компаратор; 15 - другий блок переносу; 16 - третій елемент НІ; 17 - третій цифровий компаратор; 18 - перший RS-трігер; 19 - четвертий цифровий компаратор; 20 - перший мультиплексор; 21 - перший елемент АБО; 22 - другий RS-трігер; 23 - перший електронний ключ; 24 - другий аналогово-цифровий перетворювач; 25 - формувач рівнів; 26, 27, 28 - п'ятий, шостий, сьомий цифрові компаратори; 29 - диференціюючий елемент; 30 - перший елемент І; 31 - другий елемент АБО; 32 - другий елемент І; 33 - перший лічильний регістр; 34 - третій елемент АБО; 35 - третій RS-трігер; 36 - четвертий елемент АБО; 37 - другий лічильний регістр; 38 - сенсор комутації; 39 – генератор імпульсів; 40 - сенсор напруги живлення; 41 - блок обнуления; 42 – перший блок затримки сигналу; 43 - перший одновібратор; 44 - третій елемент І; 45 - подільник частоти; 46 - елемент ЗАБОРОНА; 47 - лічильник імпульсів; 48 - другий одновібратор; 49 - другий блок затримки сигналу; 50 - п'ятий елемент АБО; 51 - третій блок затримки сигналу; 52 - шостий елемент АБО; 53 - четвертий елемент І; 54, 55 - перший, шостий регістри; 56 – сьомий елемент АБО; 57 - другий цифровий комутатор; 58 - восьмий елемент АБО; 59 - другий елемент НІ; 60, 61, 62 - п'ятий, шостий, сьомий елементи І; 63 - дев'ятий елемент АБО; 64, 65, 66 - третій, четвертий, п'ятий блоки переносу; 67 - формувач сигналу; 68 - другий електронний ключ; 69 – друге джерело напруги; 70 - третій мультиплексор; 71 - восьмий елемент І; 72 - блок індикації, причому виходи сенсорів параметрів 1 з'єднані через перетворювачі сигналів 2 з відповідними інформаційними входами першого 20, другого 3 та третього 70 мультиплексорів, вихід останнього підключений до першого входу другого електронного ключа 68, який своїм виходом з'єднаний через формувач сигналу 67 з керуючим входом п'ятого блока переносу 66, другий вхід другого електронного ключа 68 підключений до виходу другого джерела напруги 69, вихід другого мультиплексора 3 з'єднаний з входом першого аналогово-цифрового перетворювача 4, цифровий вихід якого підключений до першого цифрового входу першого цифрового комутатора 7 та цифрового входу другого регістра 6, цифровий вихід якого з'єднаний з першим цифровим входом першого цифрового компаратора 10 та цифровим входом третього регістра 8, цифровий вихід якого підключений до другого цифрового входу першого цифрового компаратора 10, а також з'єднаний через перший блок переносу 11 з першим цифровим входом третього цифрового компаратора 17, вихід якого підключений до першого входу першого тригера 18, другий вхід якого, а також другий вхід другого тригера 22 з'єднані з виходом першого елемента АБО 21, вихід першого цифрового компаратора 10 підключений через перший елемент НІ 12 до другого входу третього регістра 8 та першого входу шостого елемента АБО 52, вихід якого з'єднаний з другим входом першого регістра 54, вихід першого джерела напруги 5 підключений до другого цифрового входу першого цифрового комутатора 7, який своїм цифровим виходом з'єднаний через четвертий регістр 9 з першим цифровим входом другого цифрового компаратора 14 та цифровим входом п'ятого регістра 13, цифровий вихід якого підключений до другого цифрового входу другого цифрового компаратора 14 та через другий блок переносу 15 з'єднаний з першим цифровим входом четвертого цифрового компаратора 19, вихід якого підключений до першого входу другого тригера 22, вихід другого цифрового компаратора 14 з'єднаний через третій елемент НІ 16 з першим входом четвертого елемента І 53 та першим входом сьомого елемента АБО 56, вихід якого підключений до другого входу шостого регістра 55, вихід четвертого елемента І 53 з'єднаний з входом п'ятого регістра 13, вихід сенсора комутації 38 підключений до першого входу третього елемента І 44, другий вхід якого з'єднаний з виходом генератора імпульсів 39, вихід сенсора живлення 40 підключений через другий елемент НІ 59 до першого входу блока індикації 72, а також через перший блок затримки сигналу 42 з'єднаний з третім входом третього елемента І 44, вихід якого підключений до других входів першого 30 та другого 32 елементів І, а також з'єднаний з входом подільника частоти 45, вихід якого підключений до першого входу елемента ЗАБОРОНА 46, вихід першого мультиплексора 20 з'єднаний через перший електронний ключ 23 з входом другого аналогово-цифрового перетворювача 24, цифровий вихід якого підключений до перших цифрових входів п'ятого 26, шостого 27 та сьомого 28 цифрових компараторів, перший та другий входи другого елемента АБО 31 з'єднані з виходами шостого 27 та сьомого 28 цифрових компараторів відповідно, а вихід підключений до першого входу другого елемента І 32, вихід якого з'єднаний з першим входом першого лічильного регістра 33, вихід якого підключений до другого входу третього елемента АБО 34, перший вхід якого з'єднаний з виходом п'ятого цифрового компаратора 26, а вихід підключений до першого входу третього тригера 35, вихід якого з'єднаний з другим входом сьомого елемента І 62 та першим входом дев'ятого елемента АБО 63, вихід першого елемента І 30 підключений до першого входу другого лічильного регістра 37, який своїм виходом з'єднаний з першим входом сьомого елемента І 62, вихід якого підключений до другого входу першого елемента АБО 21 та через диференціюючий елемент 29 з'єднаний з другим входом четвертого елемента АБО 36, вихід якого підключений до других входів першого 33 та другого 37 лічильних регістрів, а також до другого входу третього тригера 35, вихід елемента ЗАБОРОНА 46 з'єднаний з першим входом лічильника імпульсів 47, цифровий вихід якого підключений до адресних входів другого мультиплексора 3, а також до цифрових входів першого 54 та шостого 55 регістрів, цифровий вихід першого регістра 54 з'єднаний з першим

цифровим входом другого цифрового комутатора 57 та цифровим входом третього блока переносу 64, цифровий вихід якого підключений до першого цифрового входу блока індикації 72, цифровий вихід шостого регістра 55 з'єднаний з другим цифровим входом другого цифрового комутатора 57, адресними входами третього мультиплексора 70 та цифровими входами четвертого 65 і п'ятого 66 блоків переносу, які своїми виходами підключені відповідно до другого та третього цифрових входів блока індикації 72, цифровий вихід другого цифрового комутатора 57 з'єднаний з адресними входами першого мультиплексора 20, вихід переносу лічильника імпульсів 47 підключений до третього входу елемента ЗАБОРОНА 46, входу другого блока затримки сигналу 49, а також з'єднаний через третій блок затримки сигналу 51 з керуючими входами першого 11 та другого 15 блоків переносу, вихід другого блока затримки сигналу 49 підключений через другий одновібратор 48 до другого входу п'ятого елемента АБО 50, який своїм виходом з'єднаний з входом другого регістра 6, першим входом третього регістра 8, другим входом лічильника імпульсів 47, керуючим входом першого цифрового комутатора 7 та другим входом четвертого елемента І 53, вихід першого тригера 18 підключений до першого входу шостого елемента І 61, другого входу шостого елемента АБО 52, першого входу восьмого елемента АБО 58 та другого входу восьмого елемента І 71, вихід якого з'єднаний з другим входом блока індикації 72 та другим входом дев'ятого елемента АБО 63, вихід якого підключений до других входів п'ятого 60 та шостого 61 елементів І, вихід другого тригера 22 з'єднаний з першим входом п'ятого елемента І 60, керуючим входом другого цифрового комутатора 57, другим входом сьомого елемента АБО 56, керуючим входом другого електронного ключа 68, першим входом восьмого елемента І 71 та другим входом восьмого елемента АБО 58, вихід якого підключений до другого входу елемента ЗАБОРОНА 46, керуючого входу першого електронного ключа 23 та першого входу першого елемента І 30, вихід першого одновібратора 43 з'єднаний з першим входом п'ятого елемента АБО 50, першими входами першого 54 та шостого 55 регістрів, а також першими входами першого 21 та четвертого 36 елементів АБО, виходи п'ятого 60 та шостого 61 елементів І підключені до керуючих входів четвертого 65 та третього 64 блоків переносу відповідно, вихід блока обнуления 41 з'єднаний з входом першого одновібратора 43, перший цифровий вихід формувача рівнів 25 підключений до другого цифрового входу п'ятого цифрового компаратора 26, другий цифровий вихід формувача рівнів 25 з'єднаний з другими цифровими входами третього 17 та шостого 27 цифрових компараторів, третій цифровий вихід формувача рівнів 25 підключений до других цифрових входів четвертого 19 та сьомого 28 цифрових компараторів.

Запропонований пристрій працює так. В момент подачі напруги живлення на пристрій перший одновібратор 43 формує на своєму виході одиничний імпульс обнулення, який поступає на перші входи першого 54 та шостого 55 регістрів, через перший елемент АБО 21 - на другі входи першого 18 та другого 22 тригерів, через четвертий елемент АБО 36 - на другий вхід третього тригера 35 та другі входи першого 33 та другого 37 лічильних регістрів, через п'ятий елемент АБО 50 - на вхід другого регістра 6, перший вхід третього регістра 8, також даний імпульс подається на керуючий вхід першого цифрового комутатора 7 та другий вхід четвертого елемента І 53.

При наявності сигналу на керуючому вході першого цифрового комутатора 7, на його вихід від першого джерела напруги 5 поступає сигнал у вигляді максимального цифрового коду, який через четвертий регістр 9 подається на перший цифровий вхід другого цифрового компаратора 14 і оскільки на вході (синхровході) п'ятого регістра 13 відсутній сигнал логічної одиниці, то даний цифровий код поступає також і на другий вхід другого цифрового компаратора 14. Як результат, умова не виконується (цифровий код на першому цифровому вході другого цифрового компаратора 14 не є меншим за цифровий код на другому його цифровому вході) і на виході даного цифрового компаратора формується сигнал логічного нуля, який після проходження через третій елемент НІ 16 інвертується в сигнал логічної одиниці і подається через сьомий елемент АБО 56 на другий вхід (синхровхід) шостого регістра 55 і блокує передачу цифрового коду. По закінченні імпульса обнуления сигнал логічної одиниці з виходу третього елемента НІ 16 потрапляє також і на вхід (синхровхід) п'ятого регістра 13 і блокує його.

Аналогічно, в цей же час, з цифрових виходів другого 6 та третього 8 тригерів відповідно на перший та другий цифрові входи першого цифрового компаратора 10 поступають сигнали в вигляді мінімального цифрового коду. Як наслідок, умова не виконується (цифровий код на першому цифровому вході першого цифрового компаратора 10 не є більшим за цифровий код на другому його цифровому вході) і на виході даного цифрового компаратора формується сигнал логічного нуля, який після проходження через перший елемент НІ 12 інвертується в сигнал логічної одиниці і подається другий вхід (синхровхід) третього регістра 8, а також через шостий елемент АБО 52 - на другий вхід (синхровхід) першого регістра 54, блокуючи таким чином передачу цифрового коду на виходи вказаних регістрів.

Так завершується підготовчий етап роботи пристрою, далі слідують етап попереднього і при необхідності етап детального аналізу діагностичного сигналу.

Етап попереднього аналізу. При подачі напруги живлення на об'єкт контролю спрацьовує сенсор комутації 38 і на його виході формується сигнал логічної одиниці, який поступає на перший вхід третього елемента І 44. Одночасно з цим сенсор напруги живлення 40 блоків об'єкта контролю формує на своєму виході сигнал логічної

одиниці, який поступає на вхід першого блока затримки сигналу 42, а також через другий елемент НІ 59 - на перший вхід блока індикації 72, сповіщаючи про відсутність обриву в колах живлення блоків об'єкта контролю. Через час, необхідний для виходу об'єкта контролю на номінальний режим роботи, на виході першого блока затримки сигналу 42 формується сигнал логічної одиниці, який поступає на третій вхід третього елемента І 44, дозволяючи цим самим проходження імпульсів від генератора імпульсів 39 через третій елемент І 44, подільник частоти 45 та елемент ЗАБОРОНА 46 на перший вхід лічильника імпульсів 47, код з виходу якого поступає на адресні входи другого мультиплексора 3, який почергово опитує виходи сенсорів сигналів 1 через перетворювачі сигналів 2, які приводять контрольовані величини до одного рівня допуску.

Вихідний сигнал другого мультиплексора 3 подається на вхід першого аналогово-цифрового перетворювача 4, який формує на своєму виході відповідний цифровий код, що подається через другий регістр 6 на перший цифровий вхід першого цифрового компаратора 10. В результаті виконання умови порівняння, так як на другому цифровому вході першого цифрового компаратора 10 в цей час присутній мінімальний цифровий код, на його виході формується сигнал логічної одиниці, який спричиняє короткотривале розблокування третього 8 та першого 54 регістрів. Аналогічні процеси відбуваються і в наступному каскаді, до складу якого входять: четвертий 9, п'ятий 13 та шостий 55 регістри, другий цифровий компаратор 14, третій елемент НІ 16, сьомий елемент АБО 56 і четвертий елемент І 53.

Як наслідок в першому циклі сканування на виході першого 54 і шостого 55 регістрів формується код каналу діагностування першого параметра, а на виході третього 8 і п'ятого 13 регістрів - цифровий код, який відповідає сигналу даного канала. В кожному наступному циклі сканування в відповідні регістри записуються коди каналів, в яких були виявлені максимальні (перший регістр 54) та мінімальні (шостий регістр 55) рівні діагностичних сигналів, а також цифрові коди, які відповідають даним сигналам (третій регістр 8 для максимального рівня сигналу, п'ятий регістр 13 - для мінімального).

При скануванні останнього каналу діагностування на виході переносу лічильника імпульсів 47 формується сигнал логічної одиниці, який поступає на входи другого 49 та третього 51 блоків затримки сигналу, а також на третій вхід елемента ЗАБОРОНА 46, що призводить до блокування надходження тактових імпульсів на перший вхід лічильника імпульсів 47. На виході третього блока затримки сигналу 51 сигнал логічної одиниці з'являється лише через час, необхідний для проведення аналізу одного каналу, після чого він поступає на керуючі входи першого 11 та другого 15 блоків переносу. Як наслідок, на перші цифрові входи третього 17 та четвертого 19 цифрових компараторів від відповідних регістрів передаються цифрові коди, які відповідають мінімальному та максимальному рівням сигналів. На другі входи даних цифрових компараторів від формувача рівнів 25 подаються цифрові коди, які визначають межі основного поля допуску. Якщо на виході третього 17 або четвертого 19 компараторів з'являється сигнал логічної одиниці, то це свідчить про можливе виникнення несправності, або про виникнення збою в роботі об'єкта контролю, тому виникає необхідність проведення більш детального аналізу підозрілого сигналу і лише тоді починається етап детального аналізу.

Якщо ж на виході третього 17 або четвертого 19 компаратора не з'являється сигнал логічної одиниці, то це свідчить про справність об'єкта контролю. При цьому відпадає необхідність переходити на етап детального аналізу, а тому цикл сканування починається заново після того, як другий одновібратор 48 сформував короткий імпульс обнулення.

Другий блок затримки сигналу враховує час, необхідний для проведення аналізу одного каналу, який визначає третій блок затримки сигналу 51, плюс час, необхідний для роботи третього 17 та четвертого 19 компараторів.

Таким чином на етапі попереднього аналізу відбувається динамічний процес виділення екстремальних рівнів діагностичних сигналів за час, необхідний для сканування всіх сенсорів параметрів, а також робиться попередній висновок про необхідність проведення детального аналізу діагностичного сигналу.

Етап детального аналізу. Якщо, наприклад, в одиницю встановився перший тригер 18, то сигнал з його виходу через шостий елемент АБО 52 блокує перший регістр 54, а також поступає на перший вхід восьмого елемента АБО 58, сигнал з виходу якого подається на перший вхід першого елемента І 30, на керуючий вхід першого електронного ключа 23, що забезпечує його відкривання, а також на другий вхід елемента ЗАБОРОНА 46, спричиняючи блокування надходження тактових імпульсів на вхід лічильника імпульсів 47. Одночасно з цим на адресні входи першого мультиплексора 20 з виходу першого регістра 54 через другий цифровий комутатор 57 подається цифровий код канала діагностування в якому виявлено максимальний рівень сигналу, що забезпечує підключення даного канала на вхід другого аналогово-цифрового перетворювача 24, цифровий код з виходу якого поступає на перші входи п'ятого 26, шостого 27 і сьомого 28 цифрових компараторів. На другі входи даних цифрових компараторів від формувача рівнів 25 поступають відповідні цифрові коди, які визначають межі основного і верхню межу граничного полів допуску.

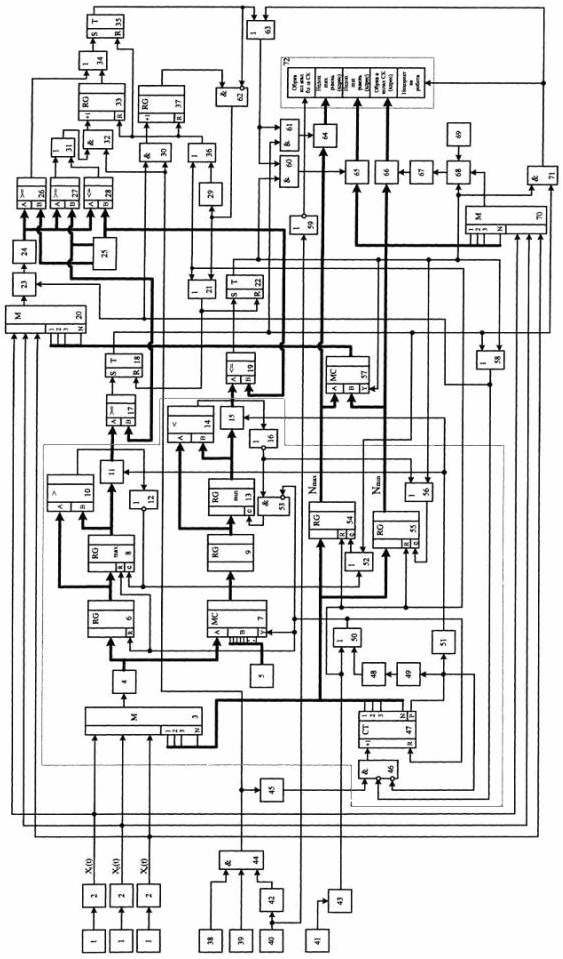
При спрацюванні шостого цифрового компаратора 27, який визначає верхню межу основного поля допуску, на його виході з'являється сигнал логічної одиниці, який через другий елемент АБО 31 та другий елемент 132 потрапляє на перший вхід першого лічильного регістра 33. Якщо за час контролю одного каналу не відбувається переповнення першого лічильного регістра 33, то це свідчить про наявність

тимчасового збою в роботі об'єкта контролю, який не береться до уваги. У випадку переповнення першого лічильного регістра 33 (підрахував, наприклад, сім імпульсів з десяти), за час контролю одного каналу, на його виході формується сигнал логічної одиниці, який через третій елемент АБО 34 встановлює в одиницю третій тригер 35, сигнал з виходу якого подається на другий вхід сьомого елемента І 62 і блокує проходження сигналу обнулення з виходу другого лічильного регістра 37, який і визначає час контролю одного каналу. Також сигнал з виходу третього тригера 35 подається через дев'ятий елемент АБО 63 на другі входи п'ятого 60 і шостого 61 елементів І, на першому вході останнього в цей час вже присутній сигнал логічної одиниці. Як наслідок на виході шостого елемента І 61 формується сигнал логічної одиниці, який подається на керуючий вхід третього блока переносу 64, при цьому на перший цифровий вхід блока індикації 72 надходить цифровий код, записаний в першому регістрі 54, який відповідає номеру несправного канала.

При перевищенні контрольованою величиною верхньої межі граничного поля допуску, яку визначає п'ятий цифровий компаратор 26, контрольований параметр одразу вважається таким, що не відповідає нормі. Робота пристрою при цьому аналогічна описаній вище за виключенням перевірки на збій, реалізованій на базі першого лічильного регістра 33.

У випадку виходу контрольованої величини за нижню межу основного поля допуску пристрій працює аналогічним чином, за виключенням того, що відкривається вже четвертий блок переносу 65 і на другий цифровий вхід блока індикації 72 надходить цифровий код, записаний в шостому регістрі 55, який відповідає номеру несправного каналу. В даному випадку додатково забезпечується перевірка на можливість виникнення обриву в даному вимірювальному каналі. При цьому сигнал з виходу другого тригера 22 подається на керуючий вхід другого електронного ключа 68, забезпечуючи надходження на вхід формувача сигналу 67 сигналу напруги вже не від другого джерела напруги 69, а від відповідного сенсора параметрів 1 через перетворювач сигналу 2 і третій мультиплексор 70. При виявленні обриву в даному вимірювальному каналі на виході формувача сигналу 67 формується сигнал логічної одиниці, який, потрапляючи на керуючий вхід п'ятого блока переносу, спричиняє надходження на третій цифровий вхід блока індикації 72 коду, який відповідає адресу канала, в колі якого виявлено обрив.

Якщо третій тригер 35 встановлений в одиницю, то запустити новий цикл роботи пристрою можливо лише після подачі з виходу блока обнуления 41 сигналу на вхід першого одновібратора 43, який сформує при цьому на своєму виході імпульс обнулення.

Якщо після виходу об'єкта контролю на номінальний режим роботи і після закінчення першого етапу попереднього аналізу в одиницю одночасно встановлюються перших два тригера, то це свідчить про некоректний запуск об'єкта контролю, на блоці індикації з'являється відповідне повідомлення, а також адреси каналів, в колі яких виявлено максимальний та мінімальний рівні сигналів.

Кількість сенсорів параметрів в залежності від складності контрольованого об'єкта може змінюватись.