



УКРАЇНА

(19) UA (11) 26977 (13) U
(51) МПК (2006)
G05B 23/02

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ ДЛЯ ДІАГНОСТУВАННЯ СИСТЕМИ ЗАХИСТУ ТЕХНОЛОГІЧНОГО ОБ'ЄКТА

1

2

(21) u200706554

(22) 11.06.2007

(24) 10.10.2007

(72) ГРАБКО ВОЛОДИМИР ВІТАЛІЙОВИЧ, UA,
БЕРЕЗНИЦЬКИЙ ДМИТРО ОЛЕКСАНДРОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ, UA

(56)

(57) Пристрій для діагностування системи захисту технологічного об'єкта, що містить блок установки нуля, вихід якого з'єднаний з першим входом першого елемента АБО, вхідна цифрова шина формувача тестів разом з вхідною цифрою шиною блока задання еталонних значень підключені до вихідної цифрової шини двійкового лічильника, перший вхід якого разом з входом першого блока затримки сигналу з'єднані з першим виходом першого тригера, перший вхід якого підключений до виходу другого елемента I, а другий вхід з'єднаний з виходом другого елемента АБО, перший вхід якого разом з входом першого елемента HI підключені до виходу першого цифрового компаратора, а другий вхід з'єднаний з другим входом двійкового лічильника та з входом другого блока затримки сигналу, перший вихід другого тригера підключений до входів першого регістра, першого та другого електронних ключів, індикатора контролю, першого входу третього тригера та першого входу другого елемента I, другий вхід якого з'єднаний з другим виходом першого тригера, вихід першого блока затримки сигналу підключений до входу блока задання еталонних значень та до другого входу першого елемента I, вихід якого з'єднаний через третій блок затримки сигналу зі входом індикатора несправностей, вихідна цифрова шина формувача тестів підключена до вхідної цифрової шини

другого електронного ключа, вихідна цифрова шина якого разом з вихідною цифрою шиною першого електронного ключа з'єднані зі вхідною цифрою шиною логічного блока системи захисту технологічного об'єкта, вихідна цифрова шина якого підключена до другої вхідної цифрової шини першого цифрового компаратора та до вхідної цифрової шини другого регістра, вихідна цифрова шина якого з'єднана зі вхідною цифрою шиною виконавчих механізмів технологічного об'єкта, а вхід підключений до виходу третього тригера, другий вхід якого з'єднаний з виходом другого блока затримки сигналу, друга вхідна цифрова шина другого цифрового компаратора підключена до вихідної цифрової шини першого регістра, вхідна цифрова шина якого разом з першою вхідною цифрою шиною другого цифрового компаратора та з вхідною цифрою шиною першого електронного ключа з'єднані з вихідною цифрою шиною сенсорів технологічного об'єкта, вихід першого елемента HI підключений до першого входу першого елемента I, вихідна цифрова шина блока задання еталонних значень з'єднана з першою вхідною цифрою шиною першого цифрового компаратора, вихід другого цифрового компаратора підключений до входу другого елемента HI, який **відрізняється** тим, що в нього введено четвертий блок затримки сигналу, причому вихід другого цифрового компаратора з'єднаний зі входом четвертого блока затримки сигналу, вихід якого підключений до першого входу другого тригера, другий вхід якого з'єднаний з виходом другого елемента HI, а другий вихід підключений до другого входу першого елемента АБО, вихід якого з'єднаний з другим входом другого елемента АБО.

Корисна модель відноситься до області автоматики і може бути використана для діагностування системи захисту технологічного об'єкта.

Відомий пристрій для діагностики систем автоматичного керування [А.С. СРСР №1339503,

М.кл. G05B23/02, бюл. №35, 1987], що містить групу елементів I, виходи яких з'єднані зі входами групи індикаторів, перші входи кожного елемента I групи елементів I підключені до виходів групи елементів пам'яті, а другі входи з'єднані з першим виходом розподільвача та з першим входом

(19) UA (11) 26977 (13) U

першого елемента І, вихід якого підключений до входу індикатора несправностей, другий вхід разом з першими входами другого і третього елементів І з'єднані з виходом першого елемента пам'яті, а третій вхід підключений до вихода першого елемента ІІ, вхід якого разом зі входом індикатора відмови з'єднані з виходом другого елемента пам'яті, вхід якого підключений до вихода третього елемента І, другий вхід якого з'єднаний з виходом четвертого елемента І, вхід індикатора контролю підключений до вихода другого елемента І, другий вхід якого з'єднаний з виходом другого елемента ІІ, вхід якого підключений до першого вихода розподільвача, вхід якого з'єднаний з виходом першого елемента АБО, перший вхід якого разом з першим входом двійкового лічильника та входом першого елемента пам'яті підключені до вихода ключа (в подальшому - електронного ключа), вхід якого з'єднаний зі входом пристрою, другий вхід двійкового лічильника разом зі входом блока задання еталонних значень та входом першого формувача імпульса підключені до вихода другого елемента АБО, входи якого разом з групою виходів формувача тестів з'єднані відповідно з групою виходів розподільвача, група виходів двійкового лічильника підключені до групи входів демультимплексора, вхід якого разом з другим входом першого елемента АБО та першим входом четвертого елемента І з'єднані з виходом другого формувача імпульса, вхід якого підключений до вихода реле часу, вхід якого з'єднаний з виходом першого формувача імпульса, група виходів блока задання еталонних значень підключена до групи керуючих входів схеми співпадання (в подальшому - цифрового компаратора), група інформаційних входів якої з'єднана з групою виходів перетворювача кода, група входів якої підключена до групи виходів контрольнової системи, група входів якої з'єднана з групою виходів формувача тестів, група виходів цифрового компаратора підключена до входів третього елемента АБО, вихід якого з'єднаний з другим входом четвертого елемента І, група виходів демультимплексора підключена до адресних входів групи тригерів, інформаційні входи яких з'єднані з групою виходів цифрового компаратора.

Недоліком даного пристрою є відсутність можливості тестування об'єкта контролю в процесі його роботи.

За прототип обрано пристрій для діагностування системи захисту технологічного об'єкта [Патент №16643 (Україна), М.кп. G05B23/02, бюл. №8, 2006], що містить перший елемент ІІ, вихід якого з'єднаний з першим входом першого елемента І, вихідна цифрова шина блока задання еталонних значень підключена до першої вхідної цифрової шини першого цифрового компаратора, виходи блока установки нуля та кнопки зупинки з'єднані відповідно з першим і другим входами першого елемента АБО, третій вхід якого підключений до вихода другого елемента ІІ, а четвертий вхід з'єднаний з виходом формувача тестів, вхідна

цифрова шина якого разом з вхідною цифровою шиною блока задання еталонних значень підключені до вихідної цифрової шини двійкового лічильника, перший вхід якого разом зі входом першого блока затримки сигналу з'єднані з першим виходом першого тригера, перший вхід якого підключений до вихода другого елемента І, а другий вхід з'єднаний з виходом другого елемента АБО, перший вхід якого разом зі входом першого елемента ІІ підключені до виходу першого цифрового компаратора, а другий вхід разом з другим входом двійкового лічильника та з входом другого блока затримки сигналу з'єднані з другим виходом другого тригера, перший вхід якого підключений до вихода кнопки пуску, другий вхід з'єднаний з виходом першого елемента АБО, а перший вихід підключений до виходів першого регістра, першого та другого електронних ключів, індикатора контролю, першого входу третього тригера та першого входу другого елемента І, другий вхід якого з'єднаний з другим виходом першого тригера, вихід першого блока затримки сигналу підключений до входу блока задання еталонних значень та до другого входу першого елемента І, вихід якого з'єднаний через третій блок затримки сигналу зі входом індикатора несправностей, вихідна цифрова шина формувача тестів підключена до вхідної цифрової шини другого електронного ключа, вихідна цифрова шина якого разом з вихідною цифровою шиною першого електронного ключа з'єднані зі вхідною цифровою шиною логічного блока системи захисту технологічного об'єкта, вихідна цифрова шина якого підключена до другої вхідної цифрової шини першого цифрового компаратора та до вхідної цифрової шини другого регістра, вихідна цифрова шина якого з'єднана зі вхідною цифровою шиною виконавчих механізмів технологічного об'єкта, а вхід підключений до вихода третього тригера, другий вхід якого з'єднаний з виходом другого блока затримки сигналу, вхід другого елемента ІІ підключений до вихода другого цифрового компаратора, друга вхідна цифрова шина якого з'єднана з вихідною цифровою шиною першого регістра, а перша вхідна цифрова шина разом з вхідною цифровою шиною першого регістра та з вхідною цифровою шиною першого електронного ключа підключені до вихідної цифрової шини сенсорів технологічного об'єкта.

Головним недоліком даного пристрою є те, що він лише одноразово дозволяє діагностувати контрольовану систему після подачі сигналу початку тестування.

В основу корисної моделі поставлено задачу створення пристрою для діагностування системи захисту технологічного об'єкта, в якому за рахунок введення нових блоків та зв'язків між ними з'являється можливість неперервного діагностування контрольованої системи в процесі роботи, що дозволяє зменшити час виявлення можливих несправностей та підвищити надійність роботи контрольованої системи.

Поставлена задача досягається тим, що в пристрій для діагностування системи захисту технологічного об'єкта, що містить блок установки

нуля, вихід якого з'єднаний з першим входом першого елемента АБО, вхідна цифрова шина формувача тестів разом з вхідною цифровою шиною блока задания еталонних значень підключені до вихідної цифрової шини двійкового лічильника, перший вхід якого разом зі входом першого блока затримки сигнала з'єднані з першим виходом першого тригера, перший вхід якого підключений до вихода другого елемента І, а другий вхід з'єднаний з виходом другого елемента АБО, перший вхід якого разом зі входом першого елемента НІ підключені до виходу першого цифрового компаратора, а другий вхід з'єднаний з другим входом двійкового лічильника та з входом другого блока затримки сигнала, перший вихід другого тригера підключений до входів першого регістра, першого та другого електронних ключів, індикатора контролю, першого входу третього тригера та першого входу другого елемента І, другий вхід якого з'єднаний з другим виходом першого тригера, вихід першого блока затримки сигнала підключений до входу блока задания еталонних значень та до другого входу першого елемента І, вихід якого з'єднаний через третій блок затримки сигнала зі входом індикатора несправностей, вхідна цифрова шина формувача тестів підключена до вхідної цифрової шини другого електронного ключа, вхідна цифрова шина якого разом з вихідною цифровою шиною першого електронного ключа з'єднані зі вхідною цифровою шиною логічного блока системи захисту технологічного об'єкта, вихідна цифрова шина якого підключена до другої вхідної цифрової шини першого цифрового компаратора та до вхідної цифрової шини другого регістра, вихідна цифрова шина якого з'єднана зі вхідною цифровою шиною виконавчих механізмів технологічного об'єкта, а вхід підключений до вихода третього тригера, другий вхід якого з'єднаний з виходом другого блока затримки сигнала, друга вхідна цифрова шина другого цифрового компаратора підключена до вихідної цифрової шини першого регістра, вхідна цифрова шина якого разом з першою вхідною цифровою шиною другого цифрового компаратора та з вхідною цифровою шиною першого електронного ключа з'єднані з вихідною цифровою шиною сенсорів технологічного об'єкта, вихід першого елемента НІ підключений до першого входу першого елемента І, вихідна цифрова шина блока задания еталонних значень з'єднана з першою вхідною цифровою шиною першого цифрового компаратора, вихід другого цифрового компаратора підключений до входу другого елемента НІ, введено четвертий блок затримки сигнала, причому вихід другого цифрового компаратора з'єднаний зі входом четвертого блока затримки сигнала, вихід якого підключений до першого входу другого тригера, другий вхід якого з'єднаний з виходом другого елемента НІ, а другий вихід підключений до другого входу першого елемента АБО, вихід якого з'єднаний з другим входом другого елемента АБО.

Пристрій для діагностування системи захисту технологічного об'єкта пояснюється кресленням, на якому зображена його структурна схема.

На схемі: 1 - блок установки нуля; 2 - перший елемент АБО; 3 - технологічний об'єкт; 4 - перший регістр; 5 - другий цифровий компаратор; 6 - четвертий блок затримки сигнала; 7 - другий елемент НІ; 8 - другий тригер; 9 - другий елемент І; 10 - другий елемент АБО; 11 - перший тригер; 12 - перший електронний ключ; 13 - другий електронний ключ; 14 - двійковий лічильник; 15 - перший блок затримки сигнала; 16 - перший елемент НІ; 17 - другий блок затримки сигнала; 18 - формувач тестів; 19 - блок задания еталонних значень; 20 - перший елемент І; 21 - третій блок затримки сигнала; 22 - третій тригер; 23 - індикатор контролю; 24 - індикатор несправностей; 25 - другий регістр; 26 - перший цифровий компаратор, причому вихід блока установки нуля 1 з'єднаний з першим входом першого елемента АБО 2, вхідна цифрова шина формувача тестів 18 разом з вхідною цифровою шиною блока задания еталонних значень 19 підключені до вихідної цифрової шини двійкового лічильника 14, перший вхід якого разом зі входом першого блока затримки сигнала 15 з'єднані з першим виходом першого тригера 11, перший вхід якого підключений до вихода другого елемента І 9, а другий вхід з'єднаний з виходом другого елемента АБО 10, перший вхід якого разом зі входом першого елемента НІ 16 підключені до виходу першого цифрового компаратора 26, а другий вхід з'єднаний з другим входом двійкового лічильника 14 та з входом другого блока затримки сигнала 17, перший вихід другого тригера 8 підключений до входів першого регістра 4, першого 12 та другого 13 електронних ключів, індикатора контролю 23, першого входу третього тригера 22 та першого входу другого елемента І 9, другий вхід якого з'єднаний з другим виходом першого тригера 11, вихід першого блока затримки сигнала 15 підключений до входу блока задания еталонних значень 19 та до другого входу першого елемента І 20, вихід якого з'єднаний через третій блок затримки сигнала 21 зі входом індикатора несправностей 24, вихідна цифрова шина формувача тестів 18 підключена до вхідної цифрової шини другого електронного ключа 13, вихідна цифрова шина якого разом з вихідною цифровою шиною першого електронного ключа 12 з'єднані зі вхідною цифровою шиною логічного блока системи захисту технологічного об'єкта 3, вихідна цифрова шина якого підключена до другої вхідної цифрової шини першого цифрового компаратора 26 та до вхідної цифрової шини другого регістра 25, вихідна цифрова шина якого разом з першою вхідною цифровою шиною виконавчих механізмів технологічного об'єкта 3, а вхід підключений до вихода третього тригера 22, другий вхід якого з'єднаний з виходом другого блока затримки сигнала 17, друга вхідна цифрова шина другого цифрового компаратора 5 підключена до вихідної цифрової шини першого регістра 4, вхідна цифрова шина якого разом з першою вхідною цифровою шиною другого цифрового компаратора 5 та з вхідною цифровою шиною першого електронного ключа 12 з'єднані з вихідною цифровою шиною сенсорів

технологічного об'єкта 3, вихід першого елемента НІ 16 підключений до першого входу першого елемента І 20, вихідна цифрова шина блока задания еталонних значень 19 з'єднана з першою вхідною цифровою шиною першого цифрового компаратора 26, вихід другого цифрового компаратора 5 підключений до входу другого елемента НІ 7 та з'єднаний зі входом четвертого блока затримки сигналу 6, вихід якого підключений до першого входу другого тригера 8, другий вхід якого з'єднаний з виходом другого елемента НІ 7, а другий вихід підключений до другого входу першого елемента АБО 2, вихід якого з'єднаний з другим входом другого елемента АБО 10.

Запропонований пристрій працює так.

При подачі напруги живлення блок установки нуля 1 коротким імпульсом через перший елемент АБО 2 встановлює в нульове положення двійковий лічильник 14, перший тригер 11 через другий елемент АБО 10 та третій тригер 22 із запізненням, оскільки сигнал для його скиду проходить через блок затримки сигналу 17. За умови нормальної роботи технологічного об'єкта 3 сигнали, що надходять з виходів сенсорів технологічного об'єкта 3, поступають одночасно на обидва входи другого цифрового компаратора 5 (перший регістр 4 відкритий для проходження сигналів), на його виході встановлюється сигнал логічної одиниці, яким через час затримки сигналу в четвертому блоці затримки сигналу 6 другий тригер 8 встановлюється в одиничний стан. При цьому в першому регістрі 4 фіксується останній цифровий код, перший електронний ключ 12 закривається, другий електронний ключ 13 відкривається, третій тригер 22 переводиться в одиничний стан та вмикається індикатор контролю 23. При цьому на вихідній шині другого регістра 25 утримується сигнал, який надходив з вихода логічного блока системи захисту технологічного об'єкта 3. Також на виході другого елемента І 9 з'являється сигнал логічної одиниці, яким перший тригер 11 встановлюється в одиничний стан, що свідчить про початок перевірки працездатності логічного блока системи захисту технологічного об'єкта 3. При цьому на перший вхід двійкового лічильника 14 надходить сигнал логічної одиниці, внаслідок чого на його вихідній шині формується двійковий код, що відповідає формуванню першого тестового сигналу для діагностування логічного блока системи захисту технологічного об'єкта 3 та формуванню першого еталонного сигналу для перевірки адекватності роботи вказаного логічного блока. Отже, код першого тестового сигналу з вихода формувача тестів 18 через відкритий другий електронний ключ 13 надходить на вхід логічного блока системи захисту технологічного об'єкта 3 і через час його спрацювання на його виході з'являється код, що подається на вхід першого цифрового компаратора 26. У разі правильної роботи логічного блока, тобто, коли код з його вихода співпадає з кодом, що надходить з вихода блока задания еталонних значень 19, який формується під дією сигналу з вихода першого блока затримки сигналу 15, на виході першого цифрового

компаратора 26 з'являється сигнал логічної одиниці, що надходить на другий вхід першого тригера 11 через другий елемент АБО 10. При цьому перший тригер 11 обнуляється, на виході першого блока затримки сигналу 15 встановлюється сигнал логічного нуля, який відключає вихід блока задания еталонних значень 19 від першого цифрового компаратора 26, на виході якого встановлюється сигнал логічного нуля. Оскільки на першому вході другого елемента І 9 присутній сигнал логічної одиниці, то одразу ж після обнулення першого тригера 11 на виході другого елемента І 9 з'являється сигнал логічної одиниці, що призводить до переведення в одиничний стан першого тригера 11. При цьому на виході двійкового лічильника 14 встановлюється новий код, що забезпечує формування наступного тестового сигналу на виході формувача тестів 18 та через час, визначений першим блоком затримки сигналу 15, формування сигналу перевірки працездатності логічного блока системи захисту на виході блока задания еталонних значень 19. Таким чином здійснюється перевірка працездатності логічного блока системи захисту технологічного об'єкта 3 на кожному кроці його роботи. Наявність першого елемента НІ 16 та третього блока затримки сигналу 21 не дозволяють вмикати індикатор несправностей в процесі адекватної реакції логічного блока системи захисту на тестові сигнали.

У разі коректного завершення перевірки працездатності логічного блока системи захисту після формування останнього тестового коду лічильник імпульсів 14 встановлюється в початковий стан і процес діагностування розпочинається знову. Перевірка припиняється, коли вихідний код, який надходить з сенсорів технологічного об'єкта 3, змінюється, що свідчить про необхідність виконання логічним блоком системи захисту функцій, покладених на нього.

При цьому сигнал на виході другого цифрового компаратора 5 змінюється з логічної одиниці на логічний нуль, внаслідок чого на виході другого елемента НІ 7 з'являється сигнал логічної одиниці, який обнуляє другий тригер 8 і процес діагностування припиняється. Технологічний об'єкт 3 переходить в звичайний режим роботи - другий електронний ключ 13 закривається, перший електронний ключ 12 відкривається, третій тригер 22 скидається. Слід зазначити, що підключення входів виконавчих механізмів до виходів логічного блока системи захисту через другий регістр 25 здійснюється через час, який задається другим блоком затримки сигналу 17 і є необхідним для завершення перехідних процесів в технологічному об'єкті 3.

Після відновлення роботи технологічного об'єкта 3 коди на входах другого цифрового компаратора 5 зрівнюються і процес діагностування продовжується.

Якщо в процесі тестування вихідний код логічного блока системи захисту відрізняється від кода, що формується блоком задания еталонних значень 19, на виході першого цифрового компаратора 26 через час, який задається першим

блоком затримки сигнала 15, не з'являється сигнал логічної одиниці, внаслідок чого на виході першого елемента І 20 з'являється сигнал логічної одиниці і через час, що задається третім блоком затримки сигнала 21, вмикається індикатор несправностей 24, який сповіщає оперативний персонал про наявність помилки в ході діагностування логічного блока системи захисту технологічного об'єкта 3. Процес тестування на цьому припиняється і оперативним персоналом логічний блок системи захисту технологічного об'єкта 3 виводиться в ремонт.

Стала часу, що закладена в першому блоці затримки сигнала 15, вибирається найбільшою в залежності від часу, необхідного для перевірки працездатності логічного блока системи захисту на і-му етапі діагностування.

Стала часу, що закладена в другому блоці затримки сигнала 17, вибирається в залежності від часу, необхідного для коректного повернення логічного блока системи захисту з режиму діагностування в робочий стан.

Сталі часу, що закладені в третьому та четвертому блоках затримки сигнала 21 та 6, вибираються для відстроювання від хибних спрацювань пристрою діагностування.

Всі блоки затримки сигнала реалізовані так, що при переході сигнала на вході від логічної одиниці до логічного нуля вихідний сигнал без затримки також стає рівним нулю.

