

УДК 004.896; 004.312

## ПРОЕКТИРОВАНИЕ ФУНКЦИОНАЛЬНЫХ ЭЛЕМЕНТОВ ДЛЯ РЕАЛИЗАЦИИ ОСНОВНЫХ ОПЕРАЦИЙ НЕЧЕТКОЙ ЛОГИКИ НА БАЗЕ ПЛИС

Абабий Виктор, Судачевски Виорика, Подубный Марин, Сафонов Геннадий, Негарэ Евгений

Технический Университет Молдовы, Республика Молдова

### Аннотация

В данной работе представлены результаты проектирования функциональных элементов для реализации основных операций нечеткой логики на базе ПЛИС. Логика функционирования элементов реализовано на языке описания аппаратуры AHDL и протестировано в среде Quartus II.

### Abstract

This paper presents of the results for design of the functional elements for implementation on FPGA of the basic operations of fuzzy logic. The logic operation elements implemented in hardware description language AHDL and tested in environment Quartus II.

### Введение

Области применения систем управления и принятия решений, реализованные на базе свойств нечеткой логики [1,2], становится все шире, обеспечивая одновременно высокую достоверность, качество и быстродействие. Особый интерес представляет собой проектирование встраиваемых систем управления, где ставится задача обработка данных в реальном масштабе времени и строгие ограничения в габаритах и энергопотреблении. Такая задача решена в работе [3], где представлены результаты аппаратной реализации нечетких контроллеров на ПЛИС (FPGA) и в работе [4], где представлены результаты синтеза нечеткого контроллера для принятия решений на базе гистерезисных характеристик.

Сложность реализации нечетких контроллеров на ПЛИС очевидна исходя из анализа математических моделей основных операций нечеткой логики [5,6]. В данной работе представлены результаты проектирования функциональных элементов для реализации основных операций нечеткой логики на базе ПЛИС.

### Проектирование функциональных элементов для синтеза систем управления на базе нечеткой логики

Для проектирования системы управления на базе элементов нечеткой логики рассмотрим общую функциональную схему (Рисунок 1), где:

$A_{in} = \{a_n, \forall n = \overline{1, N}\}$  - входные

аналоговые или дискретные сигналы состояния внешней среды;

$X = \{x_m, \forall m = \overline{1, M}\}$  - входные

сигналы нечеткой логики;

$Y = \{y_k, \forall k = \overline{1, K}\}$  - выходные сигнала

нечеткой логики;  $U_{out} = \{u_s, \forall s = \overline{1, S}\}$  - выходные сигналы для воздействия на внешнюю

среду. **Fuzzyfication** - блок фаззификации преобразует множество  $A_{in}$  входных сигналов

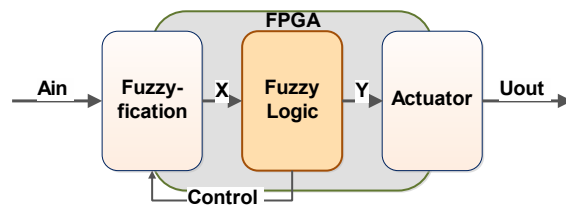


Рисунок 1 – Функциональная схема системы управления

в множество  $X$  сигналов нечеткой логики  $(A_{in} \xrightarrow{F} X)$ , где:  $F = \{f_i, \forall i = \overline{1, I}\}$  это множество правил фаззификации, и  $A$  это условие для выполнения соответствующего правила фаззификации  $F$ ; **Fuzzy Logic** - блок фаззи-логического преобразования множества  $X$  в множество  $Y$   $(X \xrightarrow{G} Y)$ , где:  $G = \{g_j, \forall j = \overline{1, J}\}$  это множество правил фаззи-логического преобразования  $X$ , и  $X$  это условие для выполнения соответствующего правила преобразования  $G$ ; **Actuator** - блок дефаззификации который преобразует множество  $Y$  в множество  $U_{out}$   $(Y \xrightarrow{Q} U_{out})$ , где:  $Q = \{q_l, \forall l = \overline{1, L}\}$  это множество правил преобразования фаззи-логических сигналов в сигналы воздействия на внешнюю среду (дефаззификация), и  $Y$  это условие для выполнения соответствующего правила преобразования  $Q$ .

Синтез функциональных элементов реализовано на базе языка аппаратного программирования AHDL [7]. Все функциональные элементы представляют собой комбинаторную логику, которая преобразует входные сигналы в выходные. Для создания функциональных элементов используется объявление таблицы истинности TABLE.

В качестве примера рассмотрим следующие основные операции нечеткой логики [5,6] и их реализация на языке AHDL:

а) фаззификация входных сигналов  $(A_{in} \xrightarrow{F} X)$ :

$$\begin{cases} R_1^F : \forall A_{in} \in A_1 \text{ THEN } X = f_1(A_{in}), \\ R_2^F : \forall A_{in} \in A_2 \text{ THEN } X = f_2(A_{in}), \\ \dots \\ R_I^F : \forall A_{in} \in A_I \text{ THEN } X = f_I(A_{in}). \end{cases} \quad (1)$$

Листинг 1. Пример кода фаззификатора.

```
SUBDESIGN fuzzyfication
(
  ain[10..1]           : INPUT;           %Цифровые входы от АЦП%
  xf[3..1]             : OUTPUT;         %Фаззифицированные данные%
)
BEGIN
TABLE
%      Ain = Acond    =>    X %
ain[10..1]           =>    xf[3..1];
B"00XXXXXXXXX"      =>    B"001"; % Низкий %
B"01XXXXXXXXX"      =>    B"010"; % Средний %
B"1XXXXXXXXXX"      =>    B"100"; % Высокий %
END TABLE;
END;
```

б) фаззи-логические преобразования  $(X \xrightarrow{G} Y)$ :

$$\begin{cases} R_1^G : \forall X \in X_1 \text{ THEN } Y = g_1(X), \\ R_2^G : \forall X \in X_2 \text{ THEN } Y = g_2(X), \\ \dots \\ R_J^G : \forall X \in X_J \text{ THEN } Y = g_J(X). \end{cases} \quad (2)$$

Правила  $G$  фаззи-логического преобразования обеспечивают следующие операции над нечеткими множествами [5,6]: дополнение, пересечение, объединение, разность, дизъюнктивная сумма, алгебраическое произведение, алгебраическая сумма и возведение в степень или комбинации этих операций.

Листинг 2. Пример кода фаззи-логического преобразования.

```
SUBDESIGN fuzzylogic
(
```

```

xf1[3..1]      : INPUT;      %Фаззифицированные данные, первый вход%
xf2[3..1]      : INPUT;      %Фаззифицированные данные, второй вход%
yf[7..1]       : OUTPUT;     %Результат фаззи-логического преобразования%
)
BEGIN
TABLE
%      X      = Xcond      =>      Y %
xf1[3..1], xf2[3..1] => yf[7..1];
B"00X", B"00X"      =>      B"0000001"; % Очень Низкий %
B"01X", B"00X"      =>      B"0000010"; % Низкий %
B"00X", B"01X"      =>      B"0000100"; % Средне - Низкий %
B"01X", B"01X"      =>      B"0001000"; % Средний %
B"1XX", B"0XX"      =>      B"0010000"; % Средне - Высокий %
B"0XX", B"1XX"      =>      B"0100000"; % Высокий %
B"1XX", B"1XX"      =>      B"1000000"; % Очень Высокий %
END TABLE;
END;
```

с) дефаззификация выходных сигналов ( $Y \xrightarrow{q} U_{out}$ ):

$$\begin{cases} R_1^q : \forall Y \in Y_1 \text{ THEN } U_{out} = q_1(Y), \\ R_2^q : \forall Y \in Y_2 \text{ THEN } U_{out} = q_2(Y), \\ \dots \\ R_L^q : \forall Y \in Y_L \text{ THEN } U_{out} = q_L(Y). \end{cases} \quad (3)$$

Листинг 3. Пример кода дефаззификатора выходных сигналов.

```

SUBDESIGN defuzzyfication
( yf[7..1]      : INPUT;
  uout[2..1]    : OUTPUT; )
BEGIN
TABLE
%      Y      = Ycond      =>      Uout %
yf[7..1] => uout[2..1];
B"0000XXX" => B"01"; % Включить первое устройство для воздействия на внешнюю среду %
B"0001000" => B"00"; % Отключить все устройства %
B"0010000" => B"10"; % Включить второе устройство для воздействия на внешнюю среду %
B"0100000" => B"10"; % Включить второе устройство для воздействия на внешнюю среду %
B"1000000" => B"10"; % Включить второе устройство для воздействия на внешнюю среду %
END TABLE;
END;
```

### Список использованных источников:

1. Круглов В. В., Дли М. И., Голунов Р. Ю. Нечеткая логика и искусственные нейронные сети. - М.: ФИЗМАТЛИТ, 2001. - 221с.
2. Новак В., Перфильева И., Мочкрож И. Математические принципы нечёткой логики. - М.: ФИЗМАТЛИТ, 2006. — 352 с., ISBN: 0-7923-8595-0.
3. Берёза А. Н., Ляшов М. В. Аппаратная реализация нечетких контроллеров на ПЛИС. // *Научно-технический и прикладной журнал "Известия ЮФУ. Технические Науки"*. №4 (81), апрель 2008, стр. 199-204., ISSN: 2311-3103.
4. Абабий В., Судачевски В., Подубный М., Негарэ Е. Синтез нечеткого контроллера для принятия решений на базе гистерезисных характеристик. *Proceedings of the Fifth International Conference on "INFORMATICS AND COMPUTER TECHNICS PROBLEMS" (PICT – 2016)*, Chernivtsi, mai 21–24, 2016, pp. 129-131.
5. Жданов А. А., Караваев М. В. Применение нечеткой логики в имитационной системе автономного адаптивного управления. // *Труды Института системного программирования РАН*, Том 3 / 2002, стр. 121-137., ISSN: 2079-8156.
6. Батыршин И. З. Основные операции нечеткой логики и их обобщения. – Казань: Отечество, 2001. - 100 с., ISBN: 5-9222-0034-8.
7. Стешенко В. Б. ПЛИС фирмы ALTERA: элементная база, система проектирования и языки описания аппаратуры. – М.: Издательский дом "Додэка-XXI", 2007. – 576с., ISBN: 978-594120-112-9.