



СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

АВТОРСКОЕ СВИДЕТЕЛЬСТВО

№ 1478340

На основании полномочий, предоставленных Правительством СССР, Государственный комитет СССР по делам изобретений и открытий выдал настоящее авторское свидетельство на изобретение:
"Устройство для контроля р-нодов Фибоначчи"

Автор (авторы): Стахов Алексей Петрович, Луецкий Владимир Андреевич, Козлюк Петр Владимирович и Ваховский Виктор Григорьевич

Заявитель: **ВИННИЦКИЙ ПОЛИТЕХНИЧЕСКИЙ ИНСТИТУТ**

Заявка № 4193151 Приоритет изобретения 12 февраля 1987г.

Зарегистрировано в Государственном реестре изобретений СССР

8 января 1989г.

Действие авторского свидетельства распространяется на всю территорию Союза ССР.

Председатель Комитета

Начальник отдела

A handwritten signature in black ink, appearing to be "Зинченко", is written over the printed name of the Chairman of the Committee and the Head of the Department.



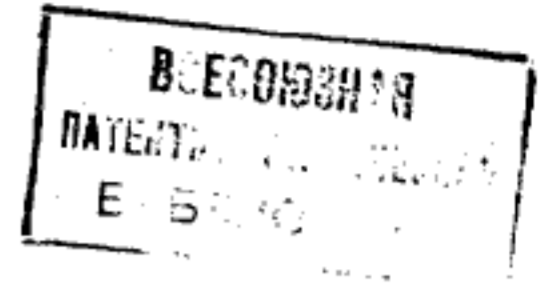
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1478340** **A1**

(51) 4 Н 03 М 13/12

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГИИТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

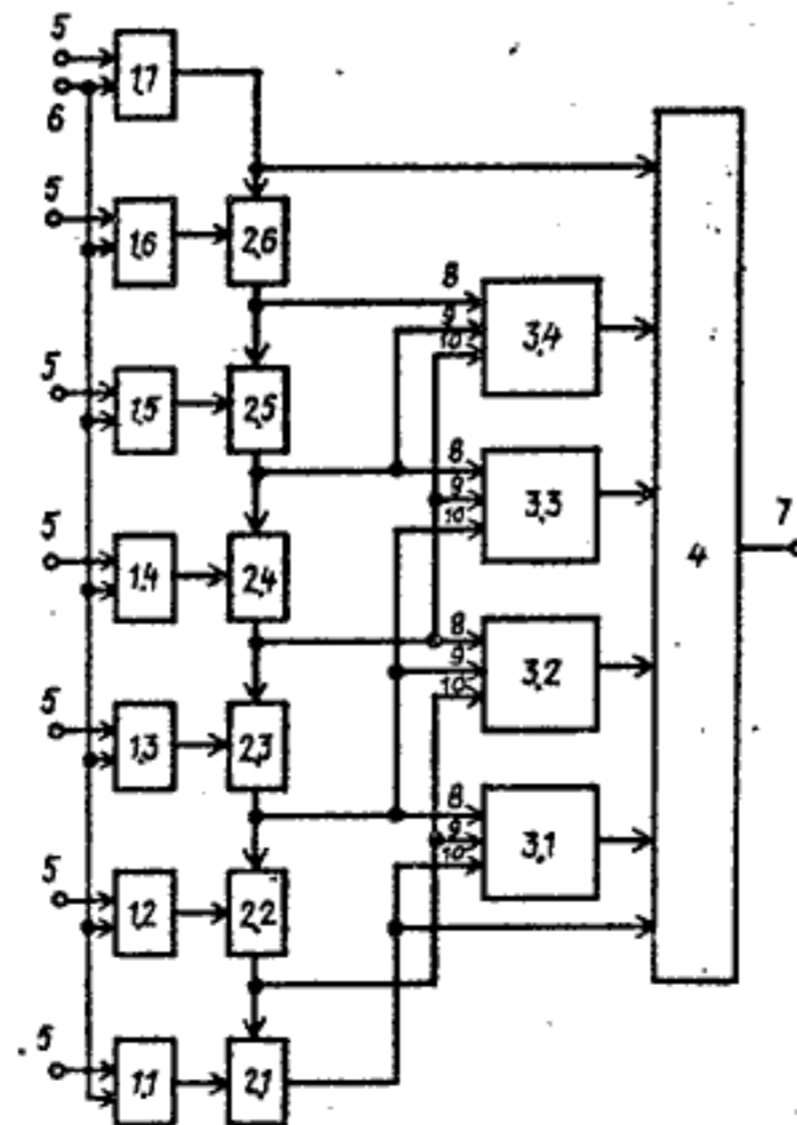


(21) 4193151/24-24
(22) 12.02.87
(46) 07.05.89. Бюл. № 17
(71) Винницкий политехнический институт
(72) А.П. Стахов, В.А. Лужецкий,
П.В. Козлюк и В.Г. Ваховский
(53) 681.3(088.8)
(56) Авторское свидетельство СССР
№ 1149261, кл. G 06 F 11/00, 1983.

(54) УСТРОЙСТВО ДЛЯ КОНТРОЛЯ p-КОДОВ
ФИБОНАЧЧИ

(57) Изобретение относится к вычи-

слительной технике и может быть использовано для контроля информации, представленной в p-кодах Фибоначчи. Целью изобретения является повышение достоверности контроля. Устройство содержит триггеры 1_1-1_7 , регистра 1, сумматоры 2_1-2_6 по модулю два, блоки 3_1-3_4 фиксации сбоев, элемент ИЛИ 14, информационные и установочный входы 5 и 6, контрольный выход 7 устройства, входы 8-10 блоков фиксации сбоев. Блок фиксации сбоев содержит два элемента И, элемент ИЛИ, два элемента НЕ. 1 з.п. ф-лы, 2 ил.



Фиг. 1

(19) **SU** (11) **1478340** **A1**

Изобретение относится к вычислительной технике и может быть использовано для контроля информации, представленной в p -кодах Фибоначчи.

Целью изобретения является повышение достоверности контроля.

На фиг. 1 представлена схема устройства, для $p = 2$; на фиг. 2 - схема блока фиксации сбоев.

Устройство содержит триггеры 1.1-1.7 регистра 1, сумматоры 2.1-2.6 по модулю два, блоки 3.1-3.4 фиксации сбоев, элемент ИЛИ 4, информационные и установочные входы 5 и 6 устройства, контрольный выход 7 устройства, первый - третий входы 8-10 блоков фиксации сбоев.

Блок фиксации сбоев содержит элементы И 11 и 12, элемент ИЛИ 13, элементы НЕ 14 и 15.

Системы счисления с иррациональными основаниями являются избыточными в смысле множественности форм представления одного и того же числа, кроме нуля. Среди них выделяют минимальную форму, которая характеризуется отсутствием двух рядом стоящих единиц, и частично развернутую форму, содержащую четное число единиц. Значения разрядов частично развернутой формы $T(i)$ определяется через соответствующие разряды минимальной формы следующим рекуррентным выражением

$$T(i) = M(i+1) + M(i+p+1), \quad (1)$$

где $M(i)$ - i -й разряд минимальной формы; $i=0,1,\dots,n$; $p=1,2,3,\dots$

При этом каждая единица кода минимальной формы в коде частично развернутой формы представляется в виде последовательности

$$\underbrace{1 \ 0 \ \dots \ 0 \ 1}_{p-1}$$

Минимальное кодовое расстояние для кодов частично развернутой формы равно двум. В частично развернутой форме добавляется младший разряд с нулевым весом, а старший разряд всегда равен нулю. Например, при $p=1$ и $n=7$ минимальная форма кода 0100101 преобразуется согласно выражению (1) в частично развернутую форму 11011110.

Контрольным признаком частично развернутой формы является четное

число единиц в коде и ограничение на число единиц в группах, что позволяет обнаруживать все ошибки нечетной кратности и высокий процент ошибок четной кратности. Контроль осуществляется с помощью анализа выходов линейки схем свертки по модулю два, на входы которой поступают соответствующие разряды частично-развернутой формы. При правильной кодовой комбинации на выходах линейки схем свертки по модулю два (наличие

последовательностей $\underbrace{1 \ 0 \ \dots \ 0 \ 1}_{p-1}$) бу-

дут группы рядом стоящих единиц.

Сигнал ошибки появляется при нарушении этого условия. Так для $p=1$ сигнал ошибки появляется при наличии двух соседних единиц на выходах линейки схем свертки по модулю два.

При этом блок фиксации сбоев вырождается в двухвходовый элемент И.

Для $p=2$ ошибочными являются серии единиц на выходах линейки схем свертки по модулю два с числом единиц, отличным от числа два.

При $p=2$ устройство работает следующим образом.

Пусть в триггерах 1.1-1.7 записана исходная кодовая комбинация 1011010. На выходах схем свертки по модулю два установлен код 011011. При этом сигнал ошибки на выходе логического элемента ИЛИ 4 отсутствует. Если исходная комбинация имеет вид 0011010 (ошибка в младшем разряде), на выходах схем свертки по модулю два 2.1-2.6 устанавливается код 111011. При этом о наличии ошибки свидетельствует единичный потенциал на выходах схемы свертки по модулю два 2.1 и блока фиксации сбоев 3.1.

Предположим, что имеет место ошибка в первом и шестом разрядах исходной кодовой комбинации, тогда она принимает вид 0011000. На выходах схем свертки по модулю два 2.1-2.6 устанавливается код 000100.

Нулевые значения выходов схем свертки по модулю два 2.5 и 2.3 и единичное значение выхода схемы свертки по модулю два 2.4 устанавливают единичный потенциал на выходе элемента И 11 в блоке 3.3 фиксации сбоев. Этот потенциал через элемент ИЛИ 12 блока 3.3 устанавливает в единичное значение элемент ИЛИ 4,

что свидетельствует о фиксации ошибки.

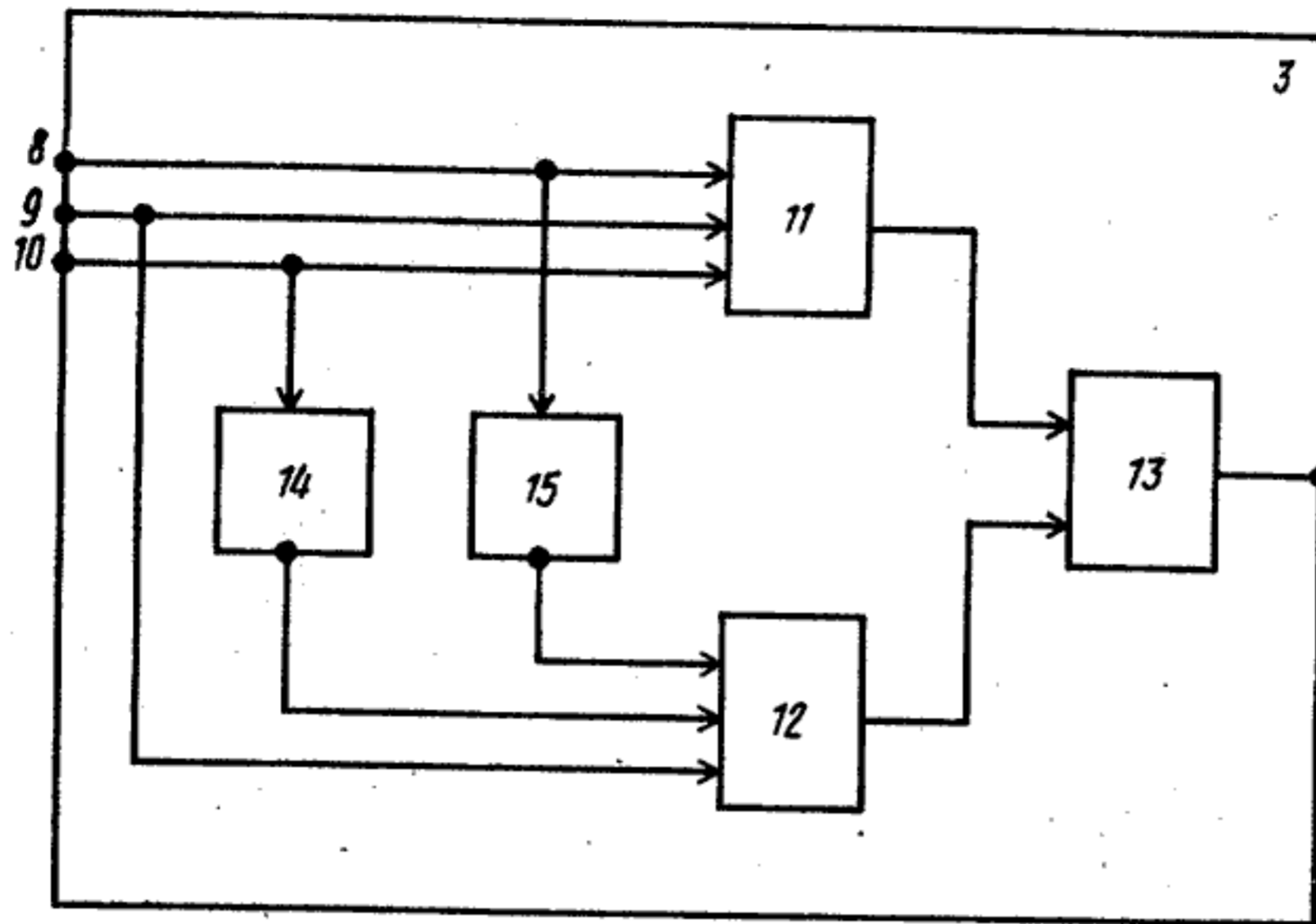
Аналогичным образом обнаруживаются все ошибки, приводящие к нарушению четности единиц в исходной кодовой комбинации и равенства двойке числа единиц в группах единиц в коде на выходе схем свертки по модулю два 2.1-2.6.

Ф о р м у л а и з о б р е т е н и я

1. Устройство для контроля r -кодов Фибоначчи, содержащее регистр из n триггеров (n -разрядность контролируемого кода), единичные входы которых являются соответствующими информационными входами устройства, нулевые входы триггеров объединены и являются установочным входом устройства, блоки фиксации сбоя, выходы которых соединены с соответствующими входами элемента ИЛИ, выход которого является выходом сбоя устройства, **о т л и ч а ю щ е е с я** тем, что, с целью повышения достоверности контроля, в него введены $(n-1)$ сумматоров по модулю два, выход каждого триггера регистра, кроме последнего, соединен с первым входом соответствующего сумматора по модулю два, выход последнего триггера регистра соединен с вторым входом последнего сумматора по модулю два и первым входом элемента ИЛИ, выход i -го ($i = 3, \dots, n-1$) сумматора по модулю два соединен с

вторым входом $(i-1)$ -го сумматора по модулю два и j -м ($j=1, \dots, r+1$) входом $(i+j-3)$ -го блока фиксации сбоя, выход второго сумматора по модулю два соединен с вторым входом первого и третьим входом второго блоков фиксации сбоя и вторым входом первого сумматора по модулю два, выход которого соединен с третьим входом первого блока фиксации сбоя и последним входом элемента ИЛИ.

2. Устройство по п. 1, **о т л и ч а ю щ е е с я** тем, что блок фиксации сбоя содержит r элементов И, r элементов НЕ и элемент ИЛИ, первый вход первого элемента И объединен с входом первого элемента НЕ и является первым входом блока фиксации сбоя, вторые входы элементов И объединены и являются вторым входом блока фиксации сбоя, j -й вход при $r \geq 3$ ($j = 3, \dots, r$) первого элемента И объединен с входом $(j-1)$ -го элемента НЕ и с j -ми входами i -х ($i = j, \dots, r$) элементов И и является j -м входом блока фиксации сбоя, $(r+1)$ -й вход первого элемента И объединен с входом r -го элемента НЕ и является $(r+1)$ -м входом блока фиксации сбоя, выход первого элемента НЕ соединен с первыми входами элементов И, кроме первого, выход i -го ($i = 2, \dots, r$) элемента НЕ соединен с $(i+1)$ -м входом i -го элемента И, выходы элементов И подключены к соответствующим входам элемента ИЛИ, выход которого является выходом блока фиксации сбоя.



Фиг. 2

Составитель О. Неплохов

Редактор Н. Лазаренко

Техред Л. Сердюкова

Корректор Л. Пилипенко

Заказ 2373/55

Тираж 885

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101