



СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК
ГОСУДАРСТВЕННЫЙ КОМИТЕТ ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГОСУДАРСТВЕННОМ КОМИТЕТЕ СССР ПО НАУКЕ И ТЕХНИКЕ
(ГОСКОМИЗОБРЕТЕНИЙ)

АВТОРСКОЕ СВИДЕТЕЛЬСТВО

№

1510100

На основании полномочий, предоставленных Правительством СССР,
Госкомизобретений выдал настоящее авторское свидетельство
на изобретение:
"Устройство для контроля р-кода Фибоначчи"

Автор (авторы): Стаков Алексей Петрович, Лужецкий Владимир
Андреевич и Козлюк Петр Владимирович

СПЕЦИАЛИЗИРОВАННОЕ КОНСТРУКТОРСКО-ТЕХНОЛОГИЧЕСКОЕ БЮРО
Заявитель: "МОДУЛЬ" ВИННИЦКОГО ПОЛИТЕХНИЧЕСКОГО ИНСТИТУТА
И ВИННИЦКИЙ ПОЛИТЕХНИЧЕСКИЙ ИНСТИТУТ

Заявка № 4357494

Приоритет изобретения 4 января 1988г.

Зарегистрировано в Государственном реестре
изобретений СССР

22 мая 1989г.

Действие авторского свидетельства распро-
страняется на всю территорию Союза ССР.

Председатель Комитета

Начальник отдела





СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1510100 A1

(51) 4 Н 03 М 13/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ВНЕСОДАЧА

ОПИСАНИЕ ИЗОБРЕТЕНИЯ Н АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4357494/24-24
(22) 04.01.88

(46) 23.09.89. Бюл. № 35

(71) Специализированное конструкторско-технологическое бюро "Модуль"
Винницкого политехнического института
и Винницкий политехнический институт

(72) А.П. Стаков, В.А. Лужецкий
и П.В. Козлюк

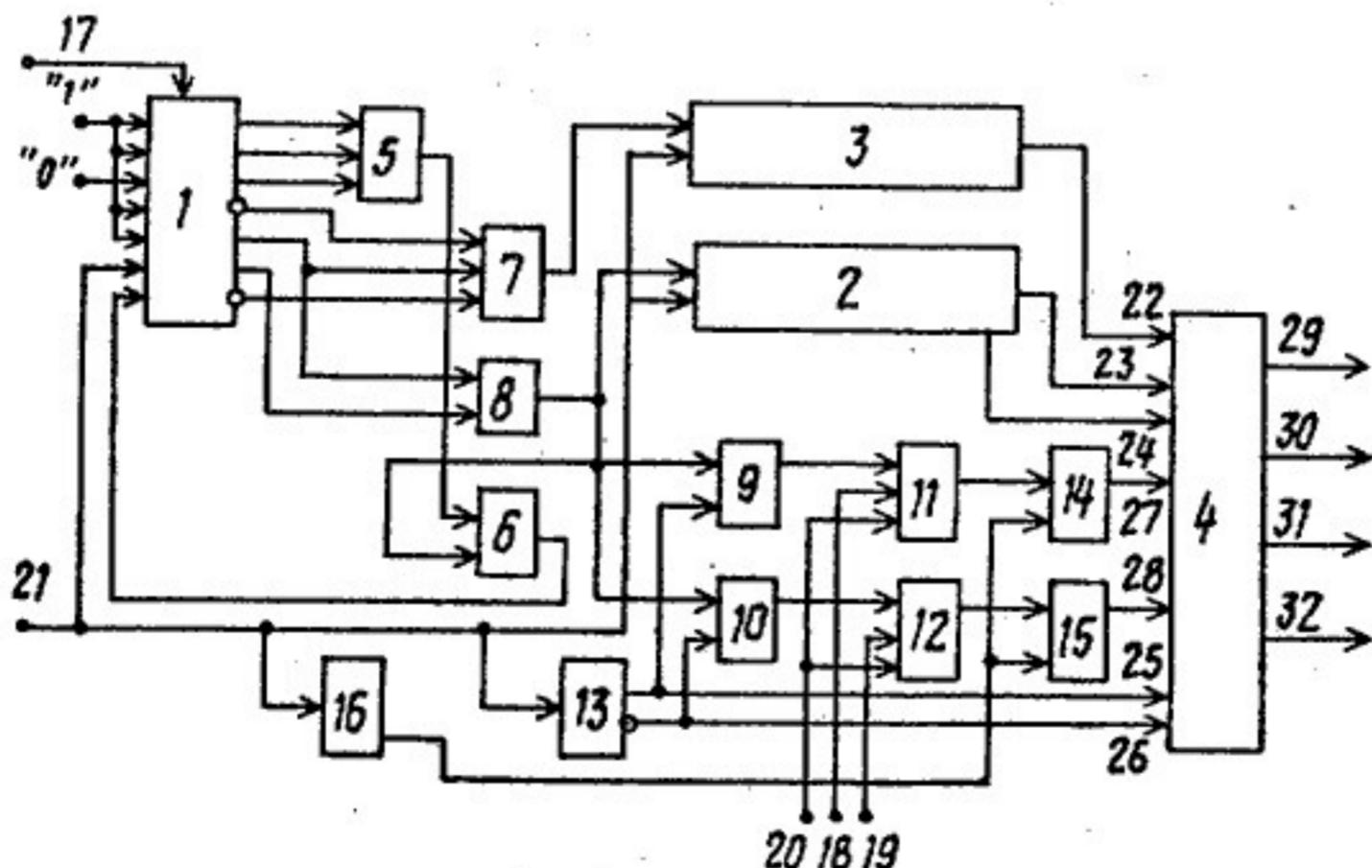
(53) 681.3(088.8)

(56) Авторское свидетельство СССР
№ 1361554, кл. Н 03 М 13/00, 1985.

Авторское свидетельство СССР
№ 1439596, кл. Н 03 М 13/00,
07.05.87.

(54) УСТРОЙСТВО ДЛЯ КОНТРОЛЯ Р-КОДА
ФИБОНАЧЧИ

(57) Изобретение относится к вычислительной технике. Цель изобретения - расширение функциональных возможностей за счет обнаружения двойных ошибок и исправления одиночных ошибок в р-коде Фибонначчи при $r > 1$. Устройство содержит регистры 1-3 сдвига, блок 4 коррекции, элементы И 5-10, счетные триггеры 11-13, триггеры 14, 15, счетчик 16 по модулю с соответствующими связями. 1 э.п. ф-лы, 3 ил.



Фиг.1

60
SU (11) 1510100 A1

Изобретение относится к вычислительной технике и может быть использовано для контроля и исправления ошибок р-кода Фибоначчи.

Цель изобретения - расширение функциональных возможностей за счет обнаружения двойных ошибок и исправления одиночных ошибок в р-коде Фибоначчи при $r > 1$.

На фиг. 1 представлена схема устройства для контроля р-кода Фибоначчи; на фиг. 2 - схема блока коррекции; на фиг. 3 - временная диаграмма, поясняющая работу предлагаемого устройства.

Устройство (фиг. 1) содержит с первого по третий регистры 1-3 сдвига, блок 4 коррекции, с первого по шестой элементы И 5-10, второй счетный триггер 11, третий счетный триггер 12, первый счетный триггер 13, первый и второй триггеры 14 и 15, счетчик 16 по модулю, информационный вход 17 устройства, входы 18 и 19 первого и второго контрольных разрядов устройства соответственно, вход 20 начальной установки устройства, тактовый вход 21 устройства, третий, первый, второй, шестой, седьмой, четвертый и пятый входы 22-28 блока 4 коррекции соответственно, информационный выход 29 устройства, выход 30 ошибки в информационных разрядах устройства, выход 31 ошибки в контрольных разрядах устройства, выход 32 неисправимой ошибки устройства.

Счетчик 16 работает по модулю $(n+5)$, n - разрядность входного кода, без учета контрольных разрядов.

Блок 4 коррекции (фиг. 2) содержит первый, второй и третий элементы И 33-35, первый, второй и третий элементы ИЛИ 36-38, элемент 39 запрета, дешифратор 40, сумматор 41 по модулю два.

В фибоначчиевой р-системе счисления существует единственная, так называемая минимальная форма (М-форма) представления натурального числа, в которой между соседними единичными разрядами следует не менее r нулей. Нарушение этого свойства М-формы и позволяет обнаруживать ошибки в р-коде Фибоначчи с точностью до группы разрядов. При этом не обнаруживаются ошибки типа $1 \rightarrow 0$, так как они не нарушают минимальность

формы кода. Следовательно, для обнаружения ошибок типа $1 \rightarrow 0$ минимальный вес кодовой комбинации должен быть не менее двух. Таким образом, для обнаружения всех однократных ошибок в р-коде Фибоначчи необходимо обеспечить минимальный вес кодовой комбинации, равный двум. Самый простой способ получения таких комбинаций - это умножение исходного кода М-формы на код порождающего полинома $(1+X)$. При этом каждая единица М-формы будет представлена двумя единицами, т.е. такие коды можно назвать кодами Фибоначчи с дублированием единиц (ФДЕ).

Для исправления одиночных ошибок необходимо сохранить свойство М-формы локализации группы с ошибочным разрядом и ввести дополнительные проверки для выявления этого ошибочного разряда. Локализация кодовых групп, содержащих один неисправный разряд, возможна для р-кодов ФДЕ при $r > 1$, так как в этом случае структура кода будет представлять пары единичных разрядов, разделенных не менее $(r-1)$ -нулями.

Например: (М-форма без младших нулевых "охраных" разрядов):

M-форма $r=2$	10010001
2-ФДЕ	110110011
M-форма $r=3$	1000100001
3-ФДЕ	11001100011

Локализация ошибки происходит с точностью до трех разрядов. Ошибочными считаются группы 111 (означает ошибку $0 \rightarrow 1$) и 010 (за исключением кода 2-ФДЕ, в котором возможна ошибочная группа 1111, которая однозначно указывает на ошибку в среднем разряде). Локализация неисправного разряда в обнаруженной ошибочной группе осуществляется с помощью введения двух контрольных разрядов K_4 и K_4 , дополняющих до четности значения разрядов в исходном коде М-формы, стоящих соответственно на нечетных и четных позициях. Это объясняется тем, что появление (исчезновение) единицы в р-коде ФДЕ приводит к появлению (исчезновению) соответствующей единицы в М-форме при декодировании. Алгоритм кодирования и декодирования кодов ФДЕ описывается следующими выражениями:

$$d_i = m_i + m_{i+1},$$

$$m_i = d_i \cdot d_{i-1}.$$

$$K_n = \left(\sum_{i=1}^{n/2} m_{2i} \right) \bmod 2;$$

$$K_q = \left(\sum_{i=0}^{n/2} m_{2i+1} \right) \bmod 2, \quad (1)$$

где m_i - значение i -го разряда M -формы;
 d - значение i -го разряда кода ФДЕ.

Код ФДЕ с возможностью исправления единичных ошибок будет иметь следующую структуру:

$$K_u, K_n, d_n, d_{n-1}, \dots, d_1$$

Сущность метода контроля и исправления ошибок в коде ФДЕ заключается в следующем. Выявление места и вида ошибочной группы - при преобразовании из кода ФДЕ в M -форму и локализации неисправного разряда - с помощью свертки по модулю два четных и нечетных позиций полученной M -формы с соответствующими контрольными разрядами K_n , K_q кода ФДЕ. При появлении в коде ФДЕ ошибочной группы 111 при декодировании согласно (1) в коде M -формы образуется соответствующая группа 1, свидетельствующая о наличии ошибки типа $0 \rightarrow 1$. После анализа количества единиц на четных и нечетных позициях в полученной M -форме и сравнения с входными контрольными разрядами K_n и K_q (т.е. анализа синдрома $S_n = K_n + K_q$, $S_q = K_q + K_n$, где K_n и K_q - полученные контрольные разряды при декодировании), делается вывод о появлении единицы в четной или нечетной позиции M -формы.

При появлении в коде ФДЕ ошибочной группы 010 аналогично происходит анализ синдрома ошибки. Однако при этом возможны два случая. Первый - ошибка типа $1 \rightarrow 0$. Тогда она приведет к исчезновению единицы в декодированной форме, четность или нечетность позиции которой укажет код синдрома ошибки, а позиция единичного разряда в ошибочной группе - на позицию ошибочного разряда в M -форме. Второй случай - когда произошла ошибка типа $0 \rightarrow 1$. И тогда код синдрома укажет на отсутствие ошибки в полученной M -форме. Следовательно, такая ошибка не приводит к нарушению M -формы. Ситуация, когда обнаруживается ошибочная группа при нулевом коде синдрома, означает наличие ошибки кратности два или более или появле-

5

1510100

6

ние ошибки типа $0 \rightarrow 1$ при ошибочной группе 010. При обнаружении кодовой группы 11111 она преобразуется в группу 11011.

5 Первый регистр 1 сдвига разрядностью пять предназначен для записи пентад входного р-кода ФДЕ. Во второй регистр 2 сдвига заносятся разряды 10 декодированного кода M -формы, а в третий регистр 3 сдвига - ошибочные кодовые группы 010.

С помощью элемента И 8 выделяется комбинация согласно (1), а с помощью 15 элемента И 7 - комбинация 010. Элементы И 5, 8 и 6 определяют наличие в первом регистре 1 сдвига комбинации 11111 и вырабатывают на выходе элемента И 6 единичный сигнал разрешения 20 записи константы 11011 в первый регистр 1 сдвига. Второй и третий регистры 2 и 3 сдвига имеют разрядность n .

С помощью второго и третьего счетных триггеров 11 и 12 определяется 25 результат свертки по модулю два соответственно нечетных и четных разрядов получаемого с выхода элемента И 8 кода M -формы с соответствующими контрольными разрядами входного кода.

Триггеры 14 и 15 служат для записи и хранения кода синдрома ошибки. Счетчик 16 по модулю служит для выработки с выхода переполнения сигнала разрешения записи в триггеры 14 и 15. Первый счетный триггер 13 разбивает 30 входные тактовые импульсы устройства на четные (с инверсного выхода) и нечетные (с прямого выхода) для управления работой соответственно третьего и второго счетных триггеров 12, 11 и блока 4 коррекции.

Блок 4 коррекции осуществляет дешифрацию кода синдрома, исправление 45 ошибок и выдачу контрольных сигналов в зависимости от анализа типа ошибки по содержимому второго и третьего регистров 2 и 3 сдвига - "ошибка" и "Неисправимая ошибка".

Реализуемые функции блоком 4 коррекции имеют следующие виды.

Функция коррекции Φ_k :

$$\Phi_k = t_n S_n \cdot \bar{S}_q (PGZ_n + PG2_n PG2_{n-1}) +$$

$$55 + t_q \bar{S}_n S_q (PGZ_n + PG2_n PG2_{n-1}), \quad (2)$$

где t_n , t_q - соответственно момент поступления нечетного и четного синхроимпульса

относительно начала преобразования;

S_n, S_4 - значения соответственно нечетного и четного разрядов кода синдрома;

$\text{РГ3}_n, \text{РГ2}_n$ - выходы i -х разрядов третьего и второго регистров 3 и 2 сдвига.

Функция сигнала "Ошибка":

$$\Phi_o = \text{РГ3}_n + \text{РГ2}_n \cdot \text{РГ2}_{n-1} + \bar{S}_n S_4 + S_n \bar{S}_4 \quad (3)$$

Функция сигнала "Неисправимая ошибка":

$$\Phi_{ok} = S_n S_4. \quad (4)$$

Функция сигнала "Ошибка в контрольных разрядах":

$$\Phi_{ok} = (\text{РГ3}_n + \text{РГ2}_n \cdot \text{РГ2}_{n-1}) \cdot \bar{S}_n \bar{S}_4. \quad (5)$$

Выражение (2) реализуется с помощью элементов И 33-35, ИЛИ 36 и 37 и дешифратора 40. Сумматор 41 по модулю два служит для инвертирования выхода регистра 2 сдвига по единичному значению сигнала коррекции Φ_k .

Выражение (3) реализовано на элементах И 33, ИЛИ 36 и 38 и дешифраторе 40.

Сигнал (4) снимается с четвертого выхода дешифратора 40. Выражение (5) реализуется с помощью сигнала (3), сигнала с первого выхода дешифратора 40 и элемента 39 запрета.

Устройство (фиг. 1) работает следующим образом:

Пусть на информационный вход 17 устройства подается, например, 2-код ФДЕ "010011111" (слева старший разряд) с контрольными разрядами $K_4 = 0, K_3 = 1$ согласно кода "10001001", соответствующий М-форме (младшие разряды "охраных" нулей не учитываются) и содержащий неисправный третий и девятый разряды (правильная кодовая комбинация "110011011"). Предварительно подачей сигнала с входа 20 установки в начальное значение контрольные разряды K_3 и K_4 заносятся с входов 18 и 19 соответственно во второй и третий счетные триггеры 11 и 12.

Информационные разряды входного кода заносятся в первый регистр 1 сдвига под управлением синхросигналов с тактового входа 21 устройства.

По приходу пятого синхроимпульса в первом регистре 1 сдвига устанав-

ливается комбинация "1111". На выходах элементов И 5, 8 и 6 устанавливается единичное значение и в регистр 1 сдвига заносится константа "11011", что соответствует исправлению ошибочного третьего разряда. Единичное значение с выхода элемента И 8 через открытый элемент И 9 переключает второй счетный триггер 11 в единичное состояние, а по приходу шестого синхроимпульса заносится во второй регистр 2 сдвига.

По приходу восьмого синхроимпульса в регистре 1 сдвига устанавливается комбинация "11001" и на выходе элемента И 8 снова появляется единичный сигнал, который через открытый элемент И 10 переключает в нулевое состояние третий счетный триггер 12, а по приходу девятого синхроимпульса занесется во второй регистр 2 сдвига.

По приходу 11-го синхроимпульса в регистре 1 сдвига устанавливается комбинация "01000" и на выходе элемента И 7 устанавливается единичное значение, которое по приходу 12-го синхроимпульса занесется в третий регистр 3 сдвига.

По приходу 14-го синхроимпульса под управлением сигнала переполнения счетчика 16 в триггеры 14 и 15 заносится код "10" синдрома ошибки с выходов счетных триггеров 11 и 12.

По приходу 15-го синхроимпульса одновременно с режимом коррекции можно производить анализ следующего входного кода.

Блок 4 коррекции (фиг. 2) работает следующим образом.

Код синдрома "10" с входов 27 и 28 блока 4 коррекции поступает на выходы дешифратора 40, на втором выходе которого появляется единичный сигнал. По приходу 21-го импульса устанавливается на выходе элемента ИЛИ 37 единичное значение сигнала коррекции Φ_k согласно (2), поскольку в это время с выхода третьего регистра 3 сдвига на третий вход 22 блока 4 коррекции поступает единичный сигнал, открывающий элемент И 34. Так как в это время на выходе второго регистра 2 сдвига нулевой сигнал, поступающий на первый вход 23 блока 4 коррекции, то на выходе сумматора 41 по модулю два устанавливается единичное значение.

Таким образом, на выходе устройства поступает код "10010001", соответствующий требуемому коду М-формы.

Аналогичным образом устройство работает при исправлении одиночной ошибки в группе "111". При этом сигнал о наличии ошибки при декодировании поступает с выходов второго регистра 2 сдвига.

Единичные значения контрольных сигналов устанавливаются при появлении условий согласно выражений (3)-(5).

Устройство обнаруживает все однократные и двухкратные ошибки и большой процент ошибок высшей кратности, а также позволяет исправлять одиночные и некоторые двойные ошибки, за исключением двухкратных ошибок, приводящих к разрешенной комбинации в информационных разрядах входного кода.

Время задержки на устройстве равно $(2h+5)\tau_q$, где τ_q - длительность синхроимпульса. Однако при преобразовании потока входных слов задержка уменьшается до $5\tau_q$ за счет совмещения коррекции i -го слова и декодирования $(i+1)$ -го слова.

Ф о р м у л а изобретения

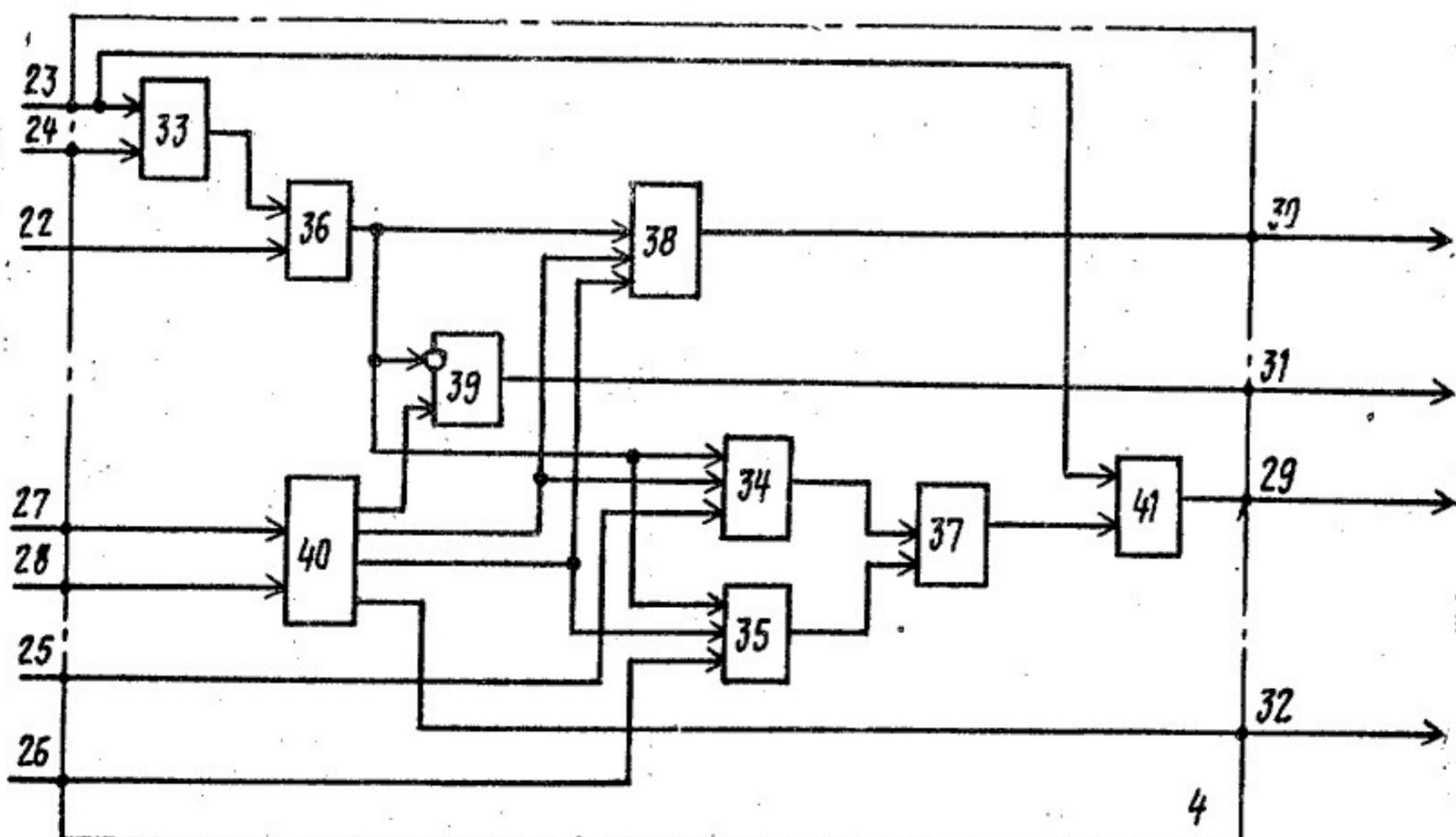
1. Устройство для контроля р-кода Фибоначчи, содержащее три регистра сдвига, блок коррекции и четыре элемента И, причем информационный вход устройства соединен с информационным входом первого регистра сдвига, выходы первого и второго разрядов которого соединены соответственно с первым и вторым входами первого элемента И, тактовый вход устройства соединен с тактовым входом первого регистра сдвига, первый вход второго элемента И соединен с выходом четвертого элемента И, первый вход которого соединен с выходом четвертого разряда первого регистра сдвига, выходы двух старших разрядов второго регистра сдвига соединены соответственно с первым и вторым входами блока коррекции, отличающееся тем, что, с целью расширения функциональных возможностей за счет обнаружения двойных ошибок и исправления одиночных ошибок в р-коде Фибоначчи при $r > 1$, оно содержит пятый и шестой

элементы И, первый, второй и третий счетные триггеры, первый и второй триггеры, счетчик по модулю, причем прямой выход третьего разряда первого регистра сдвига соединен с третьим входом первого элемента И, выход которого соединен с вторым входом второго элемента И, инверсный выход третьего разряда, выход четвертого разряда и инверсный выход пятого разряда первого регистра сдвига соединены соответственно с входами третьего элемента И, выход которого соединен с информационным входом третьего регистра сдвига, выход которого соединен с третьим входом блока коррекции, прямой выход пятого разряда первого регистра сдвига соединен с вторым входом четвертого элемента И, выход которого соединен с информационным входом второго регистра и с первыми входами пятого и шестого элементов И, тактовый вход устройства соединен с тактовыми входами второго и третьего регистров сдвига, с входом первого счетного триггера, со счетным входом счетчика по модулю, выход переполнения которого соединен с входами разрешения записи первого и второго триггеров, выходы которых подключены соответственно к четвертому и пятому входам блока коррекции, шестой вход которого соединен с прямым выходом первого счетного триггера и с вторым входом пятого элемента И, выход которого подключен к счетному входу второго счетного триггера, выход которого соединен с информационным входом первого триггера, информационный вход второго триггера соединен с выходом третьего счетного триггера, счетный вход которого соединен с выходом шестого элемента И, второй вход которого подключен к инверсному выходу первого счетного триггера и к седьмому входу блока коррекции, с первого по четвертый выходы которого являются соответственно информационным выходом, выходом ошибки в информационных разрядах, выходом ошибки в контрольных разрядах и выходом неисправимой ошибки устройства, входы первого и второго контрольных разрядов которого соединены соответственно с информационными входами второго и третьего счетных триггеров, входы разрешения записи которых объединены и соединены с входом началь-

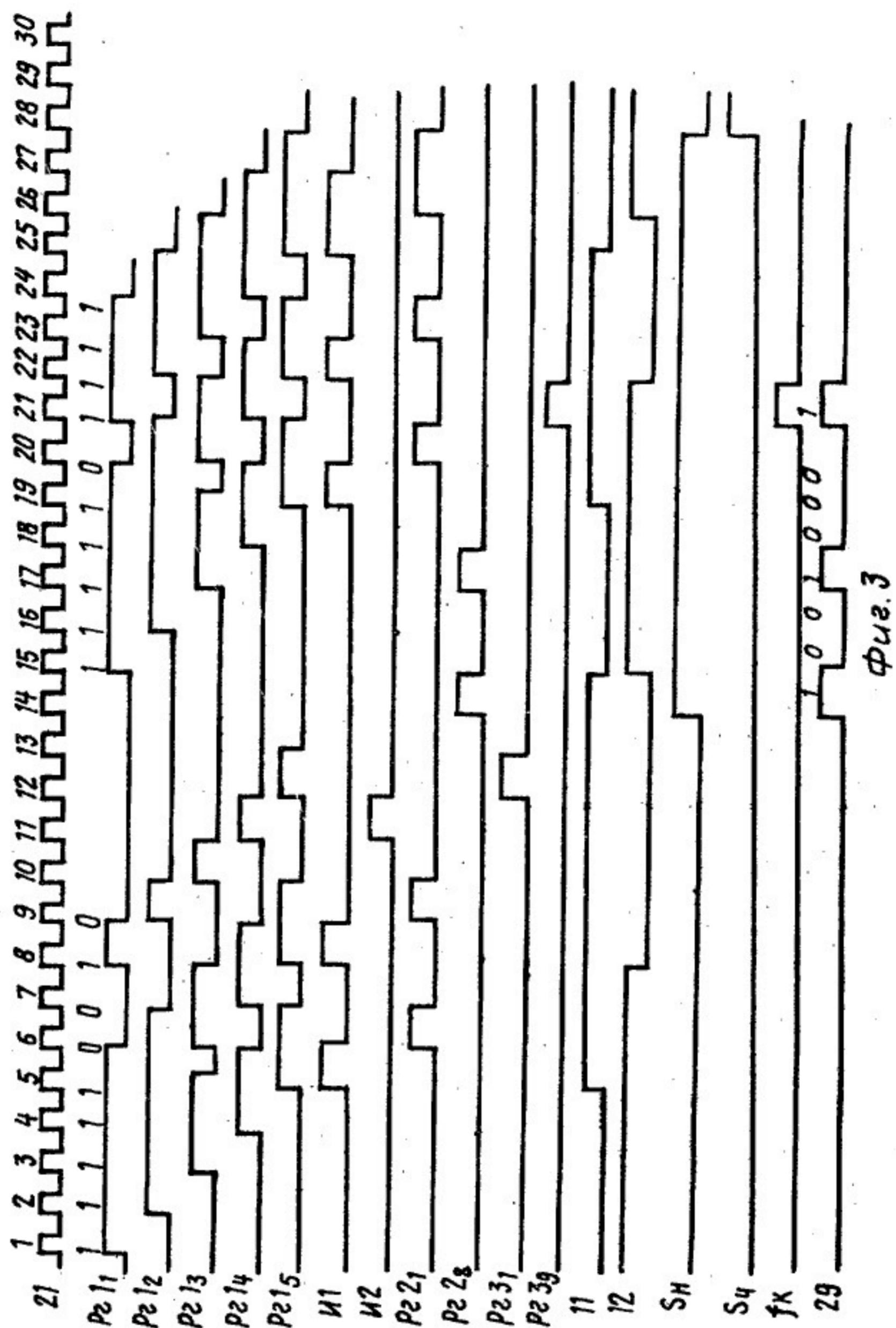
ной установки устройства, выход второго элемента И соединен с входом разрешения записи первого регистра сдвига, входы первого, второго, четвертого и пятого разрядов которого соединены с входом логической единицы устройства, вход логического нуля которого соединен с входом третьего разряда первого регистра сдвига.

2. Устройство по п. 1, отличающееся тем, что блок коррекции содержит три элемента И, три элемента ИЛИ, элемент запрета, дешифратор и сумматор по модулю два, причем первый и второй входы блока коррекции соединены соответственно с первым и вторым входами первого элемента И, выход которого соединен с первым входом первого элемента ИЛИ, входы дешифратора соединены соответственно с четвертым и пятым входами блока коррекции, третий вход которого соединен с вторым входом первого элемента ИЛИ, выход которого соединен с первым входом третьего элемента ИЛИ, с первыми входами второго и третьего

элементов И и с управляющим входом элемента запрета, информационный вход которого соединен с первым выходом дешифратора, второй выход которого подключен к второму входу третьего элемента ИЛИ и к второму входу второго элемента И, выход которого соединен с первым входом второго элемента ИЛИ, второй вход которого подключен к выходу третьего элемента И, второй вход которого соединен с третьим входом третьего элемента ИЛИ и с третьим выходом дешифратора, четвертый выход которого соединен с четвертым выходом блока коррекции, первый выход которого подключен к выходу сумматора по модулю два, первый и второй входы которого соединены соответственно с выходом второго элемента ИЛИ и первым входом блока коррекции, шестой и седьмой входы которого соединены с третьими входами соответственно второго и третьего элементов И, выход элемента запрета является третьим выходом блока коррекции, второй выход которого соединен с выходом третьего элемента ИЛИ.



Фиг. 2



Фиг. 3

Редактор Е. Папп

Составитель М. Шелобатова
Техред Л. Олийнык

Корректор С. Черни

Заказ 5830/57

Тираж 884

Подписьное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101