



УКРАЇНА

(19) UA (11) 42951 (13) U
(51) МПК (2009)
H03F 3/26

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

1

2

(21) u200902293

(22) 16.03.2009

(24) 27.07.2009

(46) 27.07.2009, Бюл.№ 14, 2009 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, МЕЛЬНИК
СЕРГІЙ ОЛЕКСАНДРОВИЧ, БОГОМОЛОВ СЕРГІЙ
ВІТАЛІЙОВИЧ, ХОДЖАНІЯЗОВ ІГОР КУРБАНБА-
ЙОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ

(57) Двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, дванадцять транзисторів, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисторів, причому стоки цих транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, витоки п'ятого і шостого транзисторів з'єднано з витоками восьмого і сьомого транзисторів відповідно, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно та першими виводами першого і другого джерел струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки сьомого і восьмого транзисторів з'єднано з стоками дев'ятого і десятого транзисторів відповідно, стоки першого і другого транзисторів, а також другі ви-

води першого і другого джерел струму, а також витоки дев'ятого і одинадцятого та десятого і дванадцятого транзисторів, з'єднано з шинами додатного і від'ємного живлення відповідно, який **відрізняється** тим, що у нього введено тринадцятий, чотирнадцятий, п'ятнадцятий, шістнадцятий, сімнадцятий, вісімнадцятий, дев'ятнадцятий, двадцятий транзистори, а також резистор зворотного зв'язку, причому стоки сьомого і восьмого транзисторів з'єднано з стоками дев'ятого і десятого транзисторів відповідно, а також з затворами сімнадцятого і вісімнадцятого транзисторів відповідно, затвори дев'ятого і десятого транзисторів з'єднано з затворами та стоками одинадцятого та дванадцятого транзисторів відповідно, а також з стоками тринадцятого і чотирнадцятого транзисторів відповідно, витоки тринадцятого та чотирнадцятого транзисторів об'єднано, витоки сімнадцятого і вісімнадцятого та стоки дев'ятнадцятого і двадцятого транзисторів з'єднано із шинами додатного і від'ємного живлення відповідно, затвори тринадцятого і чотирнадцятого транзисторів з'єднано з затворами та стоками п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з стоками сімнадцятого і вісімнадцятого транзисторів відповідно, а також з затворами дев'ятнадцятого і двадцятого транзисторів відповідно, стоки п'ятнадцятого та шістнадцятого транзисторів об'єднано, витоки дев'ятнадцятого і двадцятого транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо підсилювач постійного струму (А.с. №1548841, Н03F3/26, 1989р.), який містить перший і другий транзистори, які мають різну структуру. Емітери першого і другого транзисторів з'єднано, а точка з'єднання є входом підсилювача постійного струму. Третій і четвертий транзистори мають структуру відповідно другого і першого транзисторів, їх колектори є виходами підсилювача

постійного струму, а бази третього і четвертого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно. Бази першого і другого транзисторів з'єднано з шиною нульового потенціалу через перший і другий транзистори відповідно у діодному включенні та перше і друге джерела струмів, які включено між шинами додатного та від'ємного живлення та базами першого і другого транзисторів відповідно. Перший та другий транзистори у діодному включенні мають структуру відповідно до першого і другого транзисторів відповідно. Перший та другий струмозадаючі еле-

(13) U

(11) 42951

(19) UA

менти виконано відповідно на першому і другому відбивачах струму та п'ятому і шостому транзисторах, які мають структуру відповідно до третього і четвертого транзисторів. Бази п'ятого і шостого транзисторів є виходами відповідно першого і другого струмозадаючого елементів, їх колектори з'єднано з шиною нульового потенціалу, а емітери - з виходами відповідно першого і другого відбивачів струму. Входи відбивачів струму з'єднано через двополюсний струмозадаючий елемент. Колектори третього і четвертого транзисторів з'єднано через коло зміщення. Коло зміщення виконано на третьому і четвертому транзисторах в діодному включенні. Виводи кола зміщення підключено до баз сьомого і восьмого транзисторів, які ввімкнено по схемі із загальним колектором. Емітери сьомого і восьмого транзисторів з'єднано, вони є виходом підсилувача. Недоліком пристрою є низький коефіцієнт підсилення та висока нелінійність.

За прототип обрано підсилувач постійного струму (Alan B. Grebene, Bipolar and MOS Analog Integrated Circuit Design, p. 295), який містить перше і друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шини нульового потенціалу, дванадцять транзисторів, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисторів, причому стоки цих транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, витоки п'ятого і шостого транзисторів з'єднано з витоками восьмого і сьомого транзисторів відповідно, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно та першими виводами першого і другого джерел струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки сьомого і восьмого транзисторів з'єднано з стоками та затворами дев'ятого і десятого транзисторів відповідно, а також із затворами одинадцятого і дванадцятого транзисторів відповідно, стоки першого і другого транзисторів, а також другими виводами першого і другого джерел струму, а також витоки дев'ятого і одинадцятого та десятого і дванадцятого транзисторів, з'єднано з шинами додатного і від'ємного живлення відповідно, стоки одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з вихідною шиною.

Недоліком прототипу є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилувача струму, в якому за рахунок введення нових елементів та зв'язків між ними збільшується коефіцієнт підсилення, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у двотактний симетричний підсилувач струму, який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шини нульового потенціалу, дванадцять

транзисторів, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисторів, причому стоки цих транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, витоки п'ятого і шостого транзисторів з'єднано з витоками восьмого і сьомого транзисторів відповідно, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно та першими виводами першого і другого джерел струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки сьомого і восьмого транзисторів з'єднано з стоками дев'ятого і десятого транзисторів відповідно, стоки першого і другого транзисторів, а також другі виводи першого і другого джерел струму, а також витоки дев'ятого і одинадцятого та десятого і дванадцятого транзисторів, з'єднано з шинами додатного і від'ємного живлення відповідно, введено тринадцятий, чотирнадцятий, п'ятнадцятий, шістнадцятий, сімнадцятий, вісімнадцятий, дев'ятнадцятий, двадцятий транзистори, а також резистор зворотного зв'язку, причому стоки сьомого і восьмого транзисторів з'єднано з стоками дев'ятого і десятого транзисторів відповідно, а також з затворами сімнадцятого і вісімнадцятого транзисторів відповідно, затвори дев'ятого і десятого транзисторів з'єднано з затворами та стоками одинадцятого та дванадцятого транзисторів відповідно, а також з стоками тринадцятого і чотирнадцятого транзисторів відповідно, витоки тринадцятого та чотирнадцятого транзисторів об'єднано, витоки сімнадцятого і вісімнадцятого та стоки дев'ятнадцятого і двадцятого транзисторів з'єднано із шинами додатного і від'ємного живлення відповідно, затвори тринадцятого і чотирнадцятого транзисторів з'єднано з затворами та стоками п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з затворами дев'ятнадцятого і двадцятого транзисторів відповідно, стоки п'ятнадцятого та шістнадцятого транзисторів об'єднано, витоки дев'ятнадцятого і двадцятого транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

На кресленні представлено принципову схему підсилувача постійного струму.

Пристрій містить вхідну шини 7, яку з'єднано із затворами п'ятого 9 і шостого 10 транзисторів, а також з першим виводом резистора зворотного зв'язку 19, стоки п'ятого 9 і шостого 10 транзисторів з'єднано з шинами додатного 26 і від'ємного 28 живлення відповідно, витоки п'ятого 9 і шостого 10 транзисторів з'єднано з витоками сьомого 12 і восьмого 13 транзисторів відповідно, затвори сьомого 12 і восьмого 13 транзисторів з'єднано із стоками та затворами третього 2 і четвертого 5 транзисторів відповідно, а також з першими виводами першого 1 і другого 6 джерел струму відповідно, витоки третього 2 і четвертого 5 транзисторів з'єднано з витоками першого 3 і другого 4 транзисторів відповідно, затвори першого 3 і другого 4

транзисторів об'єднано та з'єднано з шиною нульового потенціалу 8, стоки першого 3 і другого 4 транзисторів, а також другі виводи першого 1 і другого 6 джерел струму з'єднано з шинами додатного 26 і від'ємного 28 живлення відповідно, стоки сьомого 12 і восьмого 13 транзисторів з'єднано з затворами та стоками сімнадцятого 20 і дев'ятого 11 та десятого 14 і вісімнадцятого 23 транзисторів відповідно, витоки дев'ятого 11 і одинадцятого 15 та десятого 14 і дванадцятого 18 транзисторів з'єднано з шинами додатного 26 і від'ємного 28 живлення відповідно, затвори дев'ятого 11 і десятого 14 транзисторів з'єднано з затворами і стоками одинадцятого 15 і дванадцятого 18 транзисторів відповідно, а також з стоками тринадцятого 16 і чотирнадцятого 17 транзисторів відповідно, затвори тринадцятого 16 і чотирнадцятого 17 транзисторів з'єднано з затворами і стоками п'ятнадцятого 21 і шістнадцятого 22 транзисторів відповідно, а також з стоками сімнадцятого 20 і вісімнадцятого 23 транзисторів відповідно, а також з затворами дев'ятнадцятого 24 і двадцятого 25 транзисторів відповідно, витоки тринадцятого 13 і п'ятнадцятого 21 та чотирнадцятого 17 і шістнадцятого 22 транзисторів об'єднано відповідно, витоки сімнадцятого 20 і вісімнадцятого 23 транзисторів з'єднано з шинами додатного 26 і від'ємного 28 живлення відповідно, стоки дев'ятнадцятого 24 і двадцятого 25 транзисторів з'єднано з шинами додатного 26 і від'ємного 28 живлення, витоки дев'ятнадцятого 24 і двадцятого 25 транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку 19, а також з вихідною шиною 27.

Пристрій працює таким чином.

Вхідний сигнал у вигляді напруги поступає на вхідну шину 7. Якщо напруга на вхідній шині 7 збільшується, то п'ятий 9 транзистор привідкривається, а шостий 10 прикривається. При цьому струм через п'ятий 9 транзистор збільшується, а через шостий 10 зменшується. Потенціал затвору вісімнадцятого 23 транзистора збільшується, а сімнадцятого 20 транзистора зменшується. Тоді вісімнадцятий 23 транзистор привідкривається, а сімнадцятий 20 прикривається. Потенціал точки

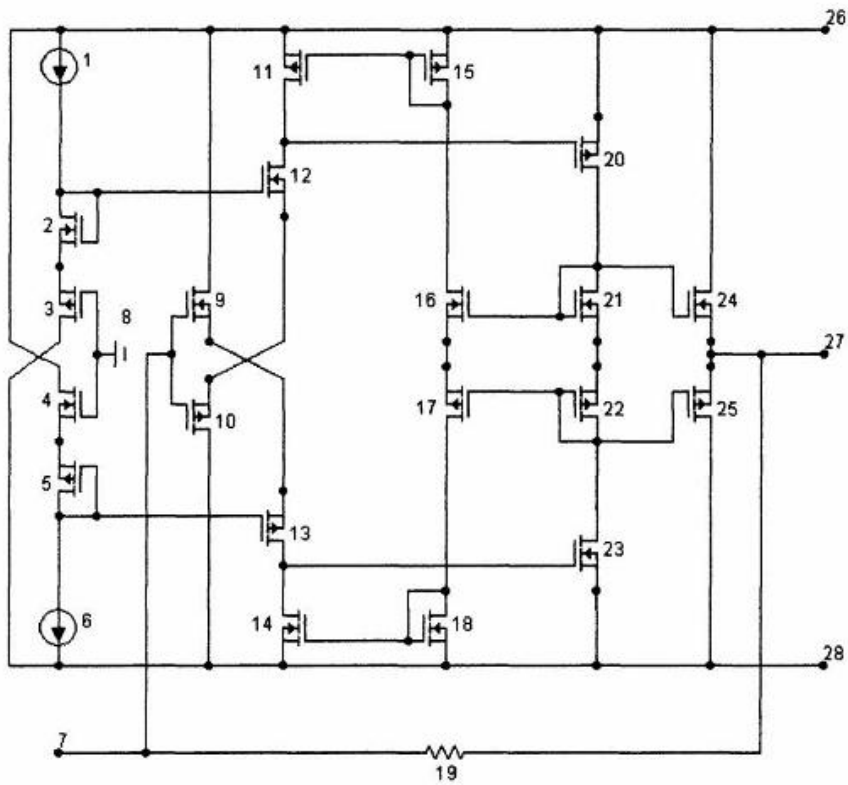
об'єднання витоків п'ятнадцятого 21 і шістнадцятого 22 транзисторів зменшується, прямує до потенціалу шини від'ємного живлення 28. При цьому потенціал вихідної шини 27 відслідковує потенціал точки об'єднання п'ятнадцятого 21 і шістнадцятого 22 транзисторів, а також зменшується та наближається до потенціалу шини від'ємного живлення.

Якщо напруга на вхідній шині 8 зменшується, то п'ятий 9 транзистор прикривається, а шостий 10 привідкривається. При цьому струм через п'ятий 9 транзистор зменшується, а через шостий 10 збільшується. Потенціал затвору вісімнадцятого 23 транзистора зменшується, а сімнадцятого 20 транзистора збільшується. Тоді вісімнадцятий 23 транзистор прикривається, а сімнадцятий 20 привідкривається. Потенціал точки об'єднання витоків п'ятнадцятого 21 і шістнадцятого 22 транзисторів збільшується, прямує до потенціалу шини додатного живлення 26. При цьому потенціал вихідної шини 27 відслідковує потенціал точки об'єднання п'ятнадцятого 21 і шістнадцятого 22 транзисторів, а також збільшується та наближається до потенціалу шини додатного живлення.

Перше 1 і друге 6 джерела постійного струму, а також перший 3, другий 4, третій 2, четвертий 5, сьомий 12, восьмий 13 транзистори утворюють схему завдання робочих точок каскадів схеми. Тринадцятий 16, чотирнадцятий 17, п'ятнадцятий 21, шістнадцятий 22 транзистори утворюють двонаправлений відбивач струму, який у поєднанні з компенсаторами, які побудовано на дев'ятому 11 і одинадцятому 15 та десятому 14 і дванадцятому 18 транзисторами відповідно, завдають робочі точки підсилювальних каскадів, які побудовано на сімнадцятому 20 і вісімнадцятому 23 транзисторах відповідно. П'ятнадцятий 21, шістнадцятий 22, дев'ятнадцятий 24, двадцятий 25 транзистори утворюють двотактний вихідний каскад.

Резистор зворотного зв'язку 19 задає коефіцієнт підсилення.

Шини додатного 26 і від'ємного 28 живлення, а також шина нульового потенціалу 8 забезпечують потрібний рівень напруги для живлення схеми.



Фіг.