

при наближенні номіналів вимірюваних елементів до границь робочого діапазону пристрою.

2. Удосконалено пристрій для вимірювання ємності та індуктивності на базі мікроконтролера, який відрізняється від існуючих тим, що покращено режим вибору опорного частотозадаючого елементу і калібрування пристрою, що дозволяє розширити діапазон номінальних значень вимірювальних елементів.

### Література

1. Метрология и радиоизмерения / Под ред. проф. В. И. Нефедова. - М.: Высшая школа. - 2006. - 526 с.: ил.
2. Measurement. Application Note. Rohde & Schwarz – Dr. F. Ramian 02.2009 – 1EF69\_E1.
3. Измерения в электронике. Справочник / Под ред. В. А. Кузнецова. - М.: Энергоатомиздат. - 1987. - 510 с.
4. Электротехнические измерения и приборы / Под ред. В. А. Кузнецова Москва - 1963. - 269 с.

Надійшла до редакції  
05.03.2013 р.

**УДК 681.335**

**Г.Г. БОРТНИК, М.В. ВАСИЛЬКІВСЬКИЙ, О.В. СТАЛЬЧЕНКО**

Вінницький національний технічний університет

## ПРИСТРІЙ АНАЛОГО-ЦИФРОВОГО ПЕРЕТВОРЕННЯ ВИСОКОЧАСТОТНИХ СИГНАЛІВ

У роботі запропоновано пристрій аналого-цифрового перетворення високочастотних сигналів. Пристрій побудовано на базі методу фазо-площинного коригування динамічних похибок і характеризується високою роздільною здатністю.

Ключові слова: аналого-цифровий перетворювач, високочастотні сигнали, динамічні похибки, роздільна здатність.

The paper presents the device analog-digital conversion of high-frequency signals. The device is based on a method of phase-plane dynamic correction of errors and is characterized by high resolution.

Key words: analog-to-digital converter, high frequency signals, dynamic errors, resolution.

### Вступ

Аналого-цифрові перетворювачі (АЦП) знаходять широке використання у галузі первинних і вторинних перетворень форми інформації. АЦП є обов'язковими компонентами комп'ютерних систем загального та спеціального призначення. Властивості та характеристики АЦП безпосередньо впливають на ефективність функціонування інформаційно-вимірювальних систем (ІВС), комп'ютерних систем діагностування та контролю, а також пристроїв контролю технологічних процесів. Незважаючи на ряд вже вирішених питань, при застосуванні АЦП існує ще багато проблем, які стримують широке використання АЦП в комп'ютерних системах. А саме: низька роздільна здатність у діапазоні високих частот вхідних сигналів [1]. Наслідком цього є невідповідність динамічних параметрів серійних мікросхем АЦП заданим критеріям, що необхідні для виконання умов ефективного функціонування пристроїв аналого-цифрового перетворення високочастотних сигналів у складі ІВС [2]. Отже, існує необхідність у підвищенні роздільної здатності АЦП високочастотних сигналів.

Метою роботи є підвищення роздільної здатності пристроїв аналого-цифрового перетворення шляхом коригування динамічних похибок, що виникають при перетворенні високочастотних сигналів в ІВС. Для досягнення заданої мети необхідно розв'язати такі задачі:

- виконати розробку методу коригування динамічних похибок АЦП у фазовій площині;
- проаналізувати ефективність пристроїв аналого-цифрового перетворення з коригуванням динамічних похибок
- розробити структуру пристрою аналого-цифрового перетворення високочастотних сигналів.

### Метод коригування динамічних похибок АЦП у фазовій площині

Найбільш ефективним шляхом зниження динамічних похибок АЦП є методологія контролю та коригування процесу аналого-цифрового перетворення. Суть цієї методології полягає в тому, що у задані моменти часу виконується контроль процесу аналого-цифрового перетворення і у разі необхідності коригування процесу перетворення у бік зниження динамічних похибок [3]. Методика контролю динамічних властивостей АЦП повинна ґрунтуватися на моделі об'єкта дослідження – АЦП. Відповідно до метрологічної моделі АЦП дослідження динамічних властивостей полягає у визначенні динамічних похибок шляхом подавання тестового сигналу та імпульсів дискретизації, реєстрації та оброблення результатів аналого-цифрового перетворення.

Динамічну похибку АЦП на  $i$ -тому кроці можна представити як різницю між вихідним сигналом АЦП  $y(i \cdot T_S)$  та цифровим еквівалентом ідеально квантованого вхідного сигналу  $x(i \cdot T_S)$  без урахування

статичних похибок

$$\Delta_d(i \cdot T_S) = y(i \cdot T_S) - x(i \cdot T_S), \quad (1)$$

де  $T_S$  – період дискретизації.Для вхідного сигналу АЦП  $U(t)$  динамічні спотворення пропорційні швидкості зміни сигналу

$$\Delta_d(i) = \left( \frac{dU}{dt} \Big|_{t=t_i} \right) \cdot \tau_{d_i}. \quad (2)$$

У зв'язку з цим замість множини вхідних сигналів можна розглядати фазовий простір траєкторії деякої системи, що генерує вхідні сигнали  $U(t)$ . Тоді заданому класу вхідних сигналів АЦП даного типу відповідає деяка область у фазовій площині  $\{U, dU/dt\}$ . Вибір тестового сигналу полягає у виборі траєкторії у даній площині. Ефективнішим шляхом зниження динамічних похибок АЦП є коригування результатів аналого-цифрового перетворення сигналів у фазовій площині.

При цьому необхідно попередньо визначити похибку  $\Delta_d(i \cdot T_S)$  для кожного  $i$ -го квантованого значення вихідного сигналу АЦП. Величина динамічної похибки на кожному кроці квантування залежить не лише від інерційних властивостей АЦП, але й і від швидкості змінювання вхідного сигналу на вході перетворювача. Тому при визначенні динамічної похибки  $\Delta_d(i \cdot T_S)$  доцільно враховувати вихідний код АЦП  $y(i \cdot T_S)$  та крутість сигналу  $y'(i \cdot T_S)$ . Тобто, при цьому можна отримати оцінку динамічної похибки як функцію від двох змінних  $\Delta_d[y(i \cdot T_S), y'(i \cdot T_S)]$ . Узагальнена структура процесу коригування на базі фазової площини представлена на рис. 1.

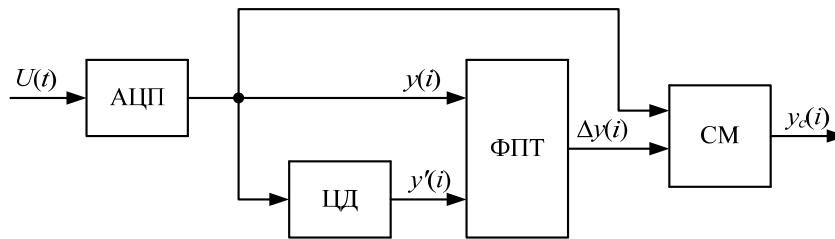


Рис. 1. Узагальнена структура процесу фазо-площинного коригування динамічних похибок АЦП

Фазо-площинна адресація у даній структурі є альтернативою адресації простору станів. У даному випадку використовується дворовмірна фазо-площинна таблиця (ФПТ), у якій зберігаються коригувальні члени. Адреси для даної таблиці формуються з поточної вибірки АЦП  $y(i)$  та оцінки крутості сигналу для кожної вибірки  $y'(i)$ :

$$[y(i), y'(i)] \rightarrow \Delta y(i). \quad (3)$$

Крутість сигналу в загальному випадку може визначитися за допомогою цифрового диференціатора (ЦД). Коригування результатів аналого-цифрового перетворення на  $i$ -тому кроці виконується шляхом віднімання від вихідного значення АЦП отриманої оцінки динамічної похибки. Тоді скориговане значення АЦП можна записати як

$$y_c(i \cdot T_S) = y(i \cdot T_S) - \Delta y[y(i \cdot T_S), y'(i \cdot T_S)]. \quad (4)$$

Використання фазо-площинного методу підвищення роздільної здатності призводить до ускладнення пристроїв аналого-цифрового перетворення, частіше всього його цифрової частини. Однак цей недолік послаблюється спрощенням аналогової частини пристрою та принциповою можливістю побудови точних пристроїв аналого-цифрового перетворення на неточних цифрових вузлах.

#### Аналіз ефективності пристроїв аналого-цифрового перетворення з коригуванням похибок

При розробленні методу фазо-площинного коригування було висунуто вимоги щодо забезпечення високої роздільної здатності АЦП, яка представляється ефективною кількістю розрядів. Вираз для ефективної кількості розрядів АЦП за умови відомих значень шумів квантування має вигляд [3]

$$n_{ef} = \frac{\log_2 10}{20} S/N + \log_2 \frac{U_{ADCm}}{\sqrt{6} \cdot U}, \quad (5)$$

де  $U_{ADCm}$  – максимальне значення вхідного сигналу АЦП.

Якщо значення вхідного сигналу  $U = 10 \frac{U_{in}}{20} \cdot 0,5U_{ADCm}$ , то з урахуванням (5) отримаємо

$$n_{ef} = n - 0,5 \cdot \log_2 \left( 1 + 3 \frac{\delta_D^2}{h^2} + a_\tau^2 \cdot 2^{-m} \right). \quad (6)$$

Уведемо у вираз (6) коригувальну складову методу. При виконанні умови (4) здійснюється компенсація динамічної похибки до заданого рівня. Тоді ефективна кількість розрядів АЦП з коригуванням у фазо-площинній області з урахуванням розрядності коригувальних членів дорівнює:

$$n_{efc} = n - 0,5 \log_2 \left( 1 + 3 \frac{(\delta_D - \Delta y)^2}{h^2} + a_\tau^2 \cdot 2^{-m} \right). \quad (7)$$

На базі теорії інформації та результатів оптимального коригування можна знайти граничні значення середньоквадратичної похибки АЦП для заданого класу вхідних сигналів. Звідси ефективна кількість розрядів дорівнює:

$$n_{efc} = n - 0,5 \log_2 \left( 1 + 10 \frac{U_{in}}{10} + 2^{-m} \right). \quad (8)$$

У цьому виразі для ефективної розрядності АЦП з коригуванням відсутня складові динамічної похибки у явному вигляді, хоча вона непрямим чином впливає через рівень вхідного сигналу. Отриманий вираз дає змогу побудувати графіки залежностей ефективної кількості розрядів базового АЦП та пристрою аналого-цифрового перетворення з коригуванням від значення вхідного сигналу (рис. 2).

З рисунку видно, що в діапазоні зміни рівнів вхідного сигналу базового АЦП  $-20 \div -10$  дБ ефективна кількість розрядів знижується незначно. Основне зменшення ефективної розрядності АЦП спостерігається у діапазоні  $-20 \div 0$  дБ, що пояснюється умовами „охоплення“ усієї шкали аналого-цифрового перетворення при високих значеннях вхідного сигналу. При цьому, базовий АЦП без коригування демонструє зниження роздільної здатності на 2,4 біти в порівнянні з коригувальним режимом у всьому діапазоні зміни вхідного сигналу.

#### Розробка структури пристрою аналого-цифрового перетворення високочастотних сигналів

Реалізація методу фазо-площинного коригування динамічних похибок АЦП здійснювалась на базі узагальненої структури процесу коригування. Структура пристрою аналого-цифрового перетворення високочастотних сигналів представлена на рис. 3. Пристрій містить вхідну шину  $U(t)$ , тактову шину  $F_T$ , вихідну шину  $y_c(i)$ , шину USB, базовий АЦП, буферні регістри (БР1, БР2), блок визначення крутості вхідного сигналу (БВК), ПЗП коригувальних членів (ПЗП КЧ), цифровий суматор (ЦС), елементи затримки (ЕЗ1, ЕЗ2), генератор тактових імпульсів (ГТІ), контролер шини USB (КШ) та блок керування (БК). Пристрій аналого-цифрового перетворення функціонує у двох режимах.

У режимі калібрування на вхідну шину подається бігармонічний тестовий сигнал  $U_{DT}(t)$ . У даному режимі пристрій аналого-цифрового перетворення під'єднується через шину USB до комп'ютера.

На першому кроці калібрування вводяться параметри тестового сигналу:  $U_m$ ,  $f_1$ ,  $f_2$ , значення частоти дискретизації  $F_s$  та розрядність АЦП  $n$ . Потім виконується розрахунок обсягу вибірки  $M$  та розрядності коригувальних членів  $m$ . Далі за керувальним сигналом з БК здійснюється запуск ГТІ з кварцовою стабілізацією частоти  $F_T$ . Цифрові еквіваленти вхідного тестового сигналу АЦП  $y(i)$  та цифровий сигнал крутості вхідного впливу АЦП  $y'(i)$  через БК та КШ подаються в оперативний запам'ятовувальний пристрій (ОЗП) комп'ютера. Після накопичення заданого масиву вхідних даних  $[y(i); y'(i)]$  здійснюється розрахунок коригувальних членів  $\Delta y(i)$  і формування фазо-площинної таблиці коригувальних коефіцієнтів. Даний масив через шину USB, КШ та БК записується в ПЗП КЧ.

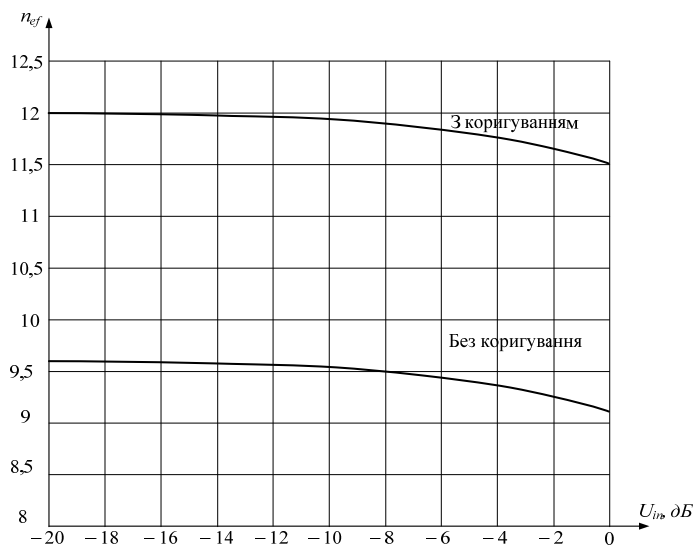


Рис. 2. Залежність ефективної кількості розрядів пристрою аналого-цифрового перетворення від рівня вхідного сигналу

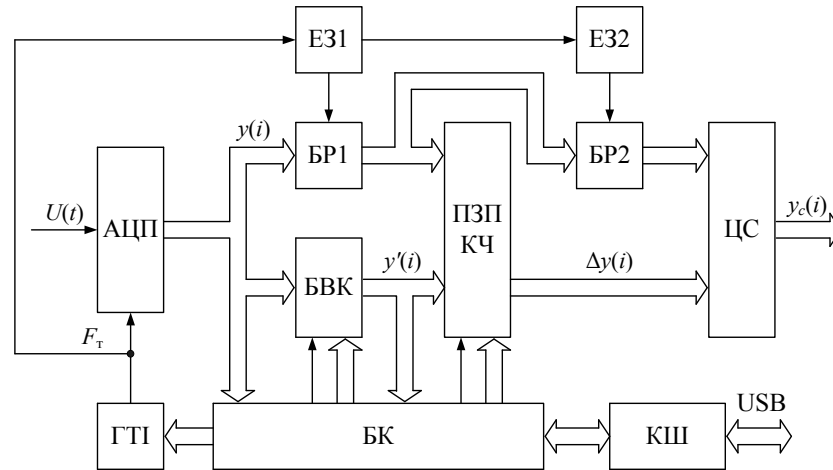


Рис. 3. Структура пристрою аналого-цифрового перетворення високочастотних сигналів з коригуванням похибок

У робочому режимі пристрій аналого-цифрового перетворення від'єднується від комп'ютера і на вхідну шину перетворювача подається реальний аналоговий сигнал. Вихідний код АЦП надходить до БР1 та БВК. У БР1 цифровий відлік сигналу зберігається на час затримки в БВК. Це необхідно для одночасного надходження сигналів на обидва адресні входи ПЗП КЧ. Вихідні коди БР1 та БВК утворюють адресу вибірки коригувального члена  $\Delta y[y(iT_s); y'(iT_s)]$ , а саме вихідний сигнал БР1 створює першу частину адреси комірки коригувального члена  $\Delta y(iT_s)$ , а вихідний сигнал БВК є другою частиною адреси коригувального члена. Окрім того, вихідний сигнал БР1 подається на вхід БР2, який зберігає його на час вибірки коригувального члена з ПЗП КЧ. На останньому ступені перетворення вихідний сигнал БР2 надходить на перший вхід ЦС, а на другий вхід ЦС з виходу ПЗП КЧ подається коригувальний член. На виході ЦС формується скоригований результат аналого-цифрового перетворення  $\Delta y_c(iT_s) = y(iT_s) - \Delta y[y(iT_s); y'(iT_s)]$ . Для послаблення ефекту зниження швидкодії аналого-цифрового перетворення з коригувальними блоками пристрій функціонує у конвеєрному режимі. При конвеєрній організації аналого-цифрового перетворення незалежно від числа каскадів, тобто послідовних етапів перетворення, повний час перетворення дорівнює всього одному такту.

#### Висновки

Запропоновано метод коригування динамічних похибок пристроїв аналого-цифрового перетворення, який базується на формуванні коригувальних членів у фазовій площині, що дає змогу врахувати не лише поточні значення вихідного коду базового АЦП, але і його крутість. На базі аналізу ефективної розрядності АЦП показано, що фазо-площинне коригування дозволяє підвищити ефективну кількість розрядів на  $2,0 \div 2,5$  біти залежно від рівня вхідного сигналу та значення динамічної похибки, чим досягається підвищення роздільної здатності АЦП. Виконано розробку структури пристрою аналого-цифрового перетворення з фазо-площинним коригуванням динамічних похибок, в якій застосовуються табличний метод формування сигналу крутості та коригувального члена.

#### Література

1. Кестер У. Аналого-цифровое преобразование: пер. с англ. / Уолт Кестер. – М.: Техносфера, 2007. – 1016 с. – ISBN 978-5-94836-146-8.
2. Динамические параметры аналого-цифровых преобразователей и методы их измерений / Руднев П.И., Хаджи Б.А., Чернышев В.Ю., Шилов С.Н. // Радиотехника и электроника. – 1993. – №10. – С. 1868–1876. – ISSN 0033-8494.
3. Бортник Г.Г. Методи та засоби обробки високочастотних сигналів: монографія / Бортник Г.Г., Кичак В.М. – Вінниця: УНІВЕРСУМ-Вінниця, 1998. – 132 с. – ISBN 966-7199-23-1.

Надійшла до редакції  
25.2.2013 р.