



УКРАЇНА

(19) **UA** (11) **98348** (13) **U**  
(51) МПК (2015.01)  
**G01R 25/00**

ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

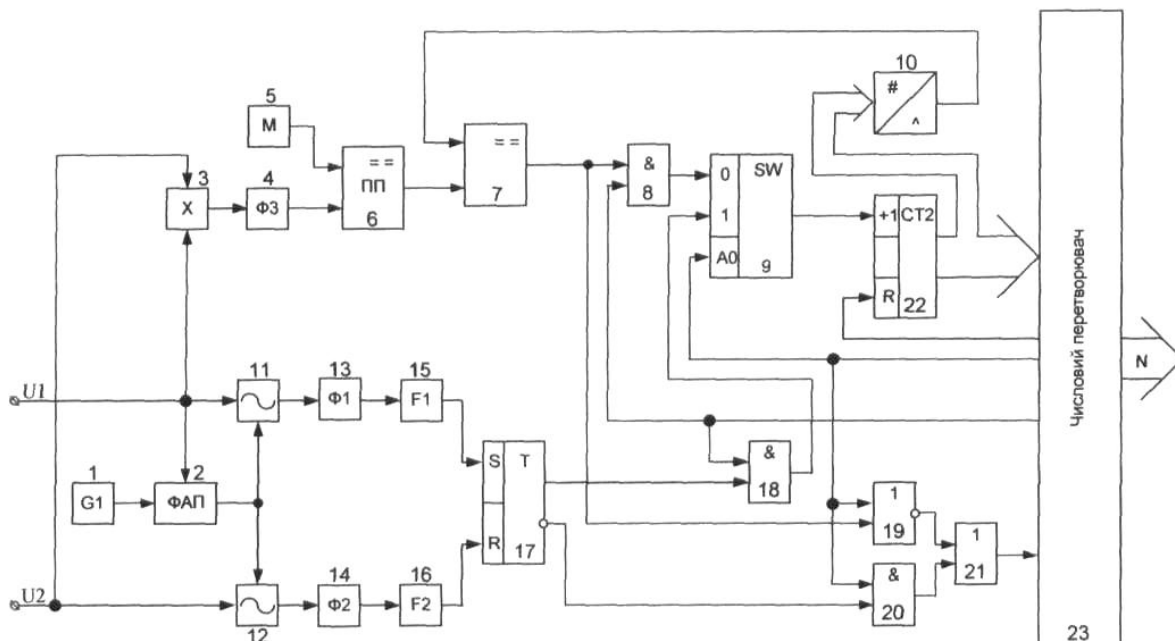
## (12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: <b>u 2014 12018</b>	(72) Винахідник(и): <b>Кухарчук Василь Васильович (UA), Граняк Валерій Федорович (UA), Півнюк Юрій Юрійович (UA)</b>
(22) Дата подання заявки: <b>06.11.2014</b>	(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b>
(24) Дата, з якої є чинними права на корисну модель: <b>27.04.2015</b>	
(46) Публікація відомостей про видачу патенту: <b>27.04.2015, Бюл.№ 8</b>	

## (54) ВИСОКОЧАСТОТНИЙ ПОВНОДІАПАЗОННИЙ ФАЗОМЕТР

### (57) Реферат:

Високочастотний повнодіапазонний фазометр має два входи, послідовно з'єднані перший змішувач і перший фільтр, другий змішувач і другий фільтр, вузол проміжної частоти, третій фільтр. В нього введено допоміжний генератор зразкової частоти, фазоамплітудний перетворювач, два формувачі фазових імпульсів, числовий та цифро-аналоговий перетворювачі, двійковий лічильник, два компаратора з аналоговим та цифровим виходами, RS - тригер, три логічних елемента І, логічний елемент АБО-НІ та логічний елемент АБО, аналоговий мультиплексор, блок аналогового множення та зразкову міру напруги.



UA 98348 U



Корисна модель належить до області радіотехніки і може бути використана для розробки фазометрів та фазових радіосистем.

Є відомим фазометр ВЧ діапазону описаний в (Галахова О.П., Котлик Е.Д., Кравченко С.А. Основы фазометрии. - Л.: Энергия, 1976. - 256 с.). В загальних рисах він являє собою двоканальну схему і складається з послідовно з'єднаних між собою перетворювача частоти, вузла проміжної частоти і вузла обробки інформації і індикації фазового зсуву. Перетворювач частоти має в кожному каналі фазометра послідовно з'єднаний змішувач і фільтр, один перестроюваний гетеродин, який через розгалужувач потужності під'єднаний до управляючих входів змішувачів частоти, і схему автопідстройки частоти гетеродина, яка включена між виходом одного фільтра і управляючим входом гетеродина. (Схема працює так. Порівнювані по фазі сигнали (ПС) надходять на змішувачі. Схема перестройки частоти гетеродина управляє його частотою до того її значення, при якому на виходах змішувачів і фільтрів з'являються і підтримуються вимірювальні напруги проміжної частоти. Вони надходять на вузол проміжної частоти і далі на вузол обробки інформації і індикації фазового зсуву.)

Недоліками фазометра-аналога є: необхідність використання складного і дорогого перестроюваного гетеродина (вихідна частота якого близька до ПС); необхідність використання складної схеми підстроювання частоти гетеродина; велике значення фазоамплітудної (далі амплітудної) похибки фазометра при його роботі в динамічному діапазоні і при неідентичності амплітуд ПС; обмежені функціональні можливості.

За прототип вибрано фазометр високочастотних діапазонів (патент України № 75496, м. кл. G01R 25/00, опубл. 17.04.2006, бюл. № 4), який має два входи, послідовно з'єднані перший змішувач і перший фільтр, другий змішувач і другий фільтр, вузол проміжної частоти, а також вузол обробки інформації і індикації фазового зсуву, який підключено до виходів вузла проміжної частоти, а вузол проміжної частоти підключено до виходів першого і другого фільтрів, два модулятори, які підключено до входів пристрою, два генератори, які підключено до управляючих входів відповідних модуляторів, вузол обробки модульованих сигналів, який включено між виходами модуляторів і входами змішувачів, причому, на початку кожного каналу вузла проміжної частоти включено підсилювач, вузол обробки модульованих сигналів має два розгалужувачі потужності, які підключено до відповідних входів вузла, третій, четвертий, п'ятий і шостий фільтри, входи яких підключено до виходів відповідних розгалужувачів, а виходи третього і п'ятого фільтрів підключено до першого і другого виходів вузла, виходи четвертого і шостого фільтрів - до третього і четвертого виходів вузла, або виходи третього і шостого фільтрів підключено до першого і другого виходів вузла, а виходи четвертого і п'ятого фільтрів - до третього і четвертого виходів вузла, суматор, який підключено до входів вузла, чотириполюсник, який підключено до виходу суматора, розгалужувач, який підключено до виходу чотириполюсника, сьомий і восьмий фільтри, які підключено до відповідних виходів розгалужувача, а виходи фільтрів - відповідно до першого і другого виходів вузла, причому, в якості чотириполюсника використано лінію передачі і/або підсилювач, або/і вентиль, як підсилювачі використано підсилювачі-обмежувачі та підсилювачі з автоматичним регулюванням підсилення (АРП), обидва підсилювачі з АРП мають спільну схему АРП, вхід якої підключено до виходу одного з підсилювачів, а виходи - до регулюючих входів підсилювачів.

Недоліком даного пристрою є те, що він не забезпечує достатню точність вимірювань при малих значеннях кута зсуву фаз, що обмежує функціональні можливості.

В основу корисної моделі поставлено задачу створення такого високочастотного повнодіапазонного фазометра, в якому за рахунок введення нових елементів та зв'язків досягається можливість розширення діапазону роботи пристрою у область малих значень кута різниці фаз з забезпечення достатньо високої точності вимірювання при малих значеннях кута зсуву фаз, що дає можливість використання даного приладу для усього діапазону різниці фаз сигналів.

Поставлена задача вирішується тим, що у високочастотний повнодіапазонний фазометр, який містить два входи, послідовно з'єднані перший змішувач і перший фільтр, другий змішувач і другий фільтр, вузол проміжної частоти, третій фільтр, введено допоміжний генератор зразкової частоти, фазоамплітудний перетворювач, два формувачі фазових імпульсів, числовий та цифро-аналоговий перетворювачі, двійковий лічильник, два компаратора з аналоговим та цифровим виходами, RS - тригер, три логічних елемента І, логічний елемент АБО-НІ та логічний елемент АБО, аналоговий мультиплексор, блок аналогового множення та зразкову міру напруги, причому вихід допоміжного генератора зразкової частоти з'єднаний з першим входом фазоамплітудного перетворювача, вихід якого з'єднаний з другими входами першого та другого змішувачів, виходи змішувачів послідовно з'єднані з першим та другим фільтрами та формувачами фазових імпульсів відповідно, виходи першого та другого формувачів фазових

імпульсів з'єднані з другим та першим входом RS - тригера відповідно, а перший вихід RS - тригера з'єднаний з другим входом другого логічного елемента І, другий вихід RS - тригера з'єднаний з другим входом третього логічного елемента І, перший вхід другого логічного елемента І з'єднаний з третім виходом числового перетворювача, вихід другого логічного елемента І з'єднаний з другим входом аналогового мультиплексора, перший вхід третього логічного елемента І з'єднаний з другим виходом числового перетворювача, а вихід третього логічного елемента І з'єднаний з другим входом логічного елемента АБО, вихід якого з'єднаний з другим входом числового перетворювача, перший та другий входи блока аналогового множення з'єднані, відповідно, з другим та першим входами пристрою, вихід блока аналогового множення з'єднаний з входом третього фільтра, вихід якого з'єднаний з другим входом компаратора з аналоговим виходом, зразкова міра напруги з'єднана з першим входом компаратора з аналоговим виходом, а його вихід з'єднаний з другим входом компаратора з цифровим виходом, вихід компаратора з цифровим виходом з'єднаний з першим входом першого логічного елемента І та другим входом логічного елемента АБО-НІ, вихід якого логічного елемента І з'єднаний з першим входом аналогового мультиплексора, третій вхід якого з'єднаний з другим виходом числового перетворювача, вихід аналогового мультиплексора з'єднаний з першим входом двійкового лічильника, другий вхід двійкового лічильника з'єднаний з першим виходом числового перетворювача, вихід двійкового лічильника з'єднаний з першим входом числового перетворювача та цифро-аналогового перетворювача, вихід цифро-аналогового перетворювача з'єднаний з першим входом компаратора з цифровим виходом, вихід логічного елемента АБО-НІ з'єднаний з першим входом логічного елемента АБО, перший вхід логічного елемента АБО-НІ з'єднаний з другим входом числового перетворювача, другий вхід першого логічного елемента І з'єднаний з третім виходом числового перетворювача, другий вхід фазоамплітудного перетворювача з'єднаний з першим входом пристрою, перші входи першого і другого змішувачів з'єднані з першим і другим входами пристрою відповідно, четвертий вихід числового перетворювача є виходом пристрою.

На кресленні представлено структурну схему пристрою, на якій: 1 - допоміжний генератор зразкової частоти; 2 - фазоамплітудний перетворювач; 3 - блок аналогового множення; 5 - зразкова міра напруги; 6 - компаратор з аналоговим виходом; 7 - компаратор з цифровим виходом; 9 - аналоговий мультиплексор; 10 - цифро-аналоговий перетворювач; 11, 12 - перший та другий змішувачі відповідно; 13, 14, 4 - перший, другий та третій фільтри відповідно; 15, 16 - перший та другий формувачі фазових імпульсів відповідно; 17-RS - тригер; 8, 18, 20 - перший, другий та третій логічні елементи І відповідно; 19 - логічний елемент АБО-НІ; 21 - логічний елемент АБО; 22 - двійковий лічильник; 23 - числовий перетворювач.

Пристрій містить допоміжний генератор зразкової частоти 1, з'єднаний з першим входом фазоамплітудного перетворювача 2, вихід якого з'єднаний з другими входами першого 11 та другого 12 змішувачів, виходи змішувачів 11, 12 послідовно з'єднані з першим 13 та другим 14 фільтрами та формувачами фазових імпульсів 15, 16 відповідно, виходи першого та другого формувачів фазових імпульсів 15, 16 з'єднані з другим та першим входом RS - тригера 17 відповідно, а перший вихід RS - тригера 17 з'єднаний з другим входом другого логічного елемента І 18, другий вихід RS - тригера 17 з'єднаний з другим входом третього логічного елемента І 20, перший вхід другого логічного елемента І 18 з'єднаний з третім виходом числового перетворювача 23, вихід другого логічного елемента І 18 з'єднаний з другим входом аналогового мультиплексора 9, перший вхід третього логічного елемента І 20 з'єднаний з другим виходом числового перетворювача 23, а вихід третього логічного елемента І 20 з'єднаний з другим входом логічного елемента АБО 21, вихід якого з'єднаний з другим входом числового перетворювача 23, перший та другий входи блока аналогового множення 3 з'єднані, відповідно, з другим та першим входами пристрою, вихід блока аналогового множення 3 з'єднаний з входом третього фільтра 4, вихід якого з'єднаний з другим входом компаратора з аналоговим виходом 6, зразкова міра напруги 5 з'єднана з першим входом компаратора з аналоговим виходом 6, а його вихід з'єднаний з другим входом компаратора з цифровим виходом 7, вихід компаратора з цифровим виходом 7 з'єднаний з першим входом першого логічного елемента І 8 та другим входом логічного елемента АБО-НІ 19, вихід першого логічного елемента І 8 з'єднаний з першим входом аналогового мультиплексора 9, третій вхід якого з'єднаний з другим виходом числового перетворювача 23, вихід аналогового мультиплексора 9 з'єднаний з першим входом двійкового лічильника 22, другий вхід двійкового лічильника 22 з'єднаний з першим виходом числового перетворювача 23, вихід двійкового лічильника 22 з'єднаний з першим входом числового перетворювача 23 та цифро-аналогового перетворювача 10, вихід цифро-аналогового перетворювача 10 з'єднаний з першим входом компаратора з цифровим виходом 7, вихід логічного елемента АБО-НІ 19 з'єднаний з першим входом логічного

елемента АБО 21, перший вхід логічного елемента АБО-НІ 19 з'єднаний з другим входом числового перетворювача 23, другий вхід першого логічного елемента І 8 з'єднаний з третім виходом числового перетворювача 23, другий вхід фазоамплітудного перетворювача 2 з'єднаний з першим входом пристрою, перші входи першого 11 і другого 12 змішувачів з'єднані з першим і другим входами пристрою відповідно, четвертий вихід числового перетворювача 23 є виходом пристрою.

Пристрій працює так.

Вимірювання різниці фаз в залежності від поточного значення кута зсуву фаз здійснюється по першому каналу (якщо різниця фаз знаходиться в діапазоні від  $0^\circ$  до  $\varphi_{\min}$ ) або по другому каналу (якщо різниця фаз знаходиться в діапазоні від  $\varphi_{\min}$  до  $360^\circ$ ).

Перший канал працює так.

З першого та другого входу високочастотного повнодіапазонного фазометру сигнали надходять на перший та другий входи блока аналогового множення 3. В результаті перемноження опорного та інформативного сигналу у блоці аналогового множення 3 на його виході отримуємо наступний сигнал:

$$A_1 \sin(\omega t + \varphi_1) \cdot A_2 \sin(\omega t + \varphi_2) = \frac{1}{2} A_1 A_2 [\sin(\varphi_1 - \varphi_2) + \sin(2\omega t + \varphi_1 + \varphi_2)]$$

де  $A_1$  - амплітуда першого сигналу;

$A_2$  - амплітуда другого сигналу;

$\varphi_1$  - початкова фаза першого сигналу;

$\varphi_2$  - початкова фаза другого сигналу;

$\omega$  - кругова частота.

З виходу блока аналогового множення 3 даний сигнал надходить на вхід третього фільтра 4, де відбувається відфільтровування змінних у часі сигналів, як вищих гармонік, що були отримані у наслідок перемноження, так і змінного в часі випадкового шуму. З виходу третього фільтра 4 відфільтрований сигнал надходить на другий вхід компаратора з аналоговим виходом 6, де він порівнюється з сигналом, що надходить на перший вхід компаратора з аналоговим виходом 6 з виходу зразкової міри напруги 5. На виході компаратора з аналоговим виходом 6 формується сигнал, що дорівнює різниці напруг, що надходять на перший та другий вхід, відповідно. З виходу компаратора з аналоговим виходом 6 сигнал надходить на другий вхід компаратора з цифровим виходом 7. На перший вхід компаратора з цифровим виходом 7 надходить сигнал з виходу цифро-аналогового перетворювача 10. Якщо рівень сигналу на другому вході компаратора з цифровим виходом 7 перевищує рівень сигналу на першому вході, то на виході компаратора з цифровим виходом 7 формується сигнал логічної "1", в іншому випадку - сигнал логічного "0". З виходу компаратора з цифровим виходом 7 сигнал надходить на перший вхід першого логічного елемента І 8 та другий вхід логічного елемента АБО-НІ 19. На другий вхід першого логічного елемента І 8 надходить зразковий сигнал з третього виходу числового перетворювача 23. З виходу першого логічного елемента І 8 сигнал надходить на перший вхід аналогового мультиплексора 9. Якщо на другому виході числового перетворювача 23 встановлено сигнал логічного "0", то на виході аналогового мультиплексора 9 встановлюється сигнал, що надходить на його перший вхід, у іншому випадку на його виході встановлюється сигнал, що надходить на його другий вхід. З виходу аналогового мультиплексора 9 сигнал надходить на перший вхід двійкового лічильника 22 паралельний двійковий код на його виході зростає на одиницю. Сигнал з виходу двійкового лічильника 22 надходить на вхід цифро-аналогового перетворювача 10, на виході якого формується рівень напруги, що пропорційний двійковому коду на його вході. При перевищенні рівня сигналу на виході цифро-аналогового перетворювача 10, що одночасно є сигналом на першому вході компаратора з цифровим виходом 7, над сигналом на другому вході компаратора з цифровим виходом 7 на його виході встановлюється сигнал логічного "0". В наслідок цього перший логічний елемент І 8 закривається, і сигнали з третього виходу числового перетворювача 23 припиняють надходити на перший вхід двійкового лічильника 22. При цьому, оскільки сигнал з другого виходу числового перетворювача 23, на якому встановлено сигнал логічної "1", надходить на перший вхід логічного елемента АБО-НІ 19, на його виході формується сигнал логічної "1". Сигнал з виходу логічного елемента АБО-НІ 19 надходить на перший вхід логічного елемента АБО 21. Оскільки, для того, щоб на виході логічного елемента АБО 21 встановився сигнал логічної "1" достатньо, щоб хоча б на одному його вході був сигнал логічної "1", то з виходу логічного

елемента АБО 21 на другий вхід числового перетворювача 23 надходить сигнал логічної "1", що є ознакою кінця вимірювального перетворення.

Після цього з першого входу числового перетворювача 23, на який надходить сигнал з виходу двійкового лічильника 22 відбувається зчитування двійкового коду, що пропорційний поточній різниці фаз сигналів на першому та другому вході високочастотного повнодіапазонного фазометру. Після цього з першого виходу числового перетворювача 23 на другий вхід двійкового лічильника 22 надходить короткий імпульс, що встановлює на його виході нульовий двійковий код, а на другому виході числового перетворювача 23 встановлюється сигнал логічного "0", якщо вимірне значення різниці фаз не перевищує  $\varphi_{\min}$ , або сигнал логічної "1" у протилежному випадку.

Другий канал працює так.

З виходу допоміжного генератора зразкової частоти 1 на перший вхід фазоамплітудного перетворювача 2 надходить зразковий сигнал частоти  $f_{др}$ . В залежності від початкової фази сигналу, що надходить на другий вхід фазоамплітудного перетворювача 2 у останньому формується вихідний сигнал, частота якого дорівнює частоті сигналу на його першому вході, а початкова фаза зміщена на певний кут, в залежності від початкової фази сигналу на другому вході. Сигнал з виходу фазоамплітудного перетворювача 2 надходить на другі входи першого 11 та другого 12 змішувачів. З першого входу високочастотного повнодіапазонного фазометру сигнал подається на перший вхід першого змішувача 11. З другого входу високочастотного повнодіапазонного фазометру сигнал подається на перший вхід другого змішувача 12. У першому 11 та другому 12 змішувачах відбувається накладання вхідних сигналів (безпосередньо з входів високочастотного повнодіапазонного фазометру) з хвилями, що генеруються допоміжним генератором зразкової частоти 1, сигнали яких за фазою збігаються з сигналом на першому вході високочастотного повнодіапазонного фазометру. У результаті процедури накладання двох хвиль у першому 11 та другому 12 змішувачах на його виході з'являється складний сигнал, частота першої гармоніки якого дорівнює:

$$f_{пр} = f_{др} - f_r$$

де  $f_{пр}$  - частота першої гармоніки вихідного сигналу;

$f_{др}$  - частота сигналу допоміжного високочастотного генератора;

$f_r$  - частота сигналу високочастотного генератора.

З виходу першого 11 та другого 12 змішувачів сигнал надходить на входи першого 13 та другого 14 фільтрів. У першому 13 та другому 14 фільтрах здійснюється відфільтровування вищих гармонік складних сигналів, що надходять з виходів першого 11 та другого 12 змішувачів, тобто на входи першого 15 та другого 16 формувачів фазових імпульсів надходять сигнали, що містять у собі лише одну першу гармоніку та зсунуті за фазою на електричний кут  $\Delta\varphi$ . При переході цих сигналів через нуль з додатною першою похідною на виході першого 15 та другого 16 формувачів фазових імпульсів відповідно з'являється короткий одиничний сигнал, що подається на перший (set) та другий (reset) входи RS - тригера 17. При подачі одиничного сигналу на перший (set) вхід RS - тригера 17 відбувається його встановлення. При цьому на його прямому виході з'являється сигнал логічної "1", який "відкриває" другий логічний елемент I 18, а на його реверсному виході з'являється сигнал логічного "0", що, надходячи на другий вхід третього логічного елемента I 20, формує на його виході сигнал логічного нуля. А, оскільки, на другому виході числового перетворювача 23 встановлено сигнал логічної "1" та на виході третього логічного елемента I 20 встановлено сигнал логічного нуля, то на другий вхід числового перетворювача 23 надходить сигнал логічного нуля, що є сигналом заборони зчитування вихідної інформації, оскільки процес вимірювального перетворення є таким, що не закінчився. Через відкритий другий логічний елемент I 18 сигнали з третього виходу числового перетворювача 23 надходять на перший вхід двійкового лічильника 22, збільшуючи код на його виході (аналогічно до його роботи у першому каналі).

При подачі ж одиничного сигналу на другий (reset) вхід RS - тригера 17 відбувається його занулення. При цьому на його прямому виході з'являється сигнал логічного нуля, який "закриває" логічний елемент I 18, а на його реверсному виході з'являється сигнал логічної одиниці, що формує сигнал логічної одиниці на другому вході числового перетворювача 23, оскільки процес вимірювального перетворення є таким, що закінчився. Далі зчитування інформації з двійкового лічильника 22, його обнуління та вибір робочого каналу відбувається за алгоритмом, описаним вище.

Третій вихід числового перетворювача 23 є виходом високочастотного повнодіапазонного фазометру, на якому формується двійковий код, пропорційний різниці фаз сигналів на першому та другому входах високочастотного повнодіапазонного фазометру.

5

#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Високочастотний повнодіапазонний фазометр, який має два входи, послідовно з'єднані перший змішувач і перший фільтр, другий змішувач і другий фільтр, вузол проміжної частоти, третій фільтр, який **відрізняється** тим, що в нього введено допоміжний генератор зразкової частоти, фазоамплітудний перетворювач, два формувачі фазових імпульсів, числовий та цифро-аналоговий перетворювачі, двійковий лічильник, два компаратора з аналоговим та цифровим виходами, RS - тригер, три логічних елемента І, логічний елемент АБО-НІ та логічний елемент АБО, аналоговий мультиплексор, блок аналогового множення та зразкову міру напруги, причому вихід допоміжного генератора зразкової частоти з'єднаний з першим входом фазоамплітудного перетворювача, вихід якого з'єднаний з другими входами першого та другого змішувачів, виходи змішувачів послідовно з'єднані з першим та другим фільтрами та формувачами фазових імпульсів відповідно, виходи першого та другого формувачів фазових імпульсів з'єднані з другим та першим входом RS - тригера відповідно, а перший вихід RS - тригера з'єднаний з другим входом другого логічного елемента І, другий вихід RS - тригера з'єднаний з другим входом третього логічного елемента І, перший вхід другого логічного елемента І з'єднаний з третім виходом числового перетворювача, вихід другого логічного елемента І з'єднаний з другим входом аналогового мультиплексора, перший вхід третього логічного елемента І з'єднаний з другим входом числового перетворювача, а вихід третього логічного елемента І з'єднаний з другим входом логічного елемента АБО, вихід якого з'єднаний з другим входом числового перетворювача, перший та другий входи блока аналогового множення з'єднані, відповідно, з другим та першим входами пристрою, вихід блока аналогового множення з'єднаний з входом третього фільтра, вихід якого з'єднаний з другим входом компаратора з аналоговим виходом, зразкова міра напруги з'єднана з першим входом компаратора з аналоговим виходом, а його вихід з'єднаний з другим входом компаратора з цифровим виходом, вихід компаратора з цифровим виходом з'єднаний з першим входом першого логічного елемента І та другим входом логічного елемента АБО-НІ, вихід першого логічного елемента І з'єднаний з першим входом аналогового мультиплексора, третій вхід якого з'єднаний з другим входом числового перетворювача, вихід аналогового мультиплексора з'єднаний з першим входом двійкового лічильника, другий вхід двійкового лічильника з'єднаний з першим входом числового перетворювача, вихід двійкового лічильника з'єднаний з першим входом числового перетворювача та цифро-аналогового перетворювача, вихід цифро-аналогового перетворювача з'єднаний з першим входом компаратора з цифровим виходом, вихід логічного елемента АБО-НІ з'єднаний з першим входом логічного елемента АБО, перший вхід логічного елемента АБО-НІ з'єднаний з другим входом числового перетворювача, другий вхід першого логічного елемента І з'єднаний з третім виходом числового перетворювача, другий вхід фазоамплітудного перетворювача з'єднаний з першим входом пристрою, перші входи першого і другого змішувачів з'єднані з першим і другим входами пристрою відповідно, четвертий вихід числового перетворювача є виходом пристрою.

