

## **СТРУКТУРИ СПЕЦІАЛІЗОВАНИХ МІКРОПРОЦЕСОРІВ ДЛЯ ПЕРЕДАВАННЯ ДАНИХ В ЛІНІЯХ З ВЕЛИКИМ РІВНЕМ ЗАВАД**

**Ю. В. Барішев, к.т.н., ст. викладач; В. М. Репетій  
Вінницький національний технічний університет  
yuriy.baryshev@gmail.com**

Сучасне життя неможливе без використання різноманітних цифрових пристроїв. При цьому коректність обробки та передавання цифрових даних обумовлює якість функціонування значної кількості підприємств, що, в першу чергу, спрямовані власне на виробництво. Розв'язання задачі забезпечення цілісності інформації успішно відбувається за допомогою методів кодування. Однак значна частина кодів, наприклад код Хеммінга, не орієнтовані на їх виконання за допомогою універсальних процесорів. Відповідно їх впровадження на таких процесорах або породжує додаткові операції, внаслідок недостатності їх розрядності, або навпаки – неефективне використання їх обчислювальних можливостей. Саме тому актуально розробляти спеціалізовані процесори, які будуть швидко виконувати процедури закодування та розкодування та водночас легко інтегруватимуться до систем передавання інформації.

Метою дослідження є підвищення швидкості передавання даних в лініях з високим рівнем завад.

Одним з класичних методів кодування інформації для передавання даних є метод кодування за Хеммінгом. Даний метод при кодуванні кадрів значної розрядності дозволяє

досягати виявлення та виправлення помилок при введенні незначної кількості додаткових бітів.

Для реалізації спеціалізованого процесора пропонується загальна схема спеціалізованого мікропроцесора, зображена на рисунку 1.

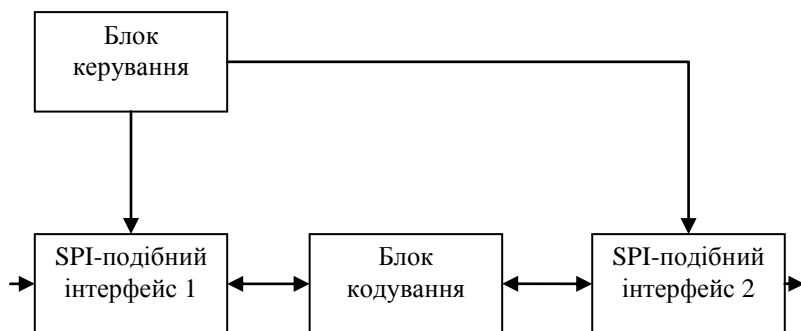


Рисунок 1 – Загальна схема спеціалізованого процесора

Інтерфейси призначені для обміну даними між даним мікропроцесором та системами передавання інформації. Для реалізації обміну як прототип обрано саме інтерфейс SPI, оскільки він не передбачає передавання додаткових службових даних, а відповідно його інформаційна швидкість визначається за його частотою подання синхросигналів. Однак запропоновані інтерфейси відрізняються від SPI розрядністю регістрів даних.

Процесори, що мають загальну структуру наведену на рис. 1, але відрізняються видом кодування Хеммінга було на було описано мовою VHDL та змодельовано його роботу в середовищі ModelSim. Результати моделювання показали, що завдяки розпаралеленню в структурі блока кодування швидкість роботи процесорів не залежить від виду кодування Хеммінга, а отже може обумовлюватись лише потребами конкретної задачі.