



УКРАЇНА

(19) **UA** (11) **99009** (13) **C2**
(51) МПК
H03F 3/26 (2006.01)
H03F 3/34 (2006.01)
G05B 1/01 (2006.01)

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА ВІНАХІД

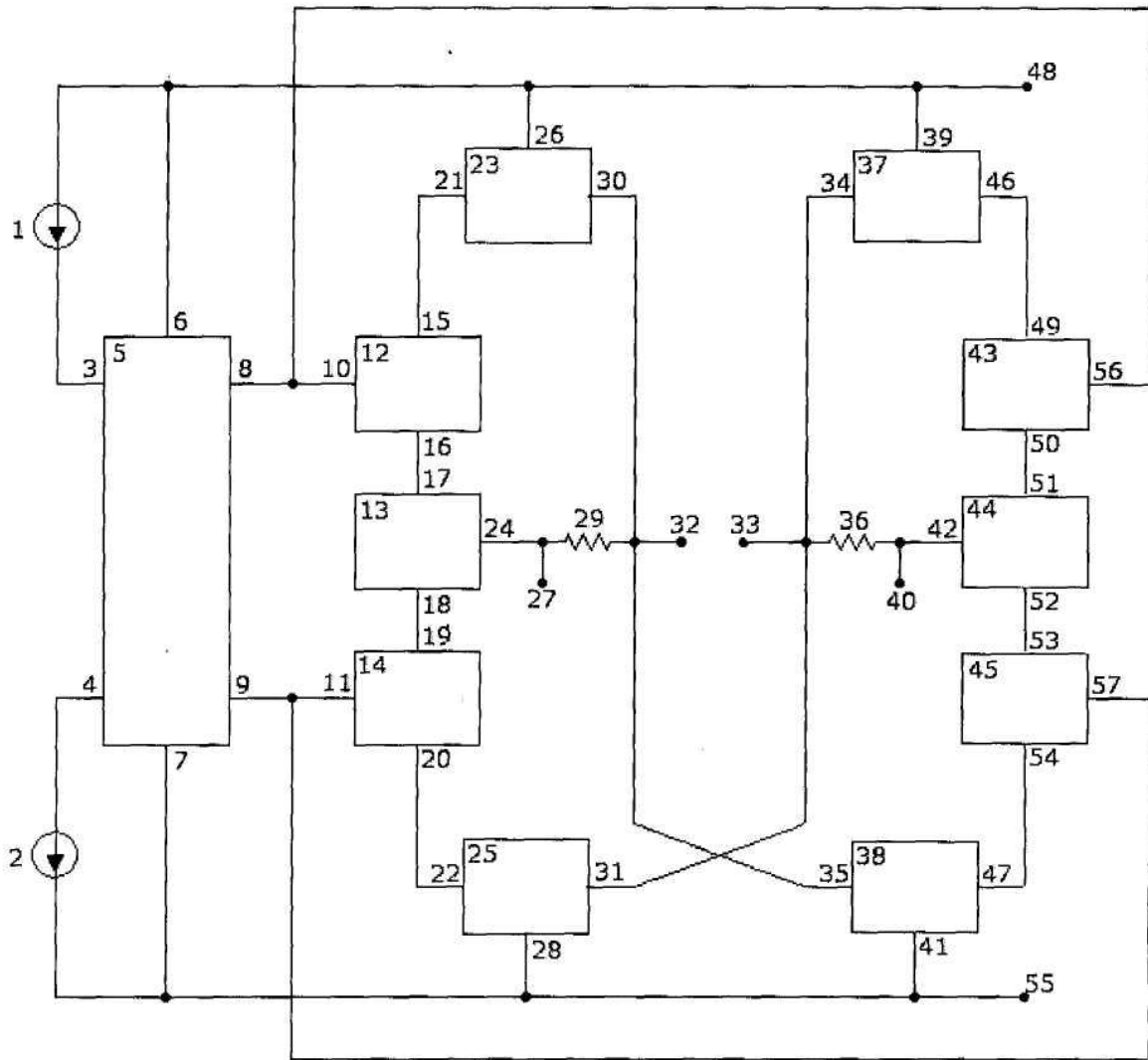
<p>(21) Номер заявки: а 2010 12576</p> <p>(22) Дата подання заявки: 25.10.2010</p> <p>(24) Дата, з якої є чинними права на винахід: 10.07.2012</p> <p>(41) Публікація відомостей про заявку: 25.04.2012, Бюл.№ 8</p> <p>(46) Публікація відомостей про видачу патенту: 10.07.2012, Бюл.№ 13</p>	<p>(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p> <p>(56) Перелік документів, взятих до уваги експертизою: SU 1363452 A1; 30.12.1987 US 3852678 A; 03.12.1974 UA 23607 U; 11.06.2007 RU 2384934 C2; 20.03.2010 RU 2384938 C1; 20.03.2010 JP 8307224 A; 22.11.1996 US 20020118047 A1; 29.08.2002 KR 830000765 A; 09.04.1983</p>
--	--

(54) ВИМІРЮВАЛЬНИЙ ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

(57) Реферат:

Вимірювальний двотактний симетричний підсилювач постійного струму належить до імпульсної техніки і може бути використаний в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах. В підсилювач додатково введено другі вхідна і вихідна шини, перший і другий вхідні комплементарні підсилювальні каскади із самобалансуванням, перший-четвертий відбивачі струму на базі керованих генераторів сигналу, та схему нових зв'язків між елементами. Перший, другий, третій і четвертий відбивачі струму на базі керованих генераторів забезпечують передачу підсиленого сигналу із виходів першого і другого вхідних комплементарних підсилювальних каскадів із самобалансуванням на першу і другу вихідні шини відповідно. Завдяки запропонованому винаходу підвищується точність роботи і лінійність, а також усувається похибка масштабу. Підвищення точності роботи досягається за рахунок відсутності зв'язків шин доданого та від'ємного живлення із шинами вхідного джерела сигналу. Підвищення лінійності та усунення похибки масштабу здійснюється за рахунок використання першого і другого вхідних комплементарних підсилювальних каскадів із самобалансуванням, які забезпечують пропорційний розподіл вхідного сигналу по верхньому і нижньому каналах підсилення та не потребують генератора компенсації струму зміщення нуля.

UA 99009 C2



Винахід належить до імпульсної техніки і може бути використаний в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомий вхідний пристрій схеми порівняння струмів [А. с. № 1363452 ССРС, Н03К5/24, G05B1/01, 1985], який містить перше та друге джерела струмів, п'ять резисторів, перший та другий вхідні транзистори, вісім транзисторів, перший та другий проміжні багатоемітерні транзистори, перший та другий вихідні багатоемітерні транзистори, шини додатного та від'ємного живлення, вхідну та вихідну шини, шину нульового потенціалу, два діоди, вихідний резистор та резистор зворотного зв'язку, причому вхідну шину з'єднано з емітерами вхідних транзисторів, а також з першим виводом резистора зворотного зв'язку та з анодом і катодом першого і другого діодів, бази першого і другого вхідних транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також через перше і друге джерела струму з шинами додатного і від'ємного живлення відповідно, емітери першого і другого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, колектори першого і другого вхідних транзисторів з'єднані з колекторами третього і четвертого транзисторів відповідно, а також з базами п'ятого і шостого транзисторів відповідно, емітери третього і четвертого транзисторів з'єднані через перший і другий резистори з шинами додатного і від'ємного живлення відповідно, бази третього і четвертого транзисторів з'єднані з базами та колекторами першого і другого проміжних багатоемітерних транзисторів відповідно, а також з емітерами п'ятого і шостого транзисторів відповідно та з емітерами сьомого і восьмого транзисторів відповідно, емітери першого і другого проміжних багатоемітерних транзисторів з'єднані через третій і четвертий резистори з шинами додатного і від'ємного живлення відповідно, емітери сьомого і восьмого транзисторів об'єднані, бази сьомого і восьмого транзисторів з'єднані з колекторами п'ятого і шостого транзисторів відповідно та з базами першого і другого вихідних багатоемітерних транзисторів, колектори першого і другого вихідних багатоемітерних транзисторів з'єднані з шинами додатного і від'ємного живлення відповідно, емітери першого і другого вихідних багатоемітерних транзисторів з'єднані з другим виводом резистора зворотного зв'язку та з анодом і катодом першого і другого діодів, а також через вихідний резистор з шиною нульового потенціалу та з вихідною шиною.

Недоліками аналога є високі похибки лінійності і масштабу, а також низька завадостійкість, що обмежує галузь використання пристрою.

За найближчий аналог вибраний підсилювач постійного струму [Push-pull amplifier with current mirrors for determining the quiescent operating point, United States Patent 3,852,678, Dec.3, 1974], який містить перше і друге джерела струму, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідна шина, в подальшому перша вхідна шина, з'єднана з емітерами третього і четвертого транзисторів відповідно, в подальшому першими виходами першого і другого каскадів відповідно, а також з першим виводом резистора зворотного зв'язку, в подальшому з першим виводом першого резистора зворотного зв'язку, колектори, в подальшому другі виходи першого і другого каскадів, з'єднані з базами п'ятою і шостого транзисторів відповідно, в подальшому з входами третього і четвертого каскадів відповідно, бази, в подальшому входили першого і другого каскадів відповідно, з'єднані з базами та колекторами першого і другого транзисторів відповідно, в подальшому першими та другими входами і виходами блока задання режиму по постійному струму відповідно, а також через перше і друге джерела струму з шипами додатного та від'ємного живлення відповідно, емітери першого і другого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, емітери п'ятого і шостого транзисторів, в подальшому перші виходи третього і четвертого каскадів відповідно, з'єднані з шинами додатного і від'ємного живлення відповідно, колектори, в подальшому другі виходи третього і четвертого каскадів відповідно з'єднані з вихідною шиною, в подальшому з першою вихідною шиною, та другим виводом першого резистора зворотного зв'язку.

Недоліком найближчого аналога є низька точність роботи пристрою, що виникає через вплив завад із шин додатного та від'ємного живлення відповідно, а також висока нелінійність, що виникає через розбіжність коефіцієнтів підсилення струму по верхньому і нижньому каналах підсилення, а також висока похибка масштабу, що виникає через непропорційний розподіл вхідного сигналу по верхньому і нижньому каналах підсилення, що у свою чергу, обмежує галузь використання пристрою.

В основу винаходу поставлено задачу створення вимірювального двотактного симетричного підсилювача постійного струму, в якому підвищується точність роботи за рахунок зменшення впливу завад із шин доданого та від'ємного живлення відповідно, а також підвищується лінійність за рахунок самобалансування підсилювальних каскадів, а також усувається похибка масштабу і відпадає потреба у генераторі компенсації струму зміщення нуля за рахунок

забезпечення пропорційного розподілу вхідного сигналу по верхньому і нижньому каналах, і за рахунок вирішення цих задач, розширюється галузь використання винаходу у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у вимірювальний двотактний симетричний підсилювач постійного струму, який містить перше та друге джерела струму, перший резистор зворотного зв'язку, шини додатного і від'ємного живлення, першу вхідну і першу вихідну шини, блок задання режиму по постійному струму, перший, другий, третій та четвертий каскади, причому перша вхідна шина з'єднана з першим виводом першого резистора зворотного зв'язку, перший та другий входи блока задання режиму по постійному струму з'єднані через перше і друге джерела струму з шинами додатного і від'ємного живлення відповідно, перший і другий виходи блока задання режиму по постійному струму з'єднані з входами першого і другого каскадів відповідно, перша вихідна шина з'єднана з другим виводом першого резистора зворотного зв'язку, крім того, введено другу вхідну і другу вихідну шини, другий резистор зворотного зв'язку, перший і другий вхідні комплементарні підсилювальні каскади із самобалансуванням, перший, другий, третій і четвертий відбивачі струму на базі керованих генераторів сигналу, причому шини живлення блока задання режиму по постійному струму з'єднані з шинами додатного і від'ємного живлення відповідно, перший та другий виходи блока задання режиму по постійному струму з'єднані з входами першого, другого, третього і четвертого каскадів відповідно, перші виходи першого, другого, третього і четвертого каскадів з'єднані з першими та другими виходами першого і другого вхідних комплементарних підсилювальних каскадів із самобалансуванням відповідно, входи першого і другого вхідних комплементарних підсилювальних каскадів із самобалансуванням з'єднані з першою і другою вхідними шинами відповідно, а також з першими виводами першого і другого резисторів зворотного зв'язку відповідно, другі виходи першого, другого, третього і четвертого каскадів з'єднані з входами першого, другого, третього і четвертого відбивачів струму на базі керованих генераторів сигналу відповідно, шини живлення першого, другого, третього і четвертого відбивачів струму на базі керованих генераторів сигналу з'єднані з шинами додатного і від'ємного живлення відповідно, виходи першого і другого відбивачів струму на базі керованих генераторів сигналу з'єднані з виходами третього і четвертого відбивачів струму на базі керованих генераторів сигналу відповідно, а також з другими виходами першого і другого резисторів зворотного зв'язку відповідно та з першою і другою вихідними шинами відповідно.

На кресленні представлено принципову схему вимірювального двотактного симетричного підсилювача постійного струму.

Пристрій містить блок задання режиму по постійному струму 5, перший 3 та другий 4 входи якого з'єднані з шинами додатного 48 і від'ємного 55 живлення через перше 1 і друге 2 джерела струму відповідно, шини живлення 6, 7 блока задання режиму по постійному струму 5 з'єднані з шинами додатного 48 і від'ємного 55 живлення відповідно, перший 8 та другий 9 входи блока задання режиму по постійному струму 5 з'єднані з входами 10, 11, 56, 57 першого 12, другого 14, третього 43 і четвертого 45 каскадів відповідно, перші виходи 16, 19, 50, 53 першого 12, другого 14, третього 43 і четвертого 45 каскадів з'єднані з першими 17, 51 та другими 18, 52 виходами першого 13 і другого 44 вхідних комплементарних підсилювальних каскадів із самобалансуванням відповідно, входи 24, 42 першого 13 і другого 44 вхідних комплементарних підсилювальних каскадів із самобалансуванням з'єднані з першою 27 і другою 40 вхідними шинами відповідно, а також з першими виводами першого 29 і другого 36 резисторів зворотного зв'язку відповідно, другі виходи 15, 20, 49, 54 першого 12, другого 14, третього 43 і четвертого 45 каскадів з'єднані з входами 21, 22, 46, 47 першого 23, другого 25, третього 37 і четвертого 38 відбивачів струму на базі керованих генераторів сигналу відповідно, шини живлення 26, 28, 39, 41 першого 23, другого 25, третього 37 і четвертого 38 відбивачів струму на базі керованих генераторів сигналу з'єднані з шинами додатного 48 і від'ємного 55 живлення відповідно, виходи 30, 31 першого 23 і другого 25 відбивачів струму на базі керованих генераторів сигналу з'єднані з виходами 34, 35 третьою 37 і четвертого 38 відбивачів струму на базі керованих генераторів сигналу відповідно, а також з другими виходами першого 29 і другого 36 резисторів зворотного зв'язку відповідно та з першою 32 і другою 33 вихідними шинами відповідно.

Пристрій працює таким чином.

Джерело вхідного сигналу вмикається між першою 27 і другою 40 вхідними шинами.

Якщо вхідний сигнал у вигляді струму або напруги потрапляє на входи 24, 42 першого 13 і другого 44 вхідних комплементарних підсилювальних каскадів із самобалансуванням, то відбувається пропорційний розподіл вхідного сигналу, його подальше пропорційне підсилення та передача на перші 17, 51 і другі 18, 52 виходи першого 13, другого 44 вхідних комплементарних підсилювальних каскадів із самобалансуванням. Однаково розподілений та

підсилений сигнал із перших 17, 51 і других 18, 52 виходів першого 13 і другого 44 вхідних комплементарних підсилювальних каскадів із самобалансуванням передається через перші виходи 16, 19, 50, 53 першого 12, другого 14, третього 43 і четвертого 45 каскадів; відповідно на другі виходи 15, 20, 49, 54 першого 12, другого 14, третього 43 і четвертого 45 каскадів відповідно, а далі на входи 21, 22, 46, 47 першого 23, другого 25, третього 37 і четвертого 38 відбивачів струму на базі керованих генераторів сигналу відповідно. Через виходи 30, 31, 34, 35, першого 23, другого 25, третього 37 і четвертого 38 відбивачів струму на базі керованих генераторів сигналу відповідно, підсилений вхідний сигнал підсумовується та передається на першу 32 і другу 33 вихідні шини. Підсилений сигнал із виходів 30, 35 першого 23 і четвертого 38 відбивачів струму на базі керованих генераторів сигналу підсумовується та приходить у фазі із фазою вхідного сигналу на першій 27 вхідній шині. Підсилений сигнал із виходів 31, 34 другого 25 і третього 37 відбивачів струму на базі керованих генераторів сигналу підсумовується та приходить у фазі із фазою вхідного сигналу на другій 40 вхідній шині. Сигнали, як на першій 27 і другій 40 вхідних шинах, так і першій 32 і другій 33 вихідних шинах є протифазними.

Підвищення точності роботи досягається за рахунок відсутності зв'язку шин додатного 48 та від'ємного 55 живлення із шинами вхідного джерела сигналу.

Підвищення лінійності та усунення похибки масштабу здійснюється за рахунок використання першого 13 і другого 44 вхідних комплементарних підсилювальних каскадів із самобалансуванням, які забезпечують пропорційний розподіл вхідного сигналу по верхньому і нижньому каналах підсилення та не потребують генератора компенсації струму зміщення нуля.

Блок задання режиму по постійному струму 5, який першим 3 і другим 4 входами з'єднаний з шинами додатного 48 і від'ємного 55 живлення через перше 1 і друге 2 джерела струму, утворюють схему задання режиму по постійному струму каскадів схеми через перший 12, другий 14, третій 43, четвертий 45 каскади, шляхом встановлення необхідного рівня напруги в точках об'єднання першого 8 і другого 9 виходів блока задання режиму по постійному струму 5 із входами 10, 11, 56, 57 першого 12, другого 14, третього 43, четвертого 45 каскадів відповідно.

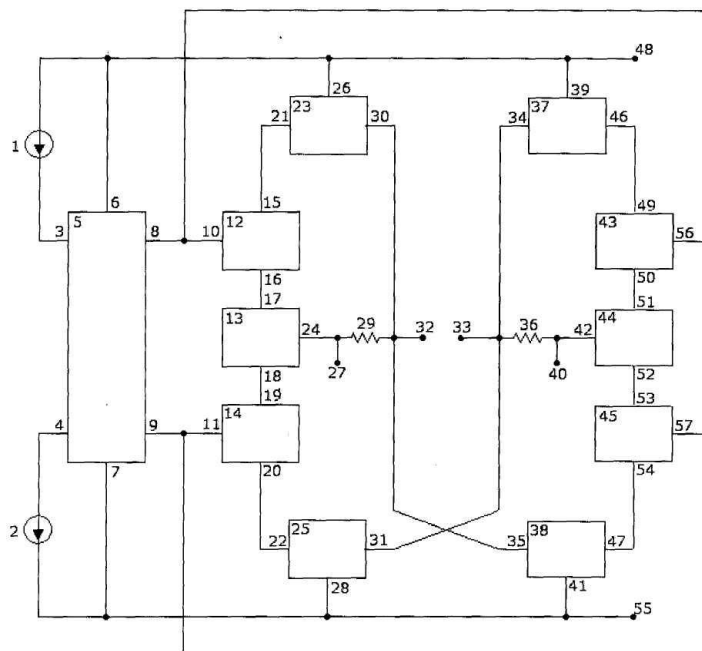
Входи 21, 22, 46, 47 першого 23, другого 25, третього 37 і четвертого 38 відбивачів струму на базі керованих генераторів забезпечують передачу підсиленого сигналу із виходів 17, 18, 51, 52 першого 13 і другого 44 вхідних комплементарних підсилювальних каскадів із самобалансуванням через перший 12, другий 14, третій 43, четвертий 45 каскади на виходи 30, 31, 34, 35 першого 23, другого 25, третього 37 і четвертого 38 відбивачів струму на базі керованих генераторів відповідно на першу 32, другу 33 вихідні шини відповідно.

Перший 29 і другий 36 резистори зворотного зв'язку задають коефіцієнт підсилення. Шини додатного 48 і від'ємного 55 живлення забезпечують необхідний рівень напруги для живлення схеми відповідно через шини живлення 6, 7, 26, 28, 39, 41 відповідно.

ФОРМУЛА ВИНАХОДУ

Вимірювальний двотактний симетричний підсилювач постійного струму, який містить перше та друге джерела струму, перший резистор зворотного зв'язку, шини додатного і від'ємного живлення, першу вхідну і першу вихідну шини, блок задання режиму по постійному струму, перший, другий, третій та четвертий каскади, причому перша вхідна шина з'єднана з першим виводом першого резистора зворотного зв'язку, перший та другий входи блока задання режиму по постійному струму з'єднані через перше і друге джерела струму з шинами додатного і від'ємного живлення відповідно, перший та другий виходи блока задання режиму по постійному струму з'єднані з входами першого і другого каскадів відповідно, перша вихідна шина з'єднана з другим виводом першого резистора зворотного зв'язку, який **відрізняється** тим, що у додатково введені друга вхідна і друга вихідна шини, другий резистор зворотного зв'язку, перший і другий вхідні комплементарні підсилювальні каскади із самобалансуванням, перший, другий, третій і четвертий відбивачі струму на базі керованих генераторів сигналу, причому шини живлення блока задання режиму по постійному струму з'єднані з шинами додатного і від'ємного живлення відповідно, перший та другий виходи блока задання режиму по постійному струму додатково з'єднані з входами третього і четвертого каскадів відповідно, перші виходи першого, другого, третього і четвертого каскадів з'єднані з першими та другими виходами першого і другого вхідних комплементарних підсилювальних каскадів із самобалансуванням відповідно, входи першого і другого вхідних комплементарних підсилювальних каскадів із самобалансуванням з'єднані з першою і другою вхідними шинами відповідно, а також з першими виводами першого і другого резисторів зворотного зв'язку відповідно, другі виходи першого, другого, третього і четвертого каскадів з'єднані з входами першого, другого, третього і четвертого відбивачів струму на базі керованих генераторів сигналу відповідно, шини живлення першого, другого,

- третього і четвертого відбивачів струму на базі керованих генераторів сигналу з'єднані з шинами додатного і від'ємного живлення відповідно, виходи першого і другого відбивачів струму на базі керованих генераторів сигналу з'єднані з виходами третього і четвертого відбивачів струму на базі керованих генераторів сигналу відповідно, а також з другими виходами першого і другого резисторів зворотного зв'язку відповідно та з першою і другою вихідними шинами відповідно.
- 5



Комп'ютерна верстка Л. Купенко

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601