



УКРАЇНА

(19) **UA** (11) **89363** (13) **U**
(51) МПК (2014.01)
H03K 5/22 (2006.01)
G05B 1/00

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

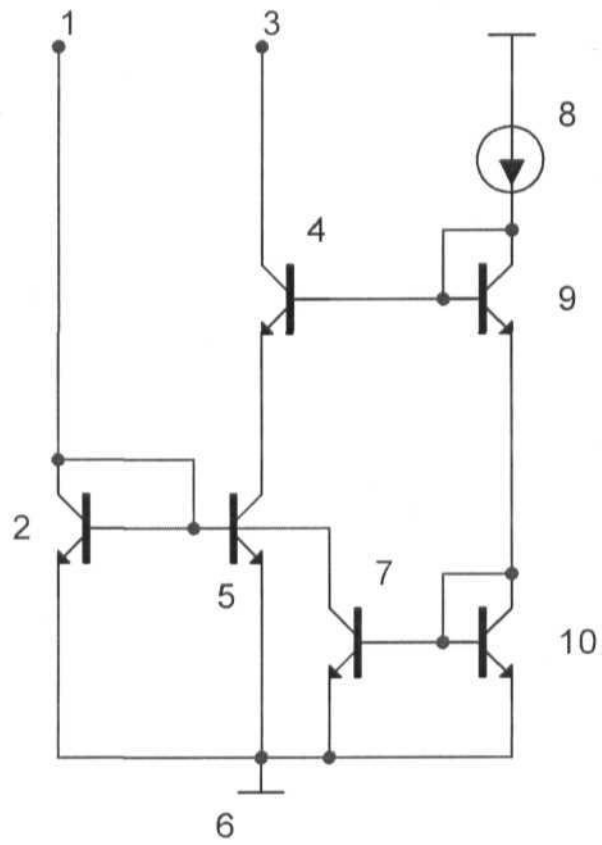
<p>(21) Номер заявки: u 2013 01358</p> <p>(22) Дата подання заявки: 05.02.2013</p> <p>(24) Дата, з якої є чинними права на корисну модель: 25.04.2014</p> <p>(46) Публікація відомостей про видачу патенту: 25.04.2014, Бюл.№ 8</p>	<p>(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Теплицький Михайло Юхимович (UA), Пономарьова Марія Валеріївна (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
---	---

(54) ВІДБИВАЧ СТРУМУ

(57) Реферат:

Відбивач струму, містить три транзистори, вхідну та вихідну шини, шину нульового потенціалу. Введено четвертий, п'ятий та шостий транзистори, джерело струму, причому бази третього та четвертого транзисторів об'єднано та з'єднано з колектором третього транзистора, колектор третього транзистора з'єднано з другим виводом джерела струму, перший вивід якого з'єднано з шиною нульового потенціалу, бази п'ятого та шостого транзисторів об'єднано між собою і з'єднано з колекторами першого та шостого транзисторів і з вхідною шиною, емітер четвертого транзистора з'єднано з колектором п'ятого транзистора, колектор четвертого транзистора з'єднано з вихідною шиною, емітери п'ятого та шостого транзисторів об'єднано між собою і з'єднано з шиною нульового потенціалу.

UA 89363 U



Корисна модель належить до аналогової техніки і може бути використана в двотактних підсилювальних схемах.

Відомо відбивач струму (Гребен А.Б. Токоотвод с диодным смещением // Гребен А.Б. Проектирование аналоговых интегральных схем. - М.: Энергия, 1976. - С. 74-76), який містить шину нульового потенціалу, вхідну та вихідну шини, два транзистори, причому вхідну шину з'єднано з колектором та базою першого транзистора, а також з базою другого транзистора, емітери першого та другого транзистора з'єднано з шиною нульового потенціалу, колектор другого транзистора з'єднано з вихідною шиною. Таким чином схема забезпечує засіб отримання опорного струму, що не залежить від параметрів приладів, проте нею обмежена функціональна можливість.

За прототип вибрано відбивач струму Уілсона (Титце У. Токовое зеркало Вильсона // Титце У., Шенк К. Полупроводниковая схемотехника. 12-е изд. Том 1: Пер. с нем. - М.: ДМК Пресс, 2008. - с. 342-344), який містить три транзистори, вхідну та вихідну шини, шину нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора, а також з базою третього транзистора, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази першого та другого транзисторів об'єднано та з'єднано з колектором другого транзистора, а також з емітером третього транзистора, колектор третього транзистора з'єднано з вихідною шиною.

Недоліком прототипу є низька точність роботи пристрою внаслідок його низького вихідного опору.

В основу корисної моделі поставлено задачу створення такого відбивача струму, в якому за рахунок введення нових елементів та зв'язків між ними, за умови, що генератор вхідного сигналу має обмежений опір, підвищується точність роботи, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у відбивач струму, який містить три транзистори, джерело струму, вхідну та вихідну шини, шину нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази першого та другого транзисторів об'єднано та з'єднано з колектором другого транзистора, а також з емітером третього транзистора, введено четвертий, п'ятий та шостий транзистори, джерело струму, причому бази третього та четвертого транзисторів об'єднано та з'єднано з колектором третього транзистора, колектор третього транзистора з'єднано з другим виводом джерела струму, перший вивід якого з'єднано з шиною нульового потенціалу, бази п'ятого та шостого транзисторів об'єднано між собою та з'єднано з колекторами першого та шостого транзисторів і з вхідною шиною, емітер четвертого транзистора з'єднано з колектором п'ятого транзистора, колектор четвертого транзистора з'єднано з вихідною шиною, емітери п'ятого та шостого транзисторів об'єднано між собою і з'єднано з шиною нульового потенціалу.

На кресленні представлено схему відбивача струму.

Пристрій містить вхідну шину 1, яку з'єднано з колектором першого транзистора 7, емітери першого 7 та другого 10 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 6, бази першого 7 та другого 10 транзисторів об'єднано та з'єднано з колектором другого 10 транзистора, а також з емітером третього 9 транзистора, бази третього 9 та четвертого 4 транзисторів об'єднано та з'єднано з колектором третього 9 транзистора, колектор третього 9 транзистора з'єднано з другим виводом джерела струму 8, перший вивід джерела струму 8 з'єднано з шиною нульового потенціалу 6, бази п'ятого 5 та шостого 2 транзисторів об'єднано між собою та з'єднано з колекторами першого 7 та шостого 2 транзисторів та з вхідною шиною 1, емітер четвертого 4 транзистора з'єднано з колектором п'ятого 5 транзистора, колектор четвертого 4 транзистора з'єднано з вихідною шиною 3, емітери п'ятого 5 та шостого 2 транзисторів об'єднано між собою та з'єднано з шиною нульового потенціалу 6.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 1. Якщо струм збільшується, то це призводить до збільшення напруги "база-емітер" шостого 2 транзистора. При цьому п'ятий 5 транзистор привідкривається і збільшується його колекторний струм, який подається в емітер четвертого 4 транзистора. Відповідно колекторний струм четвертого 4 транзистора зростає і подається на вихідну шину 3. При цьому:

$$K_{\Pi} = \frac{I_{\text{вих}}}{I_{\text{вх}}} = 1,$$

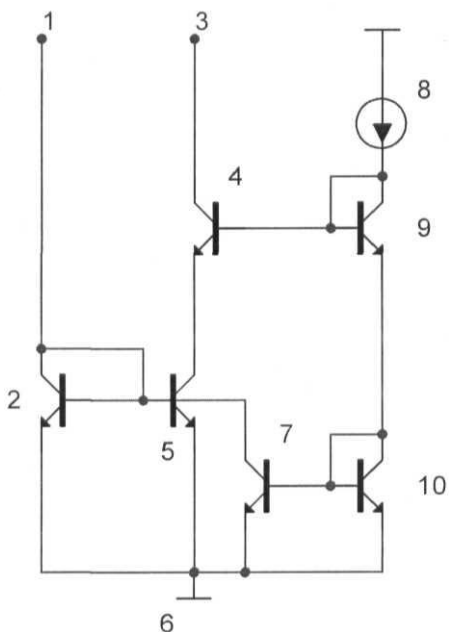
де K_{Π} - коефіцієнт передачі по струму, $I_{\text{вих}}$ - вихідний струм, $I_{\text{вх}}$ - вхідний струм.

Генератор струму 8, третій 9 транзистор і другий 10 транзистор включені за схемою діода, забезпечують напругу робочої точки четвертого 4 транзистора. Відбивач струму, побудований на першому 7 і другому 10 транзисторах, передає змінення базового струму четвертого 4 транзистора у вхідне коло п'ятого 5 транзистора. При цьому якщо змінюється напруга на колекторі четвертого 4 транзистора, то змінюється базовий струм четвертого 4 транзистора. Якщо базовий струм четвертого 4 транзистора зростає, то зменшується базова напруга другого 10 транзистора і відповідно зменшується струм, який генерує перший 7 транзистор. Це призводить до збільшення падіння напруги на шостому 2 транзисторі в діодному вмиканні, внаслідок цього п'ятий 5 транзистор привідкривається, що призводить до відновлення колекторного струму четвертого 4 транзистора до первинного значення. Шина нульового потенціалу 6 задає необхідний рівень напруги для живлення схеми.

Таким чином, зворотній зв'язок, який має місце між базою четвертого 4 транзистора і базою п'ятого 5 транзистора сприяє підвищенню вихідного опору пристрою.

15 **ФОРМУЛА КОРИСНОЇ МОДЕЛІ**

Відбивач струму, який містить три транзистори, вхідну та вихідну шини, шини нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази першого та другого транзисторів об'єднано і з'єднано з колектором другого транзистора, а також з емітером третього транзистора, який **відрізняється** тим, що у нього введено четвертий, п'ятий та шостий транзистори, джерело струму, причому бази третього та четвертого транзисторів об'єднано та з'єднано з колектором третього транзистора, колектор третього транзистора з'єднано з другим виводом джерела струму, перший вивід якого з'єднано з шиною нульового потенціалу, бази п'ятого та шостого транзисторів об'єднано між собою і з'єднано з колекторами першого та шостого транзисторів і з вхідною шиною, емітер четвертого транзистора з'єднано з колектором п'ятого транзистора, колектор четвертого транзистора з'єднано з вихідною шиною, емітери п'ятого та шостого транзисторів об'єднано між собою і з'єднано з шиною нульового потенціалу.



Комп'ютерна верстка А. Крулевський

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601